

デジタル制御方式DC-DCコンバータの 出力安定化特性についての一考察

松尾博文*・黒川不二雄*
竹田仰*・志水哲朗*

A Consideration for the Regulation Characteristics of the Digitally Controlled DC-DC Converter

by

Hirofumi MATSUO*, Fujio KUROKAWA*,
Takashi TAKEDA* and Tetsuro SHIMIZU*

The digital control circuits are often employed in the dc-dc converter in order to realize the high reliability of the electronic power supply, since they are less affected by the influence of environmental disturbances such as electric noise, temperature, aging, etc. as compared with analog ones. In the digitally controlled dc-dc converter, the regulation of the output voltage is divided broadly into three modes, i.e., the integral control mode, the proportional control one and the open loop one in which the regulation cannot be performed. Especially, in the integral control mode, the regulation characteristics is so ideal that there exists no steady-state output voltage error for changes of the input voltage and the load. For this reason, the digitally controlled dc-dc converter is usually used in the integral control mode.

This paper deals with the steady-state analysis of the digitally controlled dc-dc converter in the integral control mode. As a result, it is revealed that the circumscription of the regulation range is due to not only the overflow or underflow phenomenon in the integral mode control circuit but also the maximum or minimum on-time of the transistor switch. Also, the resolution of the output voltage is analyzed, and the relations among output voltage resolution, number of pulse from the voltage-controlled oscillator (VCO) and regulation range are clarified. These analytical results are verified by the experiments.

1. まえがき

デジタル制御方式DC-DCコンバータにおいては、出力電圧の安定化モードは積分制御による安定化モード、比例制御による安定化モードおよび安定化の計れない開ループモードの3つに分けられる。この中で、積分制御による安定化モードでは、入力電圧や負荷電流が変化した場合にも、出力電圧には定常偏差が存在せず、理想的な安定化特性が得られる⁽¹⁾。筆者らは先に、この積分制御による安定化モードに対応した入

力電圧および負荷電流の範囲を明らかにした^{(1),(2)}。これらの解析は、スイッチ素子のオン時間の変化が積分制御回路部のオーバフローあるいはアンダーフローによってのみ制限される場合について行われている。しかし、一般には、オン時間そのものに上限値および下限値が存在し^{(3),(4)}、これにより出力電圧の安定化範囲に制限が生じる。従来、この点に関しての検討は行われていないようである。

本論文では、以上に述べたより一般的な場合に対し

昭和63年9月30日受理

*電気情報工学科 (Department of Electrical Engineering and Computer Science)

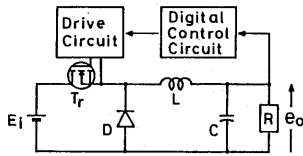


Fig. 1 Step-down type DC-DC converter.

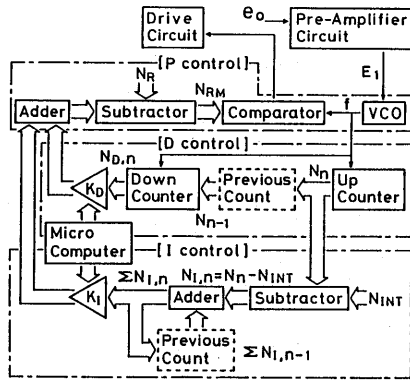


Fig. 2 Circuit configuration of the digital P-I-D control circuit.

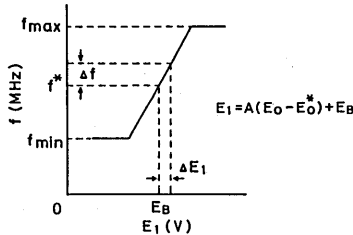


Fig. 3 Voltage versus frequency characteristics of the VCO.

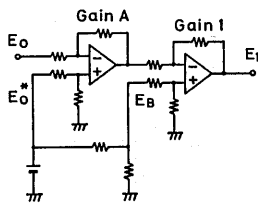


Fig. 4 Pre-amplifier circuit.

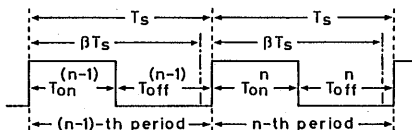


Fig. 5 On-time T_{on}^n , off-time T_{off}^n and βT_s during the n -th switching period.

て、DC-DCコンバータにおける積分制御により安定化が計られる入力電圧および負荷電流の範囲について理論的、実験的解析を行った。その結果、積分制御により安定化が計られる入力電圧および負荷電流の範囲についてより一般的な上限および下限が明らかにされた。

また、出力電圧を設定する場合の分解能とVCOから出力されるパルス数との関係が求められ、このパルス数が分解能と出力電圧安定化の範囲の2つの条件を考慮して決定されることを示した。

2. ディジタル制御方式DC-DCコンバータの回路構成

Fig. 1に降圧形DC-DCコンバータの基本回路を示す。ここで、ディジタル制御回路はFig. 2に示すディジタルP-I-D制御回路により構成されている。

Fig. 2の制御回路において、VCO（電圧制御発振器）はA/D変換器として用いられており、Fig. 3に示すようにDC-DCコンバータの出力電圧 E_o は周波数 f に変換される。この場合、出力電圧 E_o と比較的狭い範囲に限定されたVCOの入力電圧とのレベルの調整を計り、また、ディジタルP-I-D制御回路の比例感度を任意に設定し、出力特性に対する比例感度の影響を検討するために、Fig. 4に示す前置増幅回路がVCOの前段に設けられている。Fig. 2の制御回路はP（比例）制御回路部、D（微分）制御回路部、I（積分）制御回路部の3つに大きく分けられる。そしてFig. 5に示す n 番目のスイッチング周期中の予め決められた時間 βT_s の間に出力電圧 E_o のサンプリングが行われ、アップカウンタにVCOからのパルス数が取り込まれる。次に、 $(1-\beta)T_s$ の期間にディジタル的な微分および積分の演算処理^{(2), (5)}が行われ、この演算結果により予め設定された基準値 N_R が修正される。この結果、次のスイッチング周期においては、この修正された基準値 N_{RM} がコンパレータでVCOからのパルス数と比較される。従って、スイッチ T_r のオン時間 T_{on} は、

$$T_{on} = N_{RM} / f \tag{1}$$

となり、この T_{on} の制御により、出力電圧 E_o は安定化される。ここで N_{RM} は

$$N_{RM} = N_R - (K_D N_{D,n} + K_I \sum N_{I,n}) \tag{2}$$

であり、また K_D および K_I はそれぞれD制御回路部の微分係数およびI制御回路部の積分係数であり、 $N_{D,n}$ および $\sum N_{I,n}$ はそれぞれD制御回路部およびI制御回路部の演算結果である。

3. 積分制御による安定化モードの範囲

3. 1 出力電圧安定化の範囲について

デジタル制御方式DC-DCコンバータにおいて、積分制御による安定化モードでは入力電圧や負荷電流が変化した場合にも出力電圧 E_o には定常偏差が生じない。ここでは、この積分制御による安定化モードにおける出力電圧 E_o の安定化の範囲について、積分制御回路部のオーバフローあるいはアンダーフロー、およびスイッチ T_r そのもののオン時間の上限值および下限値を考慮したより一般的な検討を行う。この場合、DC-DCコンバータの動作が安定であると仮定し、また、定常状態での回路の動作および特性を問題にするので、Fig. 2のD制御回路部の働きについては考える必要がない。すなわち、定常状態では式(2)において $N_{D,n} = 0$ なので修正された基準値 N_{RM} は

$$N_{RM} = N_R - K_I \sum N_{I,n} \quad (3)$$

となる。式(3)において、I制御回路部のビット数を Q_I とし、符号ビットを考慮すれば、 $\sum N_{I,n}$ は、

$$-(2^{Q_I} - 1) \leq \sum N_{I,n} \leq 2^{Q_I} - 1 \quad (4)$$

となる。

まず、Fig. 2において、スイッチ T_r のオン時間 T_{on} の変化がI制御回路部のオーバフローあるいはアンダーフローによってのみ制限される場合には、式(3)および(4)より、 N_{RM} は次のようになる。

$$N_R - K_I(2^{Q_I} - 1) \leq N_{RM} \leq N_R + K_I(2^{Q_I} - 1) \quad (5)$$

この積分制御モードでは、出力電圧 E_o には定常偏差が存在せず、

$$E_o = E_o^* \quad (6)$$

である。ただし、 E_o^* は出力電圧 E_o の目標値である。

このため、Fig. 3よりVCOの発振周波数 f は

$$f = f^* \quad (7)$$

に固定される⁽³⁾。従って、このモードにおける修正値 N_{RM} は式(1)より

$$N_{RM} = f^* T_{on} \quad (8)$$

で表される。

また、リアクトルの起磁力が連続なモードでは、DC-DCコンバータの出力電圧 E_o は次式で表される⁽⁶⁾。

$$E_o = (T_{on}/T_s) E_i / (1 + r/R) \quad (9)$$

ただし、 r はDC-DCコンバータの等価内部損失抵抗である。スイッチ T_r のオン時間 T_{on} の変化がI制御回路部のオーバフローあるいはアンダーフローによってのみ制限される場合、出力電圧 E_o の安定化が可能な入力電圧 E_i および負荷電流 I_o の範囲は式(5)、(6)、(8)および(9)よりそれぞれ次式のようになる。

$$\left(1 + \frac{r}{R}\right) \frac{f^* T_s E_o^*}{N_R + K_I(2^{Q_I} - 1)} \leq E_i \leq \left(1 + \frac{r}{R}\right) \frac{f^* T_s E_o^*}{N_R - K_I(2^{Q_I} - 1)} \quad (10)$$

$$\frac{1}{r} \left\{ \frac{N_R - K_I(2^{Q_I} - 1)}{f^* T_s} E_i - E_o^* \right\} \leq I_o \leq \frac{1}{r} \left\{ \frac{N_R + K_I(2^{Q_I} - 1)}{f^* T_s} E_i - E_o^* \right\} \quad (11)$$

次に、出力電圧 E_o の安定化が可能な入力電圧 E_i および負荷電流 I_o の範囲がスイッチ T_r そのもののオン時間 T_{on} の上限値あるいは下限値によってのみ制限される場合について検討する。今、オン時間 T_{on} の上限値を $T_{on \max}$ 、下限値を $T_{on \min}$ として、 T_{on} は

$$T_{on \min} \leq T_{on} \leq T_{on \max} \quad (12)$$

となる。式(8)を用いて式(12)を修正値 N_{RM} に関して表せば

$$f^* T_{on \min} \leq N_{RM} \leq f^* T_{on \max} \quad (13)$$

である。ここで式(12)あるいは式(13)の $T_{on \max}$ について考える。Fig. 2のデジタル制御回路において、DおよびI制御回路部では、 βT_s の期間にVCOからのパルスが取り込まれ、残りの $(1 - \beta) T_s$ の期間に微分および積分の演算処理が行われている。このため、本論文ではスイッチ T_r によるスイッチングノイズが演算処理に影響を及ぼさないようにするために、この演算処理の期間にスイッチングを行わないものと仮定すれば、 $T_{on \max}$ は

$$T_{on \max} \leq \beta T_s \quad (14)$$

となる。従って、式(14)を式(13)に代入して、 N_{RM} は

$$f^* T_{on \min} \leq N_{RM} \leq \beta f^* T_s \quad (15)$$

となる。従って、この場合には、出力電圧 E_o が安定化される入力電圧 E_i および負荷電流 I_o の範囲はそれぞれ次式のようになる。

$$\left(1 + \frac{r}{R}\right) \frac{E_o^*}{\beta} \leq E_i \leq \left(1 + \frac{r}{R}\right) \frac{T_s E_o^*}{T_{on \min}} \quad (16)$$

$$\frac{1}{r} \left(\frac{T_{on \min}}{T_s} E_i - E_o^* \right) \leq I_o \leq \frac{1}{r} (\beta E_i - E_o^*) \quad (17)$$

式(10)と(16)および式(11)と(17)の両辺をそれぞれ比較し、また、式(5)および(15)を考慮すれば、出力電圧 E_o が安定化される入力電圧 E_i の上限と下限、および負荷電流 I_o の上限と下限はそれぞれTable 1およびTable 2のように示される。

以上の議論は、DC-DCコンバータのリアクトルの起磁力が連続な場合について行われている。しかし、負荷電流 I_o がある臨界値以下になると、リアクトルの起磁力が不連続になる⁽⁷⁾。このときの出力電圧 E_o は次式で表される。

$$E_o = \frac{T_{on}}{T_{on} + T_2} E_i \quad (18)$$

Table 1 Regulation range of E_i .

(a) Upper limit

Condition	Upper Limit
$N_R - K_I(2^{Q_i} - 1) > f^* T_{on\ min}$	$\left(1 + \frac{r}{R}\right) \frac{f^* T_s E_o^*}{N_R - K_I(2^{Q_i} - 1)}$
$N_R - K_I(2^{Q_i} - 1) \leq f^* T_{on\ min}$	$\left(1 + \frac{r}{R}\right) \frac{T_s E_o^*}{T_{on\ min}}$

(b) Lower limit

Condition	Upper Limit
$N_R + K_I(2^{Q_i} - 1) < \beta f^* T_s$	$\left(1 + \frac{r}{R}\right) \frac{f^* T_s E_o^*}{N_R + K_I(2^{Q_i} - 1)}$
$N_R + K_I(2^{Q_i} - 1) \geq \beta f^* T_s$	$\left(1 + \frac{r}{R}\right) \frac{E_o^*}{\beta}$

Table 2 Regulation range of I_o .

(a) Upper limit

Condition	Upper Limit
$N_R + K_I(2^{Q_i} - 1) < \beta f^* T_s$	$\frac{1}{r} \left\{ \frac{N_R + K_I(2^{Q_i} - 1)}{f^* T_s} E_i - E_o^* \right\}$
$N_R + K_I(2^{Q_i} - 1) \geq \beta f^* T_s$	$\frac{1}{r} (\beta E_i - E_o^*)$

(b) Lower limit

Condition	Lower Limit
$N_R - K_I(2^{Q_i} - 1) > f^* T_{on\ min}$	$\frac{1}{r} \left\{ \frac{N_R - K_I(2^{Q_i} - 1)}{f^* T_s} E_i - E_o^* \right\}$
$N_R - K_I(2^{Q_i} - 1) \leq f^* T_{on\ min}$	$\frac{1}{r} \left(\frac{T_{on\ min}}{T_s} E_i - E_o^* \right)$

ただし、

$$T_2 = (-T_{on} + \sqrt{T_{on}^2 + 8T_s(L/R)})/2 \quad (19)$$

この式(18)および(19)を考慮することにより、リアクトルの起磁力が不連続な場合の出力電圧 E_o の安定化が可能な負荷電流 I_o の下限値が Table 2 (b) に対応して求められる。この結果を Table 3 に示す。

3. 2 出力電圧の安定化に関する実験および考察

Fig. 6 に入力電圧 E_i および負荷電流 I_o の変化に対するデジタル制御方式DC-DCコンバータの出力電圧安定化特性を示す。図において、○印は実験値を、実線は計算値⁽¹⁾を示している。この図より、積分制御による安定化モードでは、出力電圧の定常偏差は零になり、理想的な特性を示すことが分かる。ここでは、この積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲について実験的に考察す

Table 3 Lower limit of regulation range of I_o in the discontinuous mmf mode.

Condition	Lower Limit
$N_R - K_I(2^{Q_i} - 1) > f^* T_{on\ min}$	$\frac{\{N_R - K_I(2^{Q_i} - 1)\}^2 E_o^* \left\{ \left(\frac{E_i}{E_o^*} \right)^2 - \frac{E_i}{E_o^*} \right\}}{2L f^{*2} T_s}$
$N_R - K_I(2^{Q_i} - 1) \leq f^* T_{on\ min}$	$\frac{T_{on\ min}^2 E_o^* \left\{ \left(\frac{E_i}{E_o^*} \right)^2 - \frac{E_i}{E_o^*} \right\}}{2L T_s}$

る。

Fig. 7 (a)および(b)にそれぞれI制御回路部の積分係数 K_I を変化した場合の積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲を示す。図中、○印は実験値であり、実線は Table 1 および Table 2 より求めた計算値である。また、Fig. 8 および Fig. 9 にそれぞれI制御回路部のビット数 Q_i およびVCOの出力パルス $f^* T_s$ を変化した場合の安定化範囲を示す。実験値は計算値とよく一致している。また、Fig. 7 および Fig. 8 より、I制御回路部の積分係数 K_I およびビット数 Q_i を増加すると積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲は、上限および下限はともに増大するが、ある値以上では両方とも一定となることが分かる。一方、Fig. 9 より、VCOの出力パルス数 $f^* T_s$ を増加すると

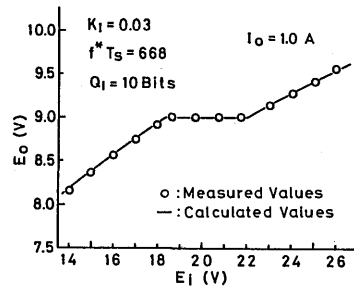
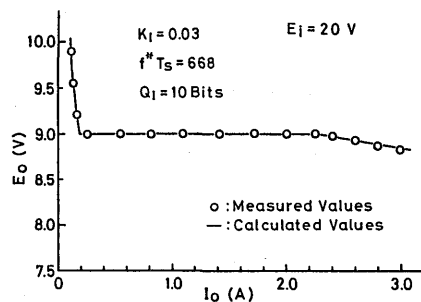
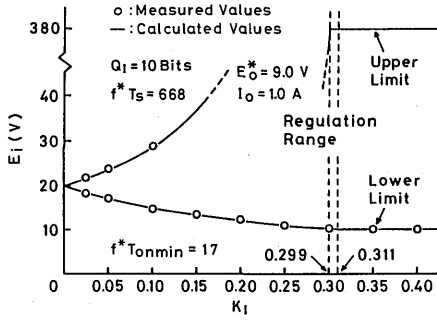
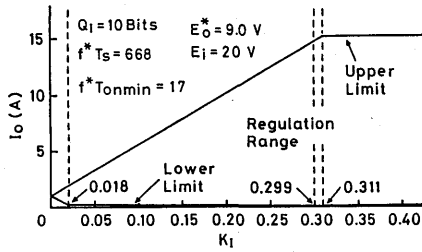
(a) For change of E_i (b) For change of I_o

Fig. 6 Regulation characteristics.

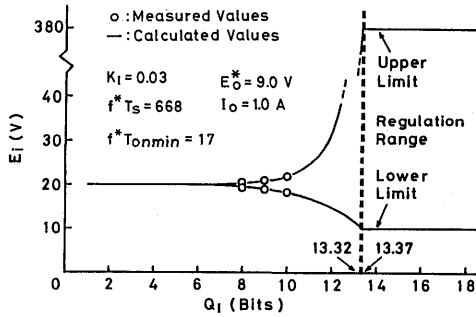


(a) Regulation range of E_i

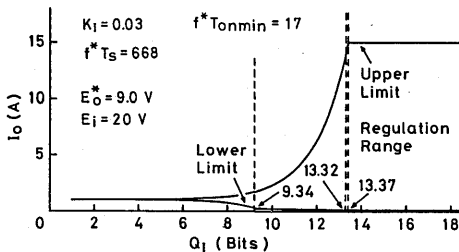


(b) Regulation range of I_o

Fig. 7 Regulation range for change of K_i .



(a) Regulation range of E_i



(b) Regulation range of I_o

Fig. 8 Regulation range for change of Q_i .

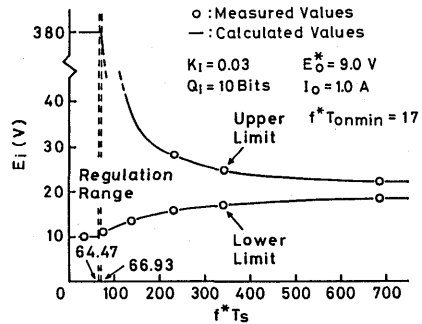
積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲は減少することが分かる。また、 f^*T_s を減少した場合、ある値以下では上限および下限はともに一定となることが分かる。

これらの結果より、式(5)に示した条件のもとでは、積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲は I 制御回路部の積分係数 K_i およびビット数 Q_i を増大すること、および VCO の出力パルス数 f^*T_s を減少させることにより拡げることができる。しかし、式(15)に示した条件のもとでは K_i および Q_i の増加あるいは f^*T_s の減少によっては出力電圧の安定化範囲を拡大できないことが分かった。

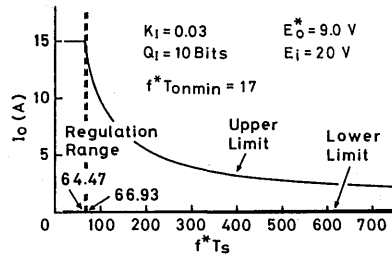
4. 出力電圧設定における分解能

3. 2 で述べたように、積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲が、スイッチ T_r のスイッチング周期 T_s の間に VCO から出力されるパルス f^*T_s を減少することにより改善される。このことから、出力電圧の安定化特性の点からは f^*T_s をある程度小さく選ぶ必要があることが分かった。ここでは、この f^*T_s に関して、出力電圧を設定する場合の分解能の点に注目して検討してみる。

Fig. 4 に示した前置増幅回路において、 E_B はバイア



(a) Regulation range of E_i



(b) Regulation range of I_o

Fig. 9 Regulation range for change of f^*T_s .

ス電圧でVCOの平衡動作点における入力電圧である。Fig. 3はVCOの単純化した電圧対周波数特性であり、

$$f = GE_1 + B \quad (20)$$

の部分が利用される。ここで、 E_1 は前置増幅回路の出力電圧であり、Fig. 4より、

$$E_1 = A(E_o - E_o^*) + E_B \quad (21)$$

である。式(20)および式(21)よりVCOの発振周波数 f は

$$f = G\{A(E_o - E_o^*) + E_B\} + B \quad (22)$$

となる。ここで、積分制御により安定化されるモードにおいて、I制御回路部の基準値 N_{INT} とVCOの発振周波数 f は一般に次式で関係づけられる。

$$N_{INT} = \beta f T_s \quad (23)$$

式(22)および式(23)より出力電圧 E_o は

$$E_o = E_o^* + \frac{1}{AG} \left\{ \frac{N_{INT}}{\beta T_s} - (GE_B + B) \right\} \quad (24)$$

となる。上式で特に前置増幅回路のバイアス電圧 E_B を適切に選べば、第2項は零となり、出力電圧 E_o は

$$E_o = E_o^* \quad (25)$$

となる。このときVCOの発振周波数 f を

$$f = f^* \quad (26)$$

と表すと、I制御回路部の基準値 N_{INT} は、

$$N_{INT} = \beta f^* T_s \quad (27)$$

となる。

今、I制御回路部の基準値 N_{INT} を ΔN_{INT} だけ変化させたとき、これに伴ってVCOの発振周波数 f が f^* から Δf^* だけ変化し、また出力電圧 E_o が E_o^* から ΔE_o^* だけ変化するものとするれば

$$f^* + \Delta f = GE_B + B + GA \Delta E_o^* \quad (28)$$

となる。すなわち、

$$f^* = GE_B + B \quad (29)$$

$$\Delta f^* = GA \Delta E_o^* \quad (30)$$

となる。さらに、式(27)より

$$\Delta N_{INT} = \beta T_s \Delta f^* \quad (31)$$

であり、式(30)、(31)より

$$\Delta E_o^* / \Delta N_{INT} = 1 / (\beta T_s GA) \quad (32)$$

が得られる。式(32)はI制御回路部の基準値 N_{INT} を変化したときの積分制御による安定化モードにおける出力電圧 E_o^* の分解能を示している。この時のVCOのゲイン G を求めれば

$$G = (\Delta N_{INT} / \Delta E_o^*) / (\beta T_s A) \quad (33)$$

である。一般にVCOにおいては、ダイナミックレンジが小さくバイアス電圧 E_B が一義的に決まる。そこで、VCOの発振周波数 f^* および式(29)における B がVCOのゲイン G に比例すると考え、比例定数を λ として、

$$B = \lambda G \quad (34)$$

とおけば、式(29)および式(34)より式(32)に示した出力電圧の分解能は、

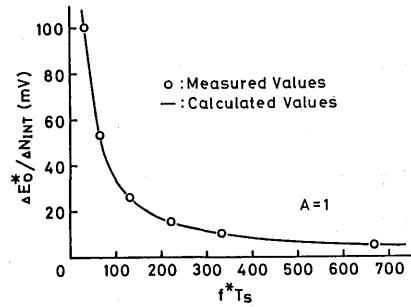


Fig. 10 $\Delta E_o^* / \Delta N_{INT}$ versus $f^* T_s$ characteristics.

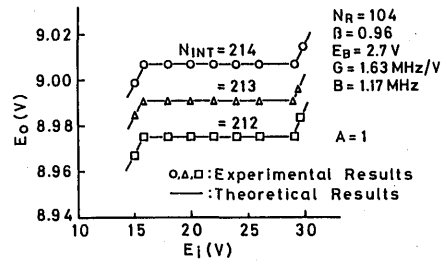


Fig. 11 Regulation characteristics, taking the reference number N_{INT} of the I-control circuit as a parameter.

$$\Delta E_o^* / \Delta N_{INT} = (E_B + \lambda) / (\beta A f^* T_s) \quad (35)$$

となる。

Fig. 10にVCOから出力されるパルス数 $f^* T_s$ の変化に対する出力電圧設定における分解能 $\Delta E_o^* / \Delta N_{INT}$ の特性曲線の1例を示す。図では $A=1$ である。図中、○印は実験値を、実線は式(32)より求めた計算値を示している。Fig. 10より実験値と計算値はよく一致しており、また、 $f^* T_s$ の増加とともに、 $f^* T_s$ が0から200までは急激に分解能が改善されるが、それ以上に $f^* T_s$ を増加しても分解能の変化は小さいことが分かる。また、分解能は式(35)からも明らかのように、前置増幅回路の利得 A によっても改善される。Fig. 11に入力電圧 E_i の変化に対する出力電圧 E_o の安定化特性の1例を示す。ここでは、I制御回路部の基準値 N_{INT} をパラメータとして、212、213および214と変化している。図において、実験結果と計算結果はよく一致しており、計算値は式(24)より求められている。 N_{INT} が1だけ変化した場合、出力電圧 E_o の変化は16mVである。この結果はFig. 10の特性曲線からも読み取れる。すなわち、式(23)より $N_{INT}=213$ のとき $f^* T_s=221$ であり、Fig. 10よりこの $f^* T_s$ に対する分解能は16mVとなる。

以上の結果より、出力電圧の設定における分解能の点からは $f^* T_s$ は大きい方が良い。しかし、出力電圧の

安定化範囲を拡げるためには、 f^*T_s はある程度小さな値に選ぶことが必要である。従って、 f^*T_s はこれらの2つの条件を考慮して適切に決定しなければならない。

今、 f^*T_s が決まれば、式(7)より、I制御回路部の基準値 N_{INT} が求められる。

また、式(10)において $K_I=0$ と置くことによりP制御

回路部の基準値 N_R は

$$N_R = \left(1 + \frac{r}{R}\right) f^* T_s \frac{E_o^*}{E_i} \quad (36)$$

であり、この式より N_R が求められる。

さらにまた、比例感度 H_P は

$$H_P \approx AGN_R T_s / (f^* T_s)^2 \quad (37)$$

である⁽⁹⁾から、この式より H_P が求められる。

このように f^*T_s が決まれば Fig. 2 のデジタル制御回路の基準値 N_R 、 N_{INT} および比例感度 H_P が求められる。また、この他の定数 K_D および K_I は系の動特性を考慮することにより求められる⁽⁹⁾。

5. むすび

以上、デジタル制御方式DC—DCコンバータにおいて、積分制御による安定化モードに対応した入力電圧 E_i および負荷電流 I_o の範囲についての理論的、実験的解析を行い、出力電圧安定化範囲あるいは出力電圧設定における分解能とデジタルP—I—D制御回路の制御パラメータとの関係を明らかにした。その結果を要約すれば次のようになる。

(1) 出力電圧 E_o の安定化を計ることのできる入力電圧 E_i あるいは負荷電流 I_o の範囲がI制御回路部のオーバーフローあるいはアンダーフローによって制限される場合には、その上限および下限は共にI制御回路部における積分係数 K_I およびビット数 Q_I の増加、あるいはVCOからの出力パルス数 f^*T_s の減少によって拡大される。

(2) 出力電圧 E_o の安定化を計ることのできる入力電圧 E_i あるいは負荷電流 I_o の範囲がスイッチ T_r そのもののオン時間の上限値あるいは下限値によってのみ制限される場合には、その上限および下限は共にI制御回路部における積分係数 K_I およびビット数 Q_I の増加、あるいはVCOからの出力パルス数 f^*T_s の減少によっては拡大できない。

(3) 出力電圧設定における分解能はスイッチ T_r のオン、オフの1周期間にVCOから出力されるパルス数 f^*T_s あるいは前置増幅回路の総合利得 A の増加により改善される。

(4) f^*T_s は出力電圧の設定における分解能の点からは大きい方がよい。しかし、出力電圧の安定化範囲を拡げるためには f^*T_s はある程度小さな値に選ぶこ

とが必要である。従って、 f^*T_s はこれら2つの条件を考慮して適切に決定しなければならない。

(5) スイッチ T_r のオン、オフの1週期間にVCOから出力されるパルス f^*T_s を決定すれば、他の重要な制御パラメータ N_R 、 N_{INT} および H_P が求められる。

本論文では、積分制御による安定化モードにおいては出力電圧には定常偏差が生じないものとしているが、実用に際しては周囲温度の変化による定常偏差を考慮に入れる必要がある。現在、この点に関して検討中であり⁽⁹⁾稿を改めて報告したい。また、ここではフォワード形およびインバータ整流形のDC—DCコンバータの基礎となる降圧形DC—DCコンバータのデジタル制御について考察した。しかし、本解析手法は昇圧形および昇降圧形回路に対しても同様に適用できる。

最後に、実験および資料の整理などに協力いただいた本学部技官川原学氏に感謝します。なお、本研究の一部は文部省科研費試験研究No.60850070により行われたことを付記します。

文 献

- (1) 松尾, 黒川: “デジタル制御方式DC—DCコンバータの出力安定化特性の解析”, 信学論(C), J 69—C, 5, pp. 678—687 (昭61—05).
- (2) H. Matsuo and F. Kurokawa: “Regulation characteristics of the digitally controlled dc—dc converter”, IEEE PESC Record, pp. 360—365 (June 1983).
- (3) O. K. Kossov: “Comparative analysis of chopper voltage regulators with LC filter”, IEEE Trans, Mag., MAG—4, 4, pp. 712—715 (Dec. 1968).
- (4) 松尾, 原田: “TRC方式DC—DC電力変換器の動特性について”, 電学論(C), 48—C 17, 6, pp. 123—130 (昭48—06).
- (5) V. B. Boros: “A digital proportional integral and derivative feedback controller for power conditioning equipment”, IEEE PESC Record, pp. 135—141 (June 1977).
- (6) 松尾, 原田: “リアクトルをもつTRC方式DC—DC電力変換器の回路方式と特性”, 電学論(C), 49—C 7, 3, pp. 51—58 (昭49—03).
- (7) 松尾, 原田: “リアクトル電流不連続領域におけるDC—DCコンバータの特性”, 信学論(C), J 61—C, 1, pp. 33—40 (昭53—01).
- (8) 松尾, 黒川, 田内, 佐古: “デジタル制御方式DC—DCコンバータの動特性について”, 信学技報,

PE86-62 (昭62-05).

- 9) 松尾, 黒川, 佐古: “温度補償を施したデジタル制御方式DC-DCコンバータの安定化特性”, 昭62信学総全大, 2613.