

パワー素子の特性を考慮した電圧形インバータ 駆動誘導電動機系の解析

泉 勝 弘*・石 濱 清 久**
辻 峰 男*・小 山 純*
山 田 英 二*

An Analysis of PWM-VSI Fed IM System with Inverter Output Error Depending on Power Devices

by

Katsuhiro IZUMI*, Kiyohisa ISHIBUCHI**, Mineo TSUJI*
Jun OYAMA*, and Eiji YAMADA*

The voltage source PWM inverter has been used widely for AC-machine control system. The inverter has nonlinear characteristic which causes instability problems in some specific working points of the AC-machine. Nonlinearities like dead-time in the power devices and the voltage drop across the switches are modelled and compensated by improved modulation techniques in order to obtain an ideal inverter. Two feedforward techniques are proposed. Then simulation and experimental results of the system are shown.

1 まえがき

近年、メンテナンス、エネルギー、省スペースの観点から誘導電動機などによる AC ドライブは広く応用されてきた。これらの可変速ドライブにおいては、制御性の良さから PWM (Pulse Width Modulation) インバータによる駆動が主流となっている。しかし、誘導電動機の高精度制御において使用されるベクトル制御やインバータなどに関する理論上あるいは実施上の問題は多く残されている。誘導電動機ベクトル制御系の特性はインバータ電流制御系の特性に大きく依存すると言われている¹⁾。磁束オブザーバ、速度センサレスベクトル制御などのより高度の制御を実現するためには、電動機の電流を指令値にできるだけ迅速かつ精度良く追従させる必要がある。

アナログ制御回路のドリフトなどの影響を除去する

ために、電圧形インバータによる全デジタル的な電流制御方法が使用されるようになってきた。さらに、半導体技術の発展により、高速スイッチングが可能な電力用半導体が開発され、インバータのスイッチング周波数を高くすることが可能となってきた。これは、高速制御とインバータ騒音の抑制に有効である。

インバータの主回路を構成するスイッチング素子やダイオードには、電圧降下やスイッチング遅れが存在する。さらに、インバータアームの短絡を防止するために、デッドタイムがインバータのゲート信号に重畳されている。これらはインバータ出力電圧誤差の原因となり、特に低速、軽負荷駆動時の電流制御への影響が大きくなって、出力電流波形の歪みやトルク脈動を引き起こす。その上、電流制御マイナーループを持たない電圧制御形 PWM インバータを使用する場合には、

平成7年4月30日受理

*電気情報工学科 (Dept. of Electrical Engineering and Computer Science)

**電気情報工学専攻 (Graduate Student, Dept. of Electrical Engineering and Computer Science)

この影響はさらに大きくなる。インバータのデッドタイムによる電圧誤差の影響については検討がなされ、その補償法も報告されている^{2)~8)}。しかし、スイッチング素子やダイオードの電圧降下、スイッチング遅れについてはあまり検討されていないようである。

筆者らは高度のベクトル制御に適した電流制御系の実現を目指して、電力用半導体の特性を測定し、それをインバータゲート信号作成時に用いた。まず、スイッチング素子の遅れがインバータ出力電圧に及ぼす影響を考察し、その補償法を述べている。さらに、素子のオン電圧を多項式で表現し、その補償も行っている。従来、一次式近似は行われているが、これでは十分な補償は期待できない。そこで、より正確に素子の特性を表現するために5次式近似を用いている。これらを用いたシミュレーションにより、補償の効果を示している。また、制御用プロセッサにDSPを用いた制御回路にこれらの補償法を適用したシステムを構成し、実験によりシミュレーションと補償法の有効性を検証している。

2 三相電圧形インバータの特性

図1に電圧形インバータの基本構成図を示す。三相電圧形インバータにおいては、1つのスイッチをスイッチング素子とそれに逆並列に接続されたダイオードにより構成している。そして、2つのスイッチ(上アーム, 下アーム)により一相分が構成されており、三相が6個のスイッチにより構成されている。これら6個のスイッチを個別に制御することによって、入力側の直流電圧から所望の電圧を得ることができる。各相を構成する2つのスイッチは直流回路が短絡しないように、同時に導通しないよう制御されなければならない。短絡が起こると多大な電流が流れ、インバータ部または周辺回路の破壊を招く恐れがあるからである。

実際にインバータが動作する場合には、デッドタイムやパワー素子の様々な特性によって出力電圧には指令値とは多少異なった電圧が出力される。

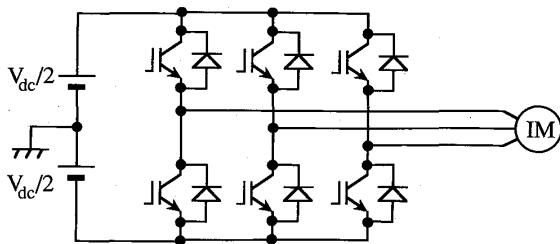
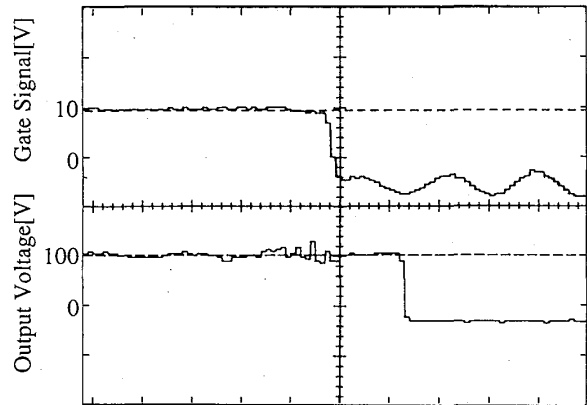
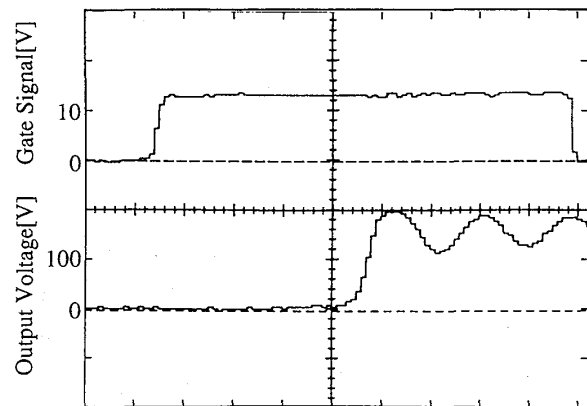


Fig. 1 3 phase voltage source inverter.



(a) turn on



(b) turn off

Fig. 2 Gate signal and IGBT voltage.

2.1 デッドタイムおよびスイッチング遅れの影響

IGBT等のスイッチング素子は、外部からのゲート信号によりオン、オフ状態を変化させることができる。その際、ゲート信号が変化した後、素子の導通状態が変化するまでに時間的な遅れがないことが望ましいが、実際の素子では導通状態が変化する際に遅れが生じる。

図2にゲート信号とスイッチング素子の出力端子電圧波形例を示す。ターンオン時間 t_{on} とターンオフ時間 t_{off} が完全に等しい場合には、ゲート信号のパルス幅と実際に素子がオンしている時間は等しくなる。したがって、スイッチ遅れのみで位相のズレは生じるが、平均出力電圧には誤差を生じないことになる。しかし、一般的にはターンオフ時間はターンオン時間より長く、ゲート信号のパルス幅と、素子が実際に導通している時間との間に差を生じる。この時間差により、上下両方の素子が同時に導通する時間が存在することになり、アーム短絡を引き起こす。そこで、デッドタ

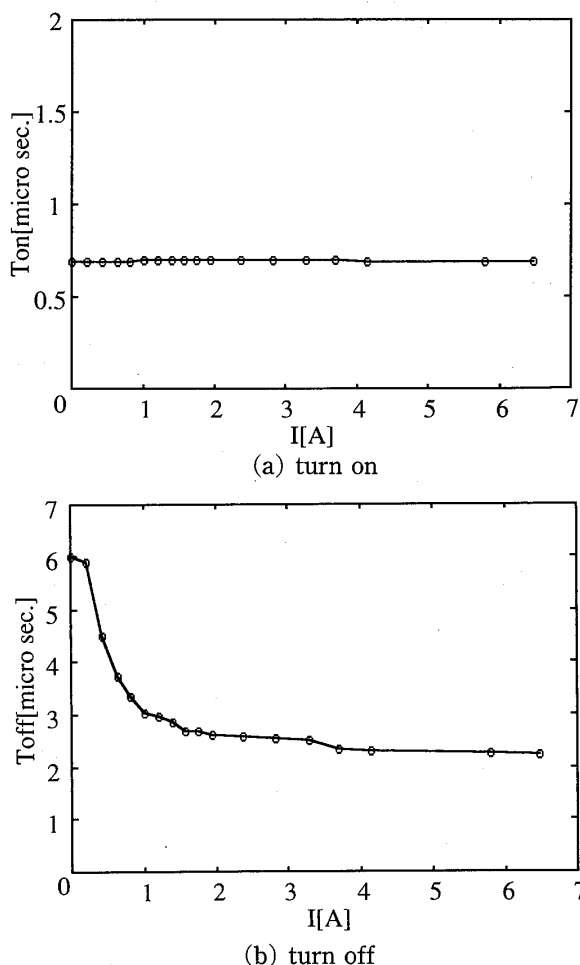


Fig. 3 Turn on and turn off delay time

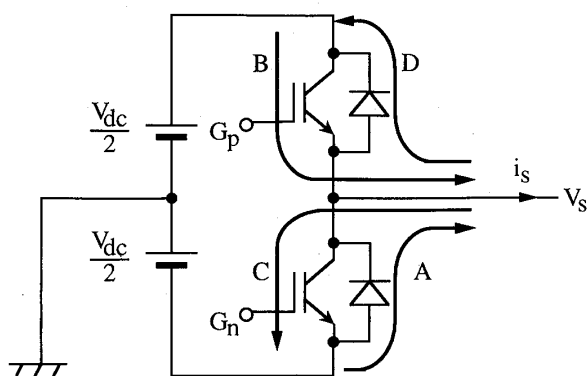


Fig. 4 Current paths of one phase.

タイム t_d は上下各アームのスイッチング素子が非導通から導通状態に変化する前に挿入される。図3に今回使用したスイッチング素子 (IGBT) のスイッチング遅れ時間の測定結果を示す。図よりターンオン時間とターンオフ時間は出力電流によって変化するが、本論文では一定と仮定する。

図4に電圧形インバータの一相分を示し、表1にゲート信号と電流経路の関係を示す。ゲート信号およ

Table 1 The relation of output current, gate signal and current paths.

		Gate Signal (G_p, G_n)		
		(ON, OFF)	(OFF, OFF)	(OFF, ON)
Current	$i_s > 0$	B	A	A
Sign	$i_s < 0$	D	D	C

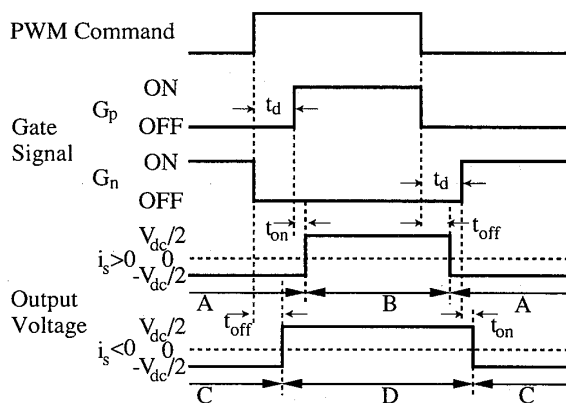


Fig. 5 Inverter output voltage during dead time.

び電流経路と出力電圧を図5に示す。電圧形PWMインバータでは1PWM周期の平均電圧を制御するので、この時間差は出力電圧に誤差となって現れる。電流の向きは図4において、インバータから負荷側へ流れる方向を正としている。

上下両方のスイッチング素子が非導通状態でのインバータの出力電圧は、出力電流の方向により異なる。このとき、出力電流はダイオードを流れるので、AあるいはDの電流経路しかとることができない。出力電流が正 (A) の時は下アームのダイオードが導通するので、インバータ出力電圧 V_s は $-V_{dc}/2$ となる。一方、負 (D) の時には上アームのダイオードが導通するので、 V_s は $+V_{dc}/2$ となる。また、この期間に出力電流が零になるとダイオードが導通せず、モータの誘導起電力が出力に現れる。

図5に示されるように、出力電流が正 (A, B) の時には V_s に $+V_{dc}/2$ が出力される時間がPWM指令よりも $t_d + t_{on} - t_{off}$ 分短く、負 (C, D) の時には長い。したがって、PWM搬送波の周期を T_{pwm} とすると、出力電圧誤差 V_{se} は

$$V_{se} = \text{sign}(i_s) \frac{t_d + t_{on} - t_{off}}{T_{pwm}} V_{dc} \quad (1)$$

ただし、

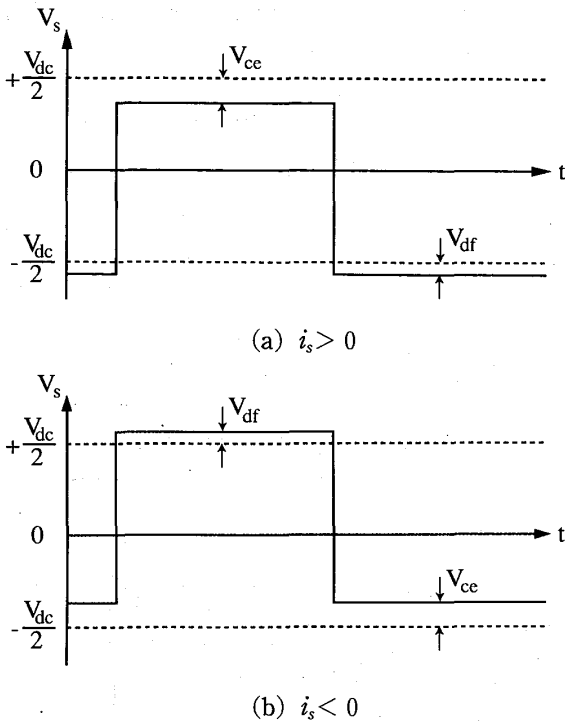


Fig. 6 Effect of forward voltage drop.

$$\text{sign}(i_s) = \begin{cases} +1 & (i_s > 0) \\ 0 & (i_s = 0) \\ -1 & (i_s < 0) \end{cases}$$

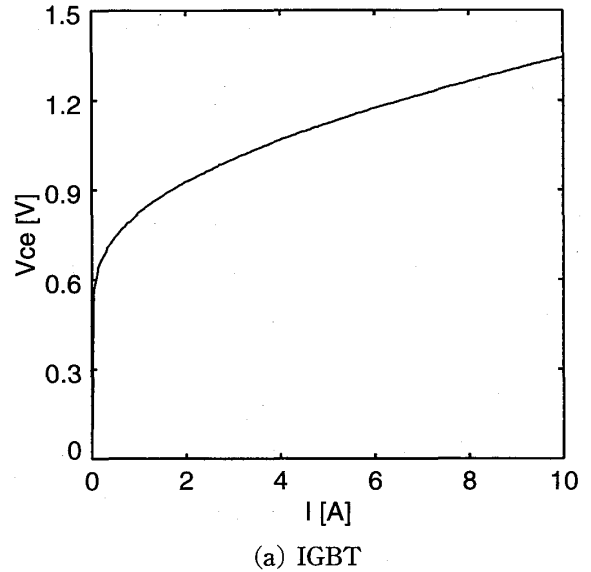
のように表すことができる。

2.2 素子の電圧降下による影響

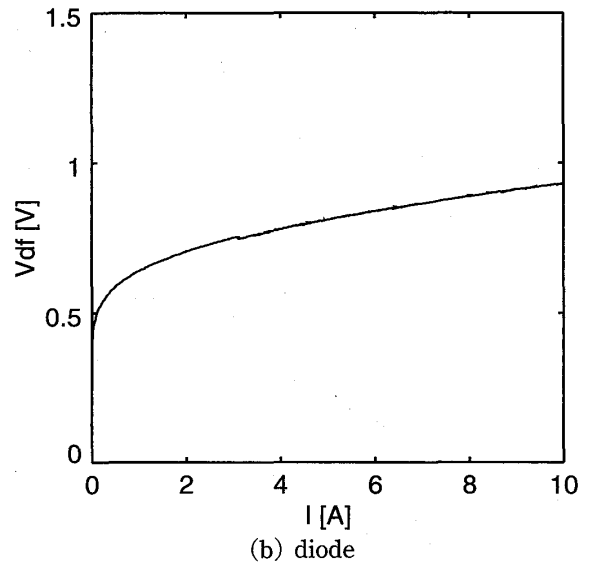
スイッチング素子やダイオードには、順方向電圧降下があり、その値は素子の種類や、流れる電流の大きさによって変化する。また、インバータには出力電流の方向とゲートの状態から4種類の電流経路が存在する。これにより、導通状態になる素子が異なるので、インバータ出力電圧は誤差をもつ。

図6は、出力電流 i_s がそれぞれ正および負の場合に、素子の順方向電圧降下がインバータ出力電圧 V_s に与える影響を示す。 V_{ce} および V_{df} はそれぞれ IGBT 等のスイッチング素子およびダイオードの順方向電圧降下を表す。

出力電流が正 (a) の場合、上アームのゲート信号 G_p がオフの時は下アームのダイオードが導通状態となり、図4における電流経路Aをとる。 G_p がオンのときは上アームのスイッチング素子が導通状態となり、電流経路Bをとる。出力電流が負 (b) の場合、下アームのゲート信号 G_n がオンのときは下アームのスイッチング素子が導通状態となり、電流経路Cをとる。 G_n がオフのときは上アームのダイオードが導通状態となり、電流経路Dをとる。これにより、イ



(a) IGBT



(b) diode

Fig. 7 Measured value of forward voltage drop.

ンバータ出力電圧は次式となる。

$$V_s = \begin{cases} -V_{dc}/2 - V_{df} & (\text{電流経路A}) \\ +V_{dc}/2 - V_{ce} & (\text{電流経路B}) \\ -V_{dc}/2 + V_{ce} & (\text{電流経路C}) \\ +V_{dc}/2 + V_{df} & (\text{電流経路D}) \end{cases} \quad (2)$$

図7に今回使用したスイッチング素子 (IGBT) およびダイオードの順方向電圧降下の測定結果を示す。これらの5次べき級数近似を次式に示す。

$$V_{ce} = 0.632258 + 0.214193I - 0.043117I^2 + 0.00548022I^3 - 0.000340687I^4 + 0.0000080834I^5 \quad (3)$$

$$V_{df} = 0.490474 + 0.198587I - 0.0639944I^2 + 0.0115526I^3 - 0.000991282I^4 + 0.0000321254I^5 \quad (4)$$

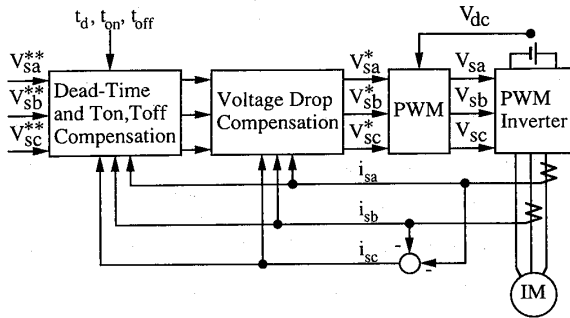


Fig. 8 Block diagram of output voltage error compensation.

3 インバータ出力電圧誤差の補償法

デッドタイムやスイッチング遅れによる誤差を補償する方法は大きく次の2種類に分けられる⁶⁾。

1. 電流位相に対するスイッチング補正関数を設定しておき、電流指令あるいは検出電流の位相によって設定された補正関数を電圧成分に加える方法
2. 出力電圧のスイッチング遅れ時間を直接計測し、次回のPWMスイッチング時刻に補正する方法

方式2では遅れ時間を測定、補償するためのハードウェアを構成しているものが多い^{6)~8)}。本論文では既存のシステムを利用するために方式1を用いる。電圧降下についても方式1と同様の考え方で補償を行なう。その際、素子の電圧降下は(3), (4)式を用いて求める。図8に本論文で行うインバータ出力電圧誤差補償のブロック線図を示す。補償はデッドタイムおよび素子の遅れと素子の電圧降下に大きく分けられる。両補償ともに出力電流の極性あるいは大きさが必要である。

インバータが動作する際、デッドタイムやスイッチング遅れによってスイッチング素子が指令したタイミング通りには動作しない。これによる誤差を補償するためには、PWM指令電圧値 V_s^{**} に(1)式の誤差電圧 V_{se} をあらかじめ加えればよい。したがって、補償後のPWM指令電圧 V_s^* は

$$V_s^* = V_s^{**} + \text{sign}(i_s) \frac{t_d + t_{on} - t_{off}}{T_{pwm}} V_{dc} \quad (5)$$

と表すことができる。

インバータを構成するスイッチング素子の順方向電圧降下による出力電圧誤差を補償するために、電流値検出よりスイッチング素子およびダイオードの順方向電圧降下を(3), (4)式を用いて求める。この誤差電圧および1PWM周期でスイッチング素子が導通する時間とダイオードが導通する時間の比率を用いて、生じる出力電圧誤差が求められる。この電圧誤差をPWM

Table 2 Parameters of induction motor.

定格容量		2.2 kW
極数	P	4 極
定格周波数	f	60 Hz
定格電圧	V	200 V
定格電流	I	9 A
定格回転数	N	1710 rpm
固定子巻線抵抗	r_s	0.78 Ω
回転子巻線抵抗	r_r	0.74 Ω
固定子巻線漏れインダクタンス	l_s	0.0032 H
回転子巻線漏れインダクタンス	l_r	0.0032 H
相互インダクタンス	M'	0.0972 H
慣性モーメント	J	0.0434 $\text{kg}\cdot\text{m}^2$

指令電圧に加えることによって、出力電圧誤差の補償ができる。次式にその補償式を示す。

$$V_s^* = V_s^{**} + \text{sign}(i_s) \{ \alpha V_{ce} - (1 - \alpha) V_{df} \} \quad (6)$$

ここで、 α : スwitching素子が導通している時間比

4 シミュレーションおよび実験

図1の3相電圧形PWMインバータによる誘導電動機駆動系のシミュレーションプログラムはC言語によって作成した。このプログラムはパワー素子の特性を考慮した制御系のシミュレーションと、補償のシミュレーションを行う。このとき、パワー素子の電圧降下には(3), (4)式により近似した値を、かご形誘導電動機の定格および巻線抵抗やインダクタンスなどの各パラメータは表2に示したものをを用いる。

シミュレーションおよび実験は以下の組合せの出力電圧誤差補償により行う。

- ・なし
- ・デッドタイム (遅れ) 補償のみ
- ・電圧降下補償のみ
- ・デッドタイム補償+電圧降下補償

それぞれの場合において、インバータ出力周波数は1.0Hz(約30rpm)、DC側のコンデンサ電圧は100V一定であるとし、インバータ部のシミュレーションや素子の電圧降下補償に用いる電圧降下の値は5次式近似を用いる。誘導電動機はV/f一定で回転させる。

図9, 10にそれぞれシミュレーション、実験結果を示す。同図はインバータ出力電流波形およびPWMインバータへの指令電圧値を示す。同図より、シミュレーションと実験結果がよく一致していることが確かめられる。

5 あとがき

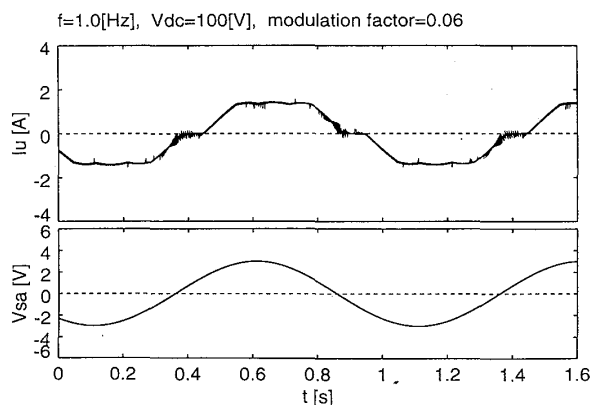
本論文では、電圧形PWMインバータ駆動誘導電動機において、インバータのデッドタイム、スイッチング素子の遅れ、パワー素子のオン電圧を考慮したシミュレーションを行った。さらに、これらによるインバータ出力電圧誤差を補償する方法を示し、シミュレーションによる波形解析を行った。

その結果、電圧指令値に補償項を加算することによって電流波形の歪みが低減され、より正弦波に近いものが得られることが確認できた。さらに、DSPを用いた誘導電動機駆動系を構成し、実機実験を行った。実験において得られた波形は、シミュレーションによる波形とよく一致しており、本論文において行った解析の有効性が示された。

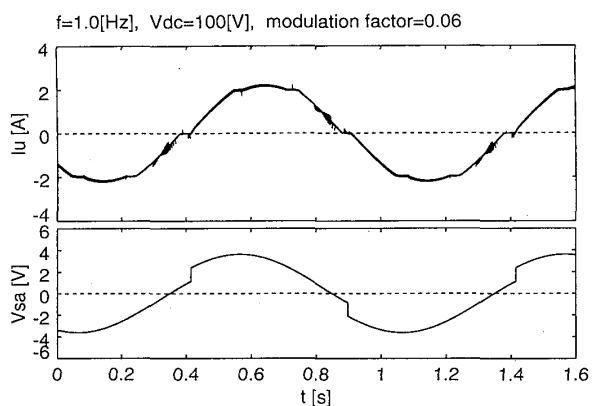
以上より、インバータ出力電流歪みのために発生するモータのトルク脈動の発生などの諸問題が解決されるものと考えられる。

参考文献

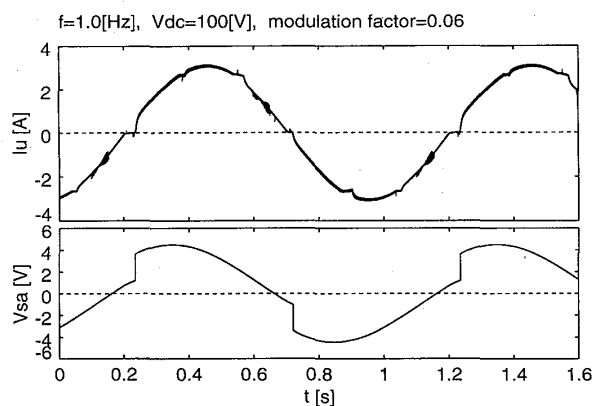
- 1) 金, 楊: 「ベクトル制御誘導機システムにおける電流系の可変構造制御法」, 電気学会論文誌 D, Vol. 110, No. 6, pp. 646-654 (1990)
- 2) 山本, 篠原: 「永久磁石形ACサーボモータ駆動系のデッドタイムの影響について」, 平成5年電気学会全国大会, No. 623
- 3) F. Blaabjerg, J. K. Pedersen and P. Thogersen : "Improved Modulation Techniques for PWM-VSI Drives", IECON'93 conference record, Vol. 2, pp. 1187-1192 (1993)
- 4) T. Sukegawa, K. Kamiyama, K. Mizuno, T. Matsui and T. Okuyama : "Fully Digital, Vector-Controlled PWM VSI-Fed ac Drives with an Inverter Dead-Time Compensation Strategy", IEEE Trans. Industry Applications, Vol. 27, No. 3, pp. 552-559 (1991)
- 5) Y. Murai, K. Ohashi and I. Hosono : "New PWM Method for Fully Digitalized Inverters", IEEE Trans. Industry Applications, Vol. IA-23, No. 5, pp. 887-893 (1987)
- 6) 山本, 吉田, 伊達: 「電圧形PWMインバータの出力電圧検出回路」, 平成4年電気学会産業応用部門全国大会, No. 88
- 7) Y. Murai, T. Watanabe and H. Iwasaki : "Waveform Distortion and Correction Circuit for PWM Inverters with Switching Lag-Times", IEEE Trans. Industry Applications, Vol. IA-23, No. 5, pp. 881-886 (1987)
- 8) S. G. Jeong and M. H. Park : "The Analysis and Compensation of Dead-Time Effects in PWM Inverters", IEEE Trans. Industrial Electronics, Vol. 38, No. 2, pp. 108-114 (1991)



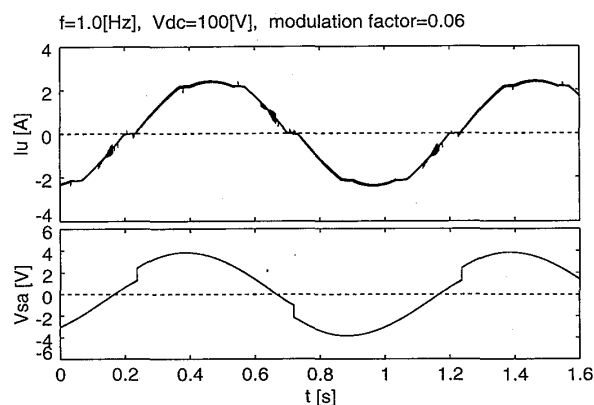
(a) Nothing



(b) Dead time

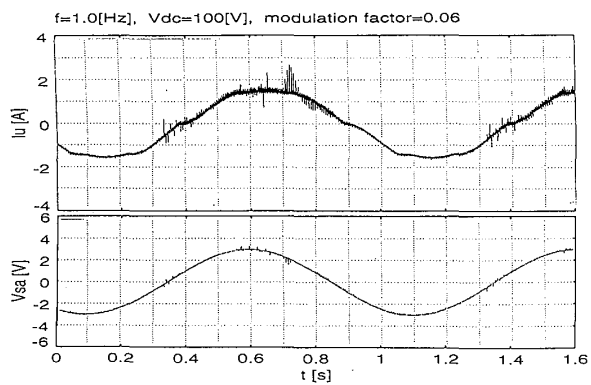


(c) Voltage drop

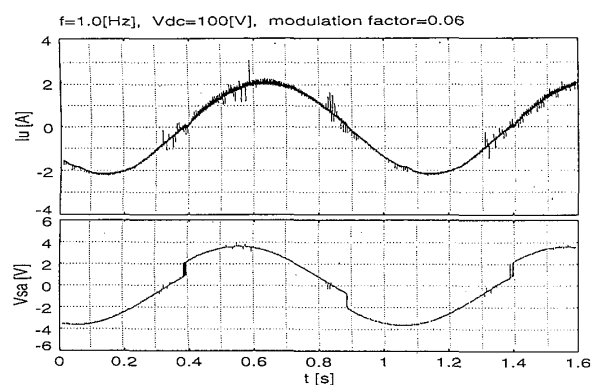


(d) Dead time and voltage drop

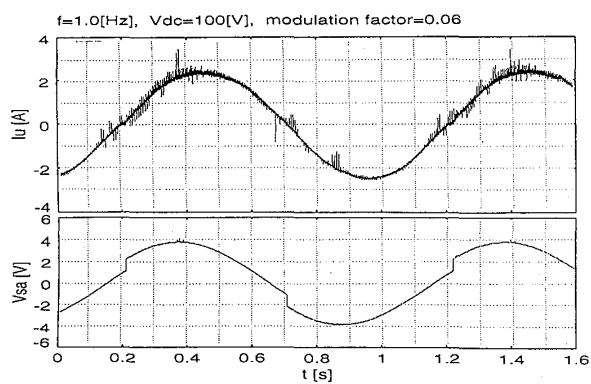
Fig. 9 Simulation results of compensation.



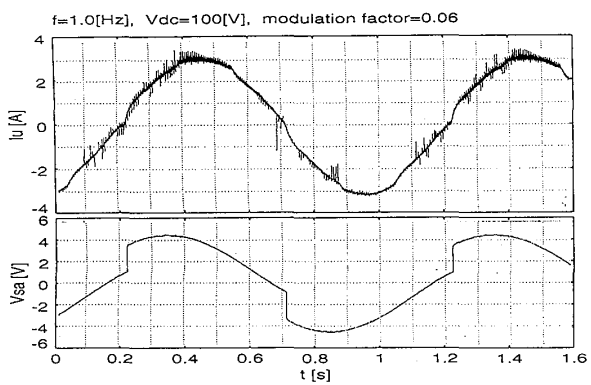
(a) Nothing



(b) Dead time



(c) Voltage drop



(d) Dead time and voltage drop

Fig. 10 Experimental results of compensation.