

デジタル制御方式 DC-DC コンバータの高速過渡応答化
に関する研究

Study on Quick Response Digital Control DC-DC Converter

2018 年 3 月

長崎大学大学院工学研究科

古 川 雄 大

目次

目次.....	i
数式記号・略称.....	iii
はじめに.....	1
第1章 緒論.....	4
1.1 デジタル制御電源の開発背景.....	4
1.2 スイッチング電源の役割および制御.....	8
1.3 デジタル制御電源の歴史および一般的な回路構成.....	12
1.4 デジタル制御電源における課題.....	19
1.5 本研究の目的と意義.....	21
第2章 高速 PD 制御方式 DC-DC コンバータ.....	25
2.1 まえがき.....	25
2.2 回路構成および動作原理.....	26
2.3 動特性および過渡特性.....	28
2.4 第2章の結論.....	36
第3章 電流一周波数変換方式ピーク電流モード制御 DC-DC コンバータ.....	38
3.1 まえがき.....	38
3.2 回路構成および動作原理.....	41

3.3	静特性.....	52
3.4	動特性.....	55
3.5	実験.....	62
3.6	第3章の結論.....	70
第4章	フィードバックゲイン切り替え方式 DC-DC コンバータ	72
4.1	まえがき.....	72
4.2	デジタル PID 制御の制御特性	74
4.2.1	P 制御による分解能への影響.....	74
4.2.2	デジタル PID 制御の過渡特性.....	77
4.3	回路構成および動作原理.....	78
4.4	出力特性.....	81
4.4.1	フィードバックゲイン切り替えのパラメータの決定	81
4.4.2	提案方式および従来 PID 制御の比較.....	86
4.4	第4章の結論.....	90
第5章	結論.....	91
	謝辞.....	95
	参考文献.....	96

数式記号・略称

A-D	アナログ-デジタル (Analog to Digital)	
AC	交流 (Alternating Current)	
$AVCO$	VCO のゲイン	
A_{eo}	出力電圧検出用の前置増幅器のゲイン	
A_{iTr}	スイッチ電流検出用の前置増幅器のゲイン	
B	VCO の特性を線形近似した際の切片	Hz
C	出力キャパシタ	F
D	ダイオード	
DC	直流 (Direct Current)	
DSP	Digital Signal Processor	
E_B	バイアス電圧	V
E_i	入力電圧	V
E_o^*	出力電圧目標値	V
$eVCO$	VCO の入力電圧	V
e_o	出力電圧	V
$e_o[n]$	出力電圧のデジタル値	
e_s	スイッチ電流の検出電圧	V
FM	周波数変調 (Frequency Modulation)	
FPGA	Field Programmable Gate Array	
$fVCO$	VCO の発振周波数	Hz
f_s	スイッチング周波数	Hz
f_{samp}	サンプリング周波数	Hz

$G(s)$	降圧形コンバータの伝達関数	
G_{AD}	A-D コンバータのゲイン	1/V
GaN	Gallium Nitride	
$GOL(s)$	一巡伝達関数	
$H(s)$	制御部の伝達関数	
H_D	電圧モードにおける微分ゲイン	s/V
H_{Di}	電流モードにおける微分ゲイン	s/V
H_{FD}	高速微分制御のゲイン	s/V
H_{FP}	高速比例制御のゲイン	1/V
H_I	電圧モードにおける積分制御のゲイン	1/s · V
H_{Ii}	電流モードにおける積分ゲイン	1/s · V
H_P	電圧モードにおける比例制御のゲイン	1/V
H_{Pi}	電流モードにおける比例制御のゲイン	1/V
H_c	電流モードにおける電流ゲイン	1/A
HVDC	高電圧直流給電 (High Voltage Direct Current)	
IC	集積回路 (Integrated Circuit)	
I_L	リアクトル電流の平均値	A
I_o	負荷電流	A
IoT	モノのインターネット (Internet of Things)	
i_L	リアクトル電流	A
i_{L_peak}	スイッチ電流のピーク値	A
i_{Tr}	スイッチ電流	A
i_{Tr_peak}	リアクトル電流のピーク値	A

JK-FF	JK フリップフロップ	
K_D	微分制御の制御係数	
K_{Di}	電流モード制御における微分制御の制御係数	
K_I	積分制御の制御係数	
K_{Ii}	電流モード制御における積分制御の制御係数	
K_P	比例制御の制御係数	
K_{Pi}	電流モード制御における比例制御の制御係数	
L	リアクトル	H
LPF	低域通過フィルタ (Low Pass Filter)	
LUT	Lookup Table	
MPD	高速比例制御の 1 スイッチング周期中のサンプリング回数	
$MPID$	PID 制御におけるサンプリングポイント間のスイッチング周期数	
MUX	マルチプレクサ	
N_B	PID 制御のバイアス値	
N_I	PID 制御における積分レジスタの値	
N_{PID}	PID 制御の演算値	
N_{Ton}	オン時間のデジタル値	
N_{Ts}	スイッチング周期に相当するデジタル値	
N_{error}	目標値との偏差のデジタル値	
PID 制御	比例積分微分制御	
PWM	パルス幅変調 (Pulse Width Modulation)	
Q_{AD}	A-D コンバータのビット数	
Q_P	比例制御のビット数	

$QPID$ PID 制御のビット数	
$QPWM$ PWM 信号のビット数	
$Q'PWM$ PWM 信号の擬似的なビット数	
R 負荷抵抗	Ω
RS-FF RS フリップフロップ	
R_S 検出抵抗	Ω
SiC Silicon Carbide	
$SPWM$ PWM 信号	
$SVCO$ VCO の出力信号	
$SVCOd$ VCO の出力信号を遅延させた信号	
S_{off} メインスイッチのターンオフ信号	
S_{on} メインスイッチのターンオン信号	
T_D 遅延バッファ 1 個あたりの遅延時間	s
T_{PC} 電流モード制御における電流の動作点を示す値	s
TTL Transistor-Transistor Logic	
T_{VCO} VCO の出力信号の周期	s
T_{on} メインスイッチのオン時間	s
T_r スイッチング素子	
T_s スイッチング周期	s
T_{samp} サンプリング周期	s
t_{cv} 出力電圧が目標値の $\pm 1\%$ もしくは $\pm 0.5\%$ に収束するまでの時間	s
VCO 電圧制御発振器 (Voltage Controlled Oscillator)	
V_L リアクトルの両端電圧	V

V_{th}	しきい値電圧	V
δ_{eo_over}	出力電圧のオーバーシュート	V
δ_{eo_under}	出力電圧のアンダーシュート	V
δ_{iL_over}	リアクトル電流のオーバーシュート	V
τ	プログラマブル遅延回路における遅延時間	s
τ_1	高速 PD 制御部の遅れ時間	s
τ_2	低速 PID 制御部の遅れ時間	s
τ_3	アンチエイリアスフィルタの時定数	s
τ_4	ピーク電流モード制御における PID 制御の遅れ時間	s

はじめに

日本における消費電力は年々増加し続けており、情報通信分野を含む様々な分野で省エネルギー化の動きが加速している。社会活動においてスマートフォン、パソコンおよびインターネットに接続可能な家電等の情報通信機器は欠かせない存在であり、その台数は急速に増加すると同時にデータの流通量を増加させる原因となっている^{(1),(2)}。さらに、高品質なサービスの実現を目指した IoT やビッグデータさらには AI の活用を考慮すると、サーバーやコントローラ等の情報基盤を支える設備は、これまで以上に大量のデータを処理する必要がある。このデータの流通量に比例するように情報通信分野における消費電力は大幅に増加しており、2025 年には 2006 年度比で 5.2 倍になると予想されている⁽³⁾。このため情報通信の中核をなすデータセンタでの省エネルギー化は非常に重要な課題として挙げられている。

データセンタにおける電源システムには、省エネルギー化のために電力効率の向上やエネルギーマネジメント機能が求められる。エネルギーマネジメントの面では、コンバータの並列接続による軽負荷時の効率改善やアダプティブマネージメントによるシステムの集約化が求められる等⁽⁴⁾⁻⁽⁸⁾、電源システムは複雑で多様な要求に応えなければならない。既に情報通信分野に限らず、エネルギー利用の有効活用に向けたエネルギーマネジメントについての検討がなされている⁽⁴⁾⁻⁽³²⁾。このような状況では、従来のアナログ制御に比べて柔軟性が高く、高機能な制御を容易に実現できるデジタル制御は非常に有効な手段である^{(6)-(10), (13), (33)-(207)}。

デジタル制御電源は段階的に発展しており、システムの運用・管理、外部との通信および制御の目標値の変更等の利点にのみ焦点を当てた第 1 世代、アナログ制御と置き換えることで制御ループの中でも用いられるようになった第 2 世代、デジタル制御の演算能力を活かしたダイナミックな制御を行うことでアナログ制御を凌ぐ性能を実現

する第3世代のように、2007年にIllinois大学のP. T. Krein教授によって世代分けされている⁽⁴⁶⁾。

このように、研究および開発が盛んに行われているデジタル制御電源ではあるが、改善すべき課題の1つとして、高速応答が挙げられる。電源回路は負荷の急変や入力電圧変動等の外乱に対しても即座に応答し、安定した状態を保たなければならないため、デジタル制御では避けられない、A-D変換時間や演算時間に起因する制御の遅れ時間の影響を低減し、系の安定性および過渡特性を改善する必要がある。一方で、電源回路への小型・軽量化の要求のため、スイッチング周波数の高周波化が進んでおり、これはデジタル制御の演算のための時間が短くなることを意味しているため、制御の遅れ時間による悪影響はより顕著になると考えられる。このことからデジタル制御電源の高速過渡応答は解決すべき重要な課題であると言える。

本論文では、デジタル制御方式DC-DCコンバータの高速過渡応答を実現するために、制御の遅れ時間自体を短縮し、系の安定性および過渡特性への悪影響を低減することや系の安定性および過渡特性を改善できるピーク電流モード制御を実装すること、さらには、デジタル制御の柔軟性を活かしてフィードバックゲインを状況に応じて変更し、アナログ制御を超える過渡特性を得ることの3つの観点から独自の方式を提案し、課題を解決する。前の2つはデジタル制御の世代分けにおける第2世代に該当し、遅れ時間の問題を克服し、アナログで実装していた制御をデジタル制御に置き換えることとなる。これら2つの方式では、検出電圧および電流をいかに遅れることなく処理するかが重要であり、そのための検出回路を提案する必要がある。一方、3つ目の非線形制御は、デジタル制御の世代分けにおける第3世代に該当し、デジタル制御の強みを活かして、状況に応じたフィードバックゲインの設定に切り替えることで、アナログ制御では実現できない高速応答を実現することができるが、複雑な演算式は計算コスト

の増大を招くため、できる限り簡潔な式で切り替えることが重要であり、その切り替え方式を提案する必要がある。

本論文は、第1章から第5章で構成され、以下に各章の概要を示す。

第1章では、本研究を行うに至った社会的背景および要求と改善すべき課題を明らかにし、従来の研究を展望して本研究の位置付けを示す。

第2章では、高速PD制御方式DC-DCコンバータの回路構成および動作原理を述べ、系の安定性および過渡特性について検討する。

第3章では、電流一周波数変換方式デジタルピーク電流モード制御DC-DCコンバータの回路構成および動作原理を述べ、その静特性、安定性および過渡特性について検討する。

第4章では、フィードバックゲイン切り替え方式DC-DCコンバータ回路構成および動作原理を述べ、その過渡特性について述べる。

第5章では、以上の成果を総括し、本論文で提案する制御方法の実用化・普及に向けた今後の課題にふれて結論とする。

第1章 緒論

1.1 デジタル制御電源の開発背景

日本における消費電力は図 1.1 の日本のエネルギー消費に示すように増加し続けており、情報通信分野を含む様々な分野で省エネルギー化の動きが加速している。様々な社会活動においてスマートフォン、パソコンおよびインターネットに接続可能な家電等の情報通信機器は欠かせないものとなっており、その数は急速に増加している^{(1),(2)}。図 1.2 は情報通信機器の数の推移および予測を示しており、情報通信機器の数は 2011 年の 104 億個から 10 年間で 5.1 倍の 530 億個に上っている。また、同様にインターネット利用者数も増加の一途をたどっている。図 1.3 に示すようにインターネットの利用者数は 2013 年で 9610 万人に上り、人口普及率は 79.1%である。このような情報通信分野の急速な発展に伴って国内のデータ流通量も増えている⁽¹⁾。高品質なサービスを提供するために IoT、ビッグデータおよび AI が活用されること考慮すると、今後も増加することが想定される。図 1.4 は国内のデータ流通量の推移を示している。2014 年にはデータ量は 14.5 EB (エクサバイト, 10^{18} バイト)となっており、2005 年と比較して 9.1 倍の量である。このデータの流通量に比例するように情報通信分野における消費電力も大幅に増加している⁽³⁾。図 1.5 に示す日本における情報通信分野の電力消費予測から電力消費量が増加していることがわかる。2025 年には 2006 年度比で電力消費量が 5.2 倍になると予想されている。このため情報通信の中核をなすデータセンタでの省エネルギー化は非常に重要な課題として挙げられている。

データセンタにおける電源システムにも、省エネルギー化のために電力効率の向上やエネルギーマネジメント機能が求められる。電力効率の向上の面では、SiC (Silicon Carbide) や GaN (Gallium Nitride) のような次世代パワーデバイスの使用を含む高効率

な回路方式の採用，商用交流からの電力を変換する AC-DC コンバータの力率改善および電流の非検出化による検出抵抗での損失削減が課題となる。

また，エネルギーの有効利用を考えると，データセンタでの省エネルギー化のための課題として，給電方式を含むシステム設計も重要な要素である。その一例として，データセンタでの直流給電方式の採用が挙げられる⁽⁴⁾⁻⁽⁸⁾。直流給電方式では，データセンタ内の電子機器が直流で駆動すること，再生可能エネルギー源として積極的な利用が検討されている太陽電池が直流出力であること，蓄電用のバッテリーも直流で動作すること等を考慮するとさらに AC-DC コンバータを省くことができる。このように，エネルギーの変換段数を減らすことができるので，エネルギーのより効率的な利用を可能とし，省エネルギー化につながる。

エネルギーマネジメントの面では，様々な場面での有効なエネルギー利用のために情報通信分野に限らず，多くの提案が既になされている⁽⁴⁾⁻⁽³²⁾。データセンタの場合には，コンバータの並列接続による軽負荷時の効率改善やアダプティブマネジメントによるシステムの集約化が求められる⁽⁶⁾⁻⁽⁸⁾。このように，電源システムには複雑で多様な要求に応えなければならないため，従来のアナログ制御に比べ，柔軟性が高く高機能な制御を容易に実現できるデジタル制御は非常に有効な手段である。デジタル制御は，

- (1) アナログ制御 IC に比べて製品のばらつきが少なく補正が不要である。
- (2) 経年劣化による品質劣化が少ない。
- (3) 回路の誤動作が少ない。
- (4) 周辺部品が減り，基盤の小型化が可能である。
- (5) 製造ラインでのチューニングが容易。
- (6) 特性の再現性が高い。
- (7) 優れた制御特性を容易に実現できる。

- (8) 入力電圧や温度といった環境変化に適用した制御が容易にできる。
- (9) 主回路やノイズフィルタの設計を容易に変更できる。
- (10) インテリゼント化したネットワークに対応したモニタリングや高価値の制御ができる。

といった様々な利点を有している(6)-(10), (13), (33)-(207)。したがって、デジタル制御電源の開発は省エネルギー化のために非常に重要であり、情報通信分野に限らず様々な場面の応用が期待される。

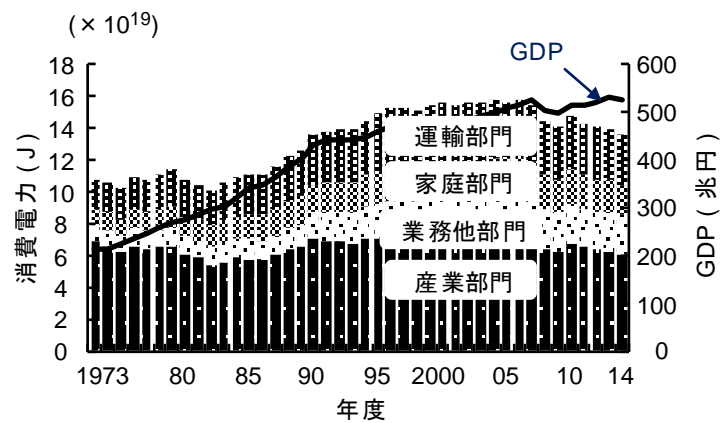


図 1.1 日本のエネルギー消費

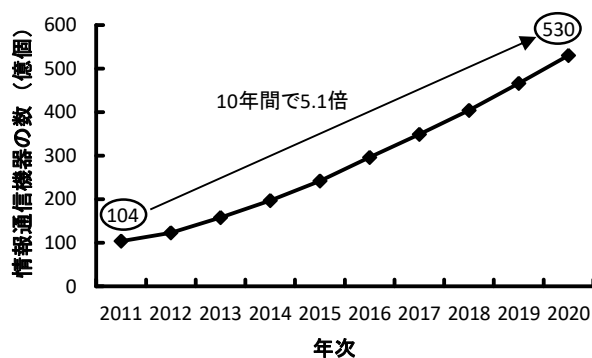


図 1.2 情報通信機器の数の推移および予測

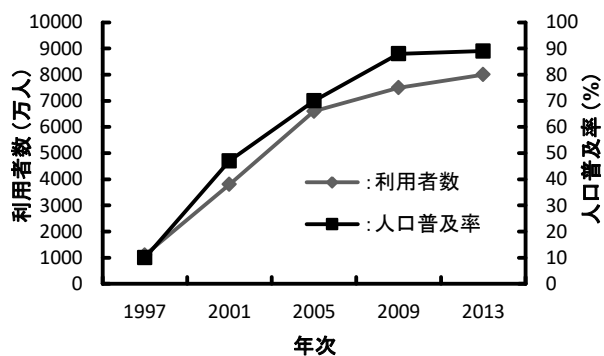
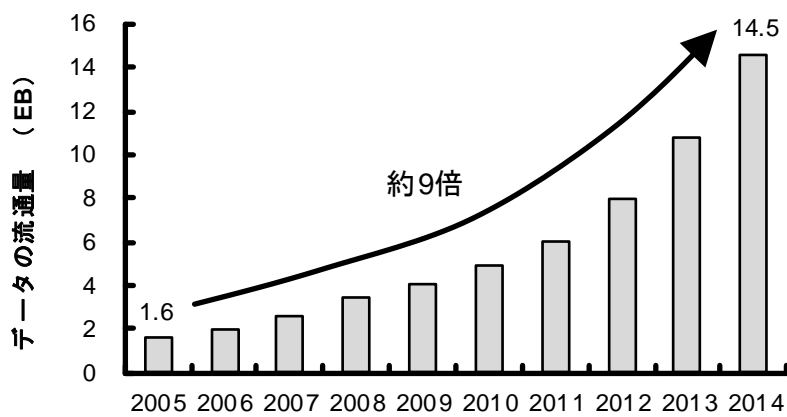


図 1.3 インターネット利用者の数と人口普及率



EB = エクサバイト (10¹⁸バイト) 年次

図 1.4 データ流通量の推移

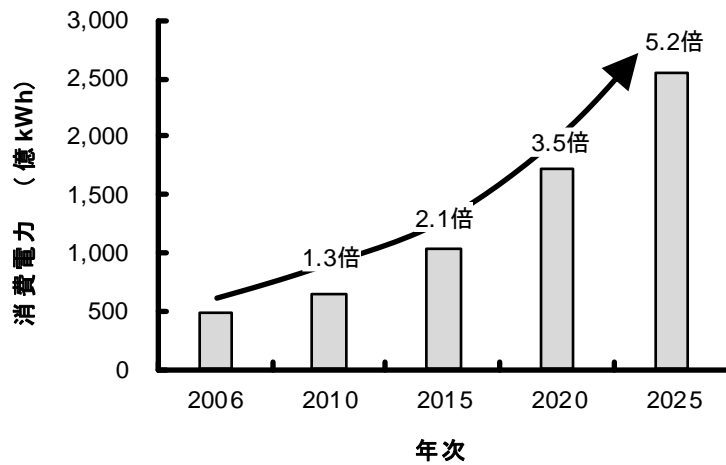


図 1.5 日本の情報通信分野の電力消費予測

1.2 スイッチング電源の役割および制御

電子機器を動作させるためにはそれぞれの機器に合わせて電力を供給する必要があり、それを担うのが電源回路である。一般に、電子機器は直流電圧で駆動するものがほとんどであり、それらに一定の直流電圧を供給する電源は直流安定化電源と呼ばれる。直流安定化電源は、シリーズ方式およびスイッチング方式に分けられる。シリーズ方式では半導体素子を可変抵抗器のように使い、入出力間の電圧降下を調整することで出力電圧を一定に保っていた。つまり、この方式では入力側からのエネルギーの一部を熱として放出することでその機能を果たしているため、放熱対策が必要となり、小型・軽量化の妨げとなっていた。スイッチング方式は、1960年代の米国宇宙局（NASA）によるアポロ計画によって、電源回路の小型・軽量化が急務となり、その研究に拍車がかかった。同時に、スイッチング素子の実用化も進んだため、1966年には Duke University の E. T. Moore 博士および T. G. Wilson 教授が” Basic Considerations for DC to DC Conversion Networks” という論文を、1968年には O. A. Kossov 博士が” Comparative Analysis of Chopper Voltage Regulators with LC Filter” という論文を2編発表し、スイッチング電源

が認識され始め、その研究が行われた⁽²⁰⁸⁾⁻⁽²¹⁰⁾。1970年頃からスイッチング電源の解析によるモデル化を含む基礎研究が盛んに行われた⁽²¹¹⁾⁻⁽²¹⁵⁾。さらに、スイッチング周波数が20kHzを超え、従来のシリーズ方式に対して小型・軽量で高効率になったことから、宇宙開発分野での応用が始まり、現在では情報通信機器用の電源を始め、様々な分野での応用が進んでいる⁽²¹⁶⁾。

このように、半導体スイッチによる高速なスイッチングを制御して電力変換を行う分野は、パワーエレクトロニクスと呼ばれている。これは W. E. Newell 博士が1973年に”Power Electronics-Emerging form Limbo” という論文を国際会議 (IEEE Power Electronics Specialists Conference, PESC) で発表し、パワーエレクトロニクスの分野を構成する技術

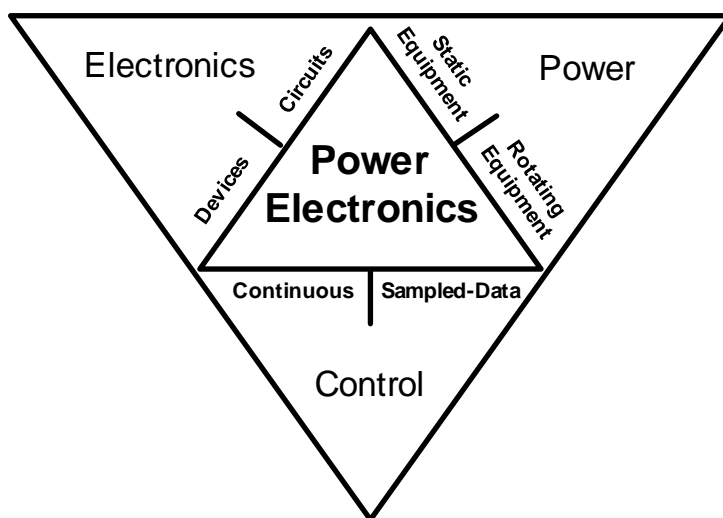


図 1.6 パワーエレクトロニクスの体系図

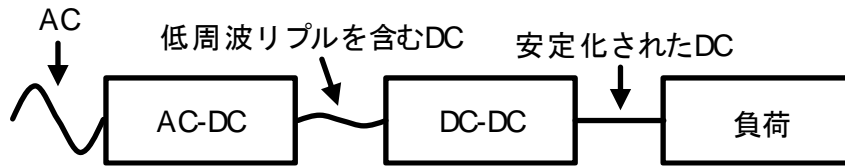


図 1.7 直流安定化電源の模式図

を図 1.6 のように明確化し、体系化することで 1 つの分野として認知されるようになった⁽²¹⁷⁾。また、1981 年に California Institute of Technology の R. D. Middlebrook 博士が “Power Electronics: An Emerging Discipline” という論文で、電力変換はある一定の電圧、電流、周波数を持つ電力を負荷が所望する電圧、電流、周波数に変換することであると述べている⁽²¹⁸⁾。

図 1.7 に直流安定化電源の模式図を示す。商用交流はまず、AC-DC コンバータによって直流電圧に変換されるが、この時点では低周波リプルを含んでいるため、負荷に安定した電圧を供給することは出来ない。そこで、直接 AC-DC コンバータから電子機器に給電するのではなく、後段に DC-DC コンバータを接続することによって負荷への安定した電圧供給を可能とする。

図 1.8 に代表例として降圧形 DC-DC コンバータおよびその制御回路を示す。この図からわかるように、降圧形 DC-DC コンバータはメインスイッチ、ダイオード、リアクトルおよび出力キャパシタによって構成され、定電圧制御の場合は、主に出力電圧をフィードバックすることによって目標電圧との偏差をもとにメインスイッチのオン時間を調整し、常に負荷である電子機器が所望する電圧を出力する⁽²¹⁹⁾、⁽²²⁰⁾。その他に出力電圧に加えてリアクトル電流やスイッチ電流を検出し、制御を行う電流モード制御があり、電流モード制御は電流の制御の仕方によって、平均電流モード、ピーク電流モード制御およびヒステリシス電流モードに分けられる⁽²²¹⁾–⁽²⁴²⁾。また、保護機能を含む、より高度な制御を行うために出力電流や入力電圧を検出する場合もある⁽²⁴³⁾。

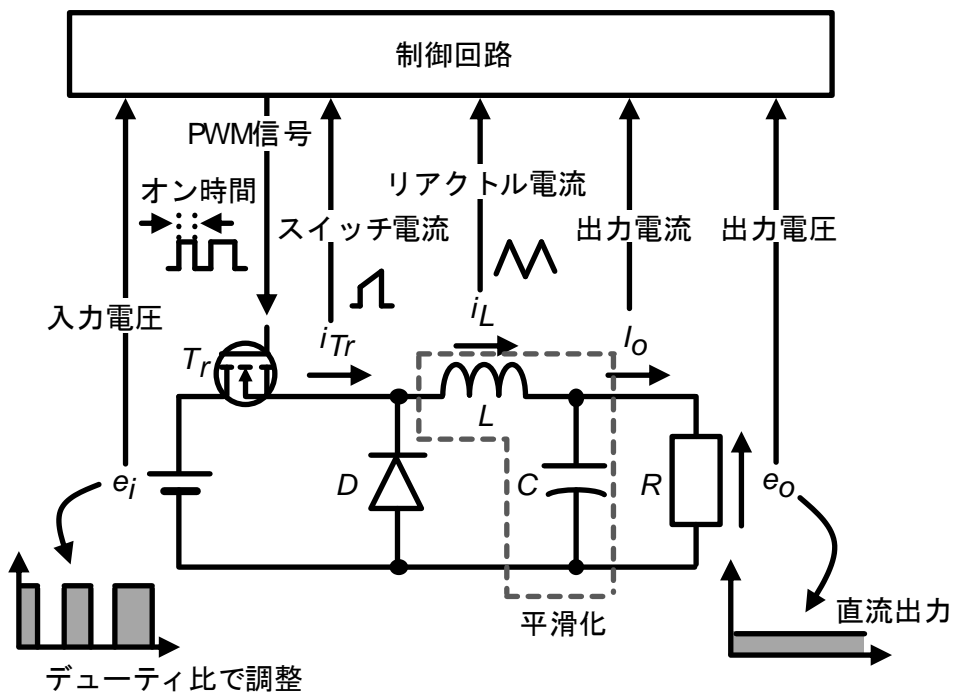
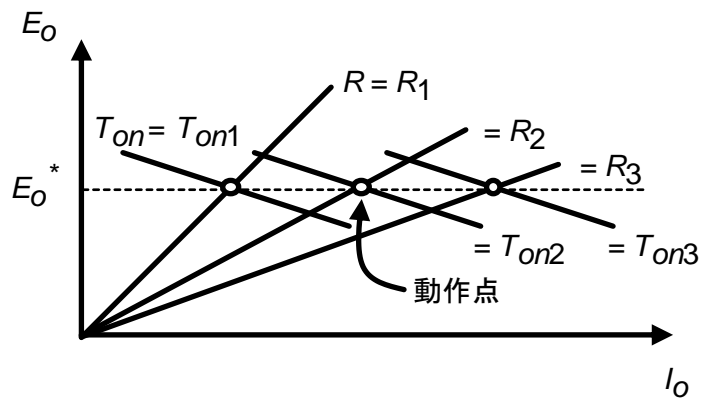
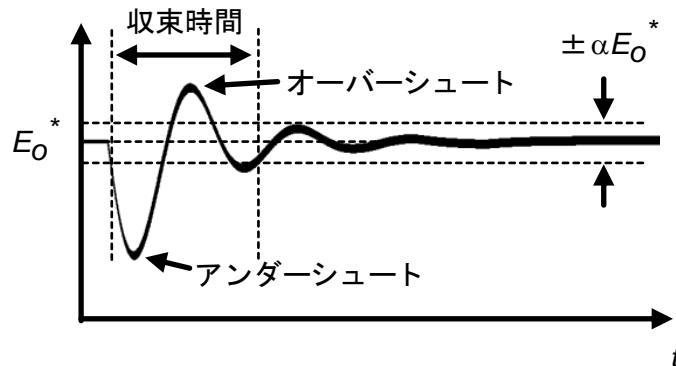


図 1.8 降圧形 DC-DC コンバータおよびその制御回路



(a) 静特性

図 1.9 降圧型コンバータの出力特性の模式図 (続く)



(b) 過渡特性

図 1.9 降圧型コンバータの出力特性の模式図 (続き)

図 1.9 は DC-DC コンバータの出力特性の模式図を示している。制御としては、定常時には各負荷に対してオン時間を調整し、動作点を適切に制御する。また、入力電圧変動や負荷の急変等による過渡時には模式図のように出力電圧が変動してしまうので、系が不安定にならないことや出力電圧の変動幅を許容範囲に抑えつつ、これを素早く目標電圧に収束させることが要求される。

1.3 デジタル制御電源の歴史および一般的な回路構成

デジタル制御電源は制御の柔軟性、回路状態のモニタリング、電源同士あるいは外部との連携などのアナログ制御電源には実現が難しい高性能な電源を実現するために注目され、その発展は IC 技術と密接に関係している。1960 年代に IC が実用化され、TTL と呼ばれるデジタル IC が登場したことによってデジタル制御電源は大きな進歩を遂げた。1977 年には、ベル研究所が電圧制御発振器 (Voltage Controlled Oscillator, VCO) を用いたデジタル制御方式 DC-DC コンバータを報告した^{(33), (34)}。この方式では、A-D 変換のために VCO を用いている。VCO はその入力電圧に比例した周波数を持

つ FM パルス信号を出力する素子である。つまり、このパルス信号の立ち上がりを計数することによって検出した出力電圧をデジタル値に変換することができる。ただし、部品点数を少なくして制御回路を構成するためにデータは直列処理となり、処理速度が上がらず、スイッチング周波数が高くなると対応できなかった。また、VCO を電流の検出にも用いることでデジタル制御方式平均電流モード DC-DC コンバータを同研究所が 1979 年に報告している⁽³⁵⁾。その後、1980 年から 1990 年代にかけて VCO を用いたデジタル制御方式 DC-DC コンバータの静特性および動特性解析が進み、この方式の設計方法やサンプリングデータのモデリングが明らかにされた⁽³⁶⁾⁻⁽³⁸⁾。文献 (36) および (38) の方式では、VCO の並列化で文献 (33) および (34) の方式と比べて制御演算の処理速度を向上したことによって、より高いスイッチング周波数にも対応が可能であった。さらには、電源回路を保護するための過電流制限機能についても報告がなされている⁽³⁹⁾⁻⁽⁴²⁾。A-D 変換のための VCO は温度変化に対して弱いといった欠点があったが、解析結果をもとに回路の改良が進められた。しかしながら、同期式のデジタル論理回路に非同期で動作する VCO を組み合わせることによってメタステーブル現象が生じるため、誤差対策の回路を付加する必要があるが、出力電圧を精度良く制御することの困難さが残った。

デジタル制御電源には VCO を用いる手法の他に、DSP を用いる手法がある。1970 年代に DSP の開発が進み、1983 年には Texas Instruments 社から世界初のハーバード・アーキテクチャを採用した DSP として TMS320C10 が登場した。そして、1995 年にはデジタル制御部に TMS320E15 を用いたデジタル制御方式 DC-DC コンバータが報告されているが、当時の DSP の性能は十分でなく、A-D 変換から制御演算の結果を出力するまでに 2 スwitching 周期を要している⁽⁴³⁾。同様に DPS を用いた電流制御について 1999 年に報告されているが、これも制御に 5 スwitching 周期を要している⁽⁴⁴⁾。

この制御の遅れ時間はむだ時間となってしまうため、デジタル制御電源の過渡特性および動特性はアナログ制御電源に対して劣っていた。一方、文献(45)では、制御部は DSP の代わりに EPROM を用いた LUT で構成されている。LUT に制御入力に対する出力を予め保存しておくことで、演算の時間を省き、読み出すだけにしている。この場合、遅れを極力少なくできるが、制御入力に応じて演算をしていないので柔軟性に乏しく、制御回路の規模が大きくなりやすい。

2000 年代以降では、DSP の開発がさらに進んだことで性能が向上し、価格が下がったことや、汎用性が高く並列処理による高速な演算を可能とする FPGA が用いられるようになったことで一気にその研究が加速した。デジタル制御電源用の DSP としては、Texas Instruments 社から Piccolo TMS320F28027 を使った開発・評価ボード TMS320F28027USB および検証キット TMS320F28027 が 2008 年に、Microchip Technology 社から dsPIC33F GS シリーズが 2009 年に発売された。この研究の進歩を受けて、2007 年に Illinois 大学の P. T. Krein 教授はパワーエレクトロニクスにおけるデジタル制御を 3 世代に分けてまとめた⁽⁴⁶⁾。同様に、文献(47)では 2009 年時点でのデジタル制御電源に関する制御方式をまとめ、紹介している。

文献(46)によれば、まず、第 1 世代では、図 1.10(a)に示すようにデジタル制御を制御ループの外で使うことが検討された。この場合、リアルタイムの制御はせず、デジタル制御の課題はそのままに、外部との通信、システム全体の運用・管理および制御の目標値の設定変更等に利点を求めている。

第 2 世代では、デジタル制御は制御ループの中で用いられるようになり、図 1.10(b)のようにアナログ制御をそのままデジタル制御に置き換えることを指向している。前出の Bell 研究所や長崎大学の研究や DSP を用いた研究などがこの世代に該当する⁽³³⁾。しかし、そのままでは不安定回避のために大きな出力コンデンサが必要であるため、

次の世代で様々な提案が行われている。

第3世代では、遅れ時間等の欠点そのままにした状態で、図 1.10(c)に示すようにデジタル制御特有の演算能力を活かしたダイナミックかつ知的な制御により、アナログ制御を容易に凌ぐものを実現しようとしている。このようなデジタル制御の性能を活かした高機能な制御に関する議論は Padova 大学, Colorado 大学, Toronto 大学, Queen's 大学, 台北工科大学, Virginia 工科大学および長崎大学を中心に盛んに行われてきた。一般にはまだ普及していないが、これらの議論では遅れ時間の影響を低減する手法⁽⁴⁸⁾⁽⁵⁷⁾, 回路状態のモニタリングや回路の同定および状況に応じた制御ゲイン等のパラメータ調整⁽⁵⁸⁾⁽⁹⁵⁾,⁽¹⁰⁵⁾, 電流検出あるいは電流予測による電流モード制御⁽⁶⁾,⁽⁷⁾,⁽³⁵⁾,⁽⁴⁰⁾⁽⁴²⁾,⁽⁴⁴⁾,⁽⁹²⁾,⁽⁹⁵⁾⁽¹²⁴⁾, モデルや機械学習を用いた回路の振る舞いの予測および学習による制御⁽¹²⁵⁾⁽¹³⁵⁾, 出力キャパシタのチャージバランスに基づく時間最適制御⁽¹⁰⁾,⁽¹³⁶⁾⁽¹⁴⁶⁾, 電流および電圧のリプル制御⁽¹⁴⁷⁾⁽¹⁵²⁾, Deadbeat 制御⁽¹⁵³⁾⁽¹⁵⁷⁾, ファジィ制御⁽⁴⁵⁾,⁽¹⁵⁸⁾,⁽¹⁵⁹⁾およびスライディングモード制御⁽⁵⁵⁾,⁽¹⁶⁰⁾,⁽¹⁶¹⁾が報告されている。さらに、高周波スイッチング電源への応用⁽¹⁶²⁾⁽¹⁶⁴⁾, 解析や分解能に関する議論⁽¹⁶⁵⁾⁽¹⁷⁶⁾, 状況に応じて制御を切り替える手法⁽³⁶⁾,⁽⁷⁴⁾,⁽⁸⁷⁾,⁽⁹¹⁾,⁽¹¹²⁾,⁽¹¹⁹⁾,⁽¹⁷⁷⁾⁽¹⁸³⁾および EMI ノイズの低減が提案されている⁽¹⁸⁴⁾⁽¹⁸⁸⁾。現在のところ、制御対象である DC-DC コンバータの解析式あるいは、機械学習によって得られた DC-DC コンバータの特性に基づく制御則が多く、演算ができるというデジタル制御の特長を活かしている。これら以外にも様々なデジタル制御手法に関する報告されている⁽¹⁸⁹⁾⁽²⁰⁵⁾。提案されているいずれの手法も高速応答性や様々な状況に対応できる柔軟性などを有しているが、デジタル制御の演算能力に頼った制御に関する論文がほとんどを占めており、回路的な工夫によってデジタル制御を発展させるような論文は少なく、また、複雑な演算を要するために高性能なデジタル制御回路を要することもある。

デジタル制御では基本的に Z 領域での解析を行うが、長崎大学の文献では敢えて S

領域での解析を行うことによって、これまでアナログ制御を設計してきた電源技術者でも垣根を感じることなく扱えるように配慮されている^{(36), (38), (39), (41), (53), (54), (56), (57), (93), (110), (164)}.

2015年には、Padova大学のPaolo Mattavelli教授およびColorado大学のDragan Maksimovic教授らによってスイッチング電源のデジタル制御に関する書籍も出版されており、デジタル制御の重要性がパワーエレクトロニクスの分野においてますます高まっていることがわかる^{(206), (207)}.

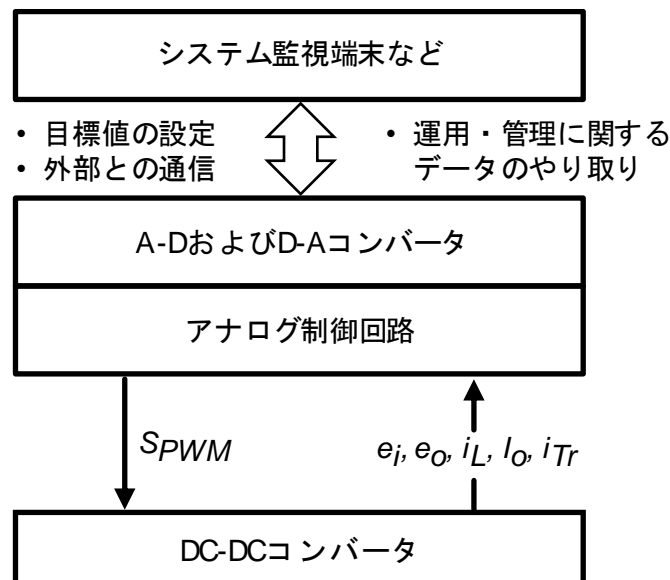
デジタル制御電源の一般的な回路構成を図1.11に示す。入力電圧 e_i 、出力電圧 e_o 、スイッチ電流 i_{Tr} 、リアクトル電流 i_L 、出力電流 I_o 等を検出し、これらをもとに制御演算を行い、主スイッチのオン時間が決定され、PWM信号として主スイッチに送られる。回路から検出された値は、まず、A-D変換器の入力電圧範囲に合わせるための前置増幅器およびエイリアシングを防ぐためのローパスフィルタ(LPF)を通り、A-Dコンバータでデジタル値に変換される。このデジタル値を用いてDSPおよびFPGA等で制御演算を行う。制御演算によって決定されたオン時間のデジタル値 N_{Ton} に従ってデジタル信号生成回路でPWM信号 $SPWM$ を生成し、DC-DCコンバータの主スイッチを駆動する。

図1.12にデジタル制御におけるタイミングチャートを示す。 $SPWM$ はクロック信号を基準に生成される。 N_{Ts} はデジタル値でありスイッチング周期 T_s に相当する値である。DPWM信号生成回路には N_{Ts} および N_{Ton} がプリセットされ、周期開始点からクロック信号をカウントする。周期開始と同時に $SPWM$ をターンオンし、カウンタの値が N_{Ton} と等しくなったとき、 $SPWM$ をターンオフする。このとき、オン時間 T_{on} 、 T_s 、 N_{Ton} および N_{Ts} の関係は(1.1)となる。

$$\frac{T_{on}[n]}{N_{Ts}} = \frac{T_{on}}{T_s} \quad (1.1)$$

また、A-D変換はスイッチングノイズの影響を避けるために周期開始の直前に行われ、その後、制御演算を行い、次の周期の N_{Ton} としてプリセットされる。通常、A-Dコンバータのサンプリング周期 T_{samp} は T_s に合わせて設定される。

デジタル制御では検出した電圧および電流をデジタル値に変換する必要があるため、アンチエイリアシングのためのLPFおよび検出した値をA-Dコンバータの入力範囲に合わせるための前置増幅器を通し、A-Dコンバータに送られる。デジタル値に変換された検出電圧および電流はDSPやFPGA等で制御演算に用いられ、スイッチのオン時間が決定される。この値に基づいてDPWM信号生成回路がPWM信号を生成し、スイッチを駆動する。



(a) 第1世代

図 1.10 デジタル制御電源の世代分け (続く)

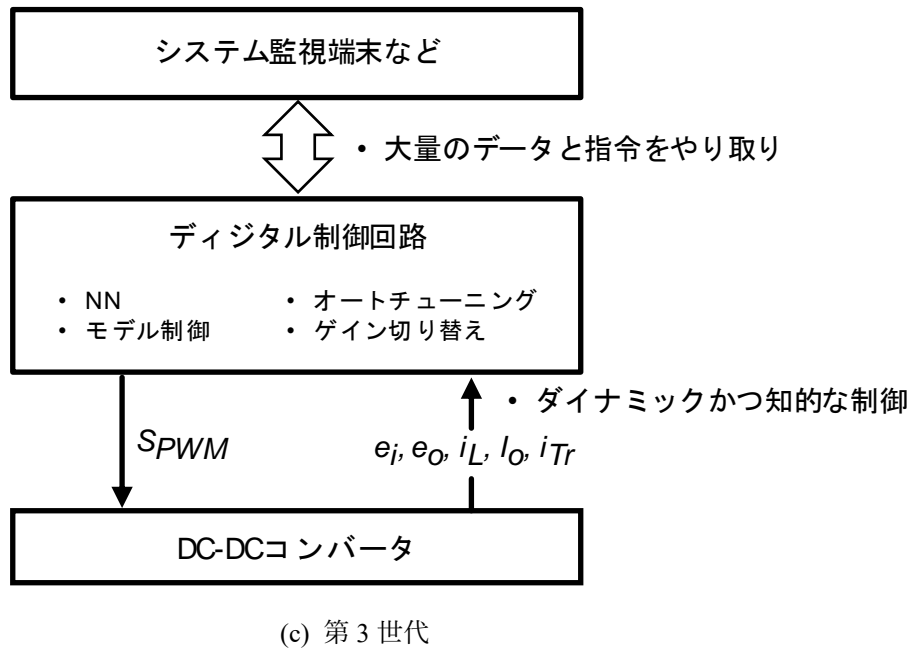
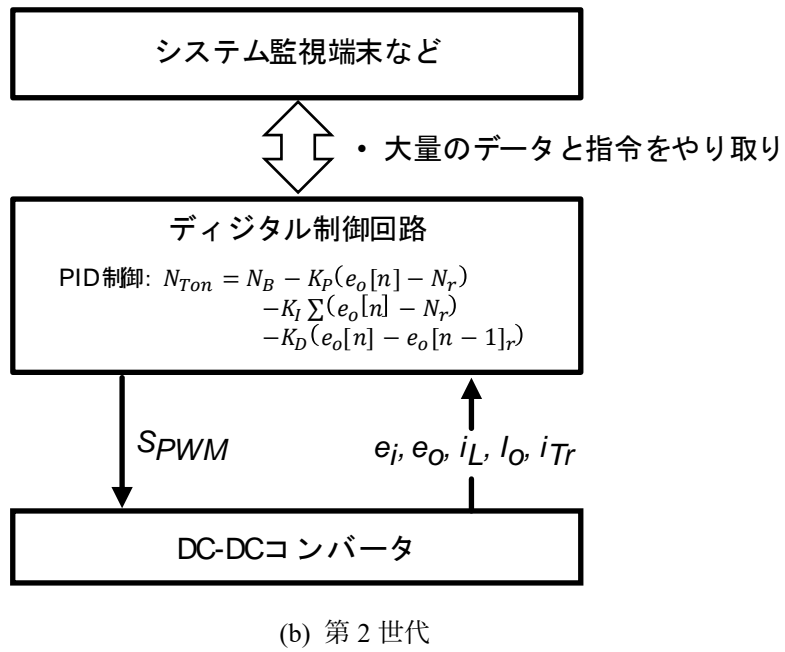


図 1.10 デジタル制御電源の世代分け (続き)

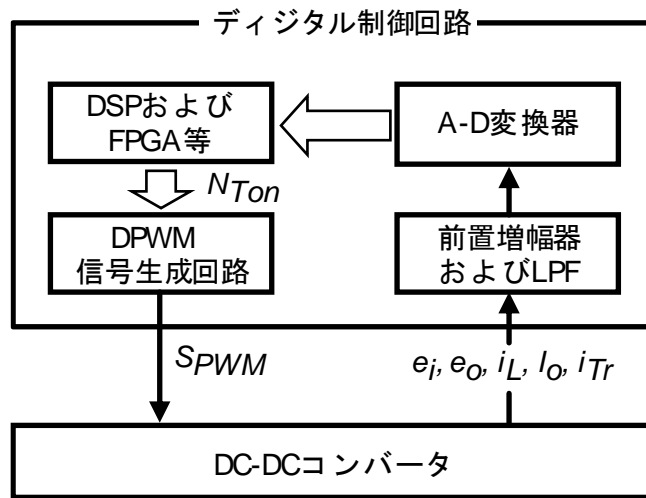


図 1.11 デジタル制御電源の一般的な回路構成

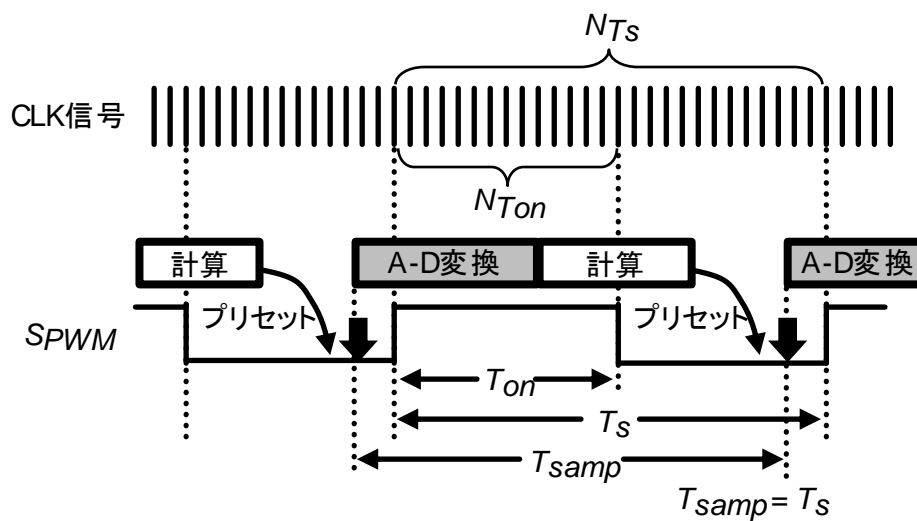


図 1.12 デジタル制御のタイミングチャート

1.4 デジタル制御電源における課題

デジタル制御における改善すべき課題の 1 つとして、高速過渡応答化が挙げられる。DC-DC コンバータは負荷である電子機器に対して、高精度に電力を供給する必要

があり、負荷の急変や入力電圧変動等の外乱に対しても即座に応答し、安定した状態を保たなければならない。特にデジタル制御では避けられない、A-D 変換時間や演算時間に起因する制御の遅れ時間は前出の図 1.12 に示すように、制御演算の結果の反映を 1 から 2 スイッチング周期遅れさせてしまう。制御の遅れ時間は過渡特性や動特性の悪化を招くため、高速過渡応答化やデジタル制御電源の設計が難しくなる。また、電源回路の小型・軽量化のために、スイッチング周波数が高周波化されていることを考えると、遅れ時間は 1 から 2 スイッチング周期程度では済まなくなり、その影響はますます顕著になる。さらに、データセンタへの導入が検討されている直流給電方式では DC バスの電圧が電力の需要と供給のバランスによって変動するため、動特性に大きく影響し、電源およびその制御回路の設計はさらに困難となる。

その一方で、電源の小型・軽量化のためにさらなるスイッチング周波数の高周波化が進むに連れて遅れ時間の問題だけでなく、出力電圧を正確に制御するために PWM 信号の分解能をいかに良くするかと言った問題も生じてくる。一般的な DPWM 信号生成回路ではクロック信号をカウンタで計数することによりオン時間を発生させているため、その分解能がクロック周波数に依存する。精度良く出力電圧を制御するにはこのクロック周波数を高くすることが必要となる。例えば、スイッチング周波数 500 kHz に対して 16 ビットの分解能を得たい場合は 33 GHz のクロックが必要になるが、これを実装することは非常に困難であるため、新たな解決策を提案する必要がある^{(165)-(170), (172), (173), (175), (176)}。

電源には高効率であることももちろん求められるため、デジタル制御の利点である複雑な制御を実現するために多点検出を行う場合は、電流検出における検出抵抗でのロスが問題となる。そこで、デジタル制御の演算能力を活かして、予測や推定を行うことが必要となる^{(97), (99), (102), (104), (105), (107), (108), (113), (122), (125)-(135)}。しかし、コストや設計の問題

から演算が複雑になり過ぎるのを避け、より簡単な式での制御が求められる。また、検出回路を検出点の数だけ用意しなければならないので、できるだけ少ない検出回路で優れた特性を実現することが求められる。

デジタル制御電源の普及にはこれらの課題に対する解決策が必要不可欠であると同時に、電源そのもののコストを出来る限り低く抑えることが求められる。したがって、解決手段そのものはよりシンプルであることが望ましい。

1.5 本研究の目的と意義

先に述べたデジタル制御電源の課題の解決は省エネルギー化を促進するために非常に重要である。その中でも、制御の遅れ時間に基づく動特性および過渡特性の悪化は回路設計を難しくするとともに、そのことによってデジタル制御電源の普及が滞ってしまう。現状では、データセンタの電源システム等のある程度の開発資金が用意されるような場合にはデジタル制御電源の応用がなされているが、制御の遅れ時間に基づく系の安定性および過渡特性の悪化は依然として改善しきれていない。また、電力効率の良い給電のためにデータセンタでの HVDC システムの普及が進んでいるが、このシステムにおいては DC バスの電圧が変動してしまう。再生可能エネルギーの利用も見据えると、DC バスの電圧の変動はさらに起こりやすくなると考えられ、これによって電源回路の動特性に影響を及ぼし、電源回路の設計は難しくなる。

一方で、電源回路への小型・軽量化の要求のため、スイッチング周波数の高周波化が進んでいる。スイッチング周波数の高周波化はデジタル制御の演算のための時間が短くなることを意味しており、制御の遅れ時間による悪影響はより顕著になると考えられる。普及が進んでいる IoT 機器等の電子機器においては小型・軽量であることは必須であり、さらなる省エネルギー化のために消費者に近い場所でも情報を活用したエネルギ

ーマネジメントを行うためには、デジタル制御の動特性改善および高速過渡応答化は欠かせない。

本研究ではデジタル制御の遅れ時間に着目し、遅れ時間自体を短縮あるいはその影響を、検出部の回路的な工夫や演算量が少なく済むゲイン切り替え方式によって低減する。これによって遅れ時間が動特性および過渡特性に及ぼす悪影響を改善し、デジタル制御方式 DC-DC コンバータの高速過渡応答化を実現する。その解決策として、

- (1) 出力電圧検出回路の工夫による遅れ時間自体を低減した高速 PD 制御方式
- (2) 新しい電流検出回路によるデジタルピーク電流モード制御
- (3) 制御の柔軟性を活かしたフィードバックゲイン切り替え方式

を実現した。

高速 PD 制御方式では演算部を高速演算部と低速演算部に分け、それぞれに適した A-D コンバータを用いることで、遅れ時間自体を低減しつつ、良好なレギュレーション特性を得る。高速演算部にはスイッチング周波数に対してサンプリング周波数が高く、ビット数が低い A-D コンバータを使用する。高速演算部はビット数が低い A-D 変換器を用いた場合でも十分に効果を発揮でき、遅れ時間を低減することができる。高速演算部がより新しいサンプル点を用いて主スイッチのオン時間を逐次修正していくことで、出力電圧が変動した際でもリアルタイムに近い応答が実現でき、過渡特性の改善ができる。また、低速演算部にはスイッチング周波数に対してサンプリング周波数が低く、ビット数が高い A-D 変換器を使用し、定常時における出力電圧の安定化を図る。これによって良好な過渡特性およびレギュレーション特性を実現できる。

リアクトル電流がピーク値に達した瞬間を捉える必要があるピーク電流モード制御をデジタル制御で実現するには、非常にサンプリング周波数の高い A-D 変換器が必要であるため、実現が困難であった。そこで、電流一周波数変換を行い、その周波数を

検出することでピーク電流を検出する。リアクトル電流は検出抵抗を介して VCO に入力され, FM パルス信号に変換される。この信号の周波数は電流値に比例しているため, 周波数の変化がそのまま電流の変化となり, 同信号の位相をずらした信号との位相差を利用して周波数を検出する。位相差は出力電圧をフィードバックし PID 制御を行うことで決定される。これによって, ピーク電流の検出をリアルタイムで行うことができ, 検出回路自体は簡単なデジタル回路および VCO で構成されるため, 実装が容易である。したがって, デジタル制御でピーク電流モード制御を実装でき, 系の安定化を図ることができるとともに, その分, 制御ゲインを高くすることができるため過渡特性の改善につながる。

フィードバックゲイン切り替え方式では, 過渡時にフィードバックゲインを高くし, 出力電圧の変動を抑え, その後, 滑らかに定常時のフィードバックゲインに戻すことで過渡特性を改善しつつ, 定常時の良好なレギュレーション特性を実現した。この方式は入力電圧で動特性が大きく変わってしまうような場面においても, 過渡時の短時間のみ高いフィードバックゲインにするため系が不安定にならずに, 高速な応答を実現できる。

これらの提案方式はデジタル制御の世代わけにおいて第 3 世代に該当し, 単にアナログ制御をデジタル制御に置き換えるだけでなく, デジタル制御の特色を活かしつつ, 遅れ時間の影響を抑える工夫をおこなうことによってデジタル制御電源の発展に貢献する制御方式である。

本論文は, 第 1 章から第 5 章で構成され, 以下に各章の概要を示す。

第 1 章では, 本研究を行うに至った社会的背景および要求と改善すべき課題を明らかにし, 従来の研究を展望して本研究の位置付けを示す。

第 2 章では, 高速 PD 制御方式 DC-DC コンバータの回路構成および動作原理を述べ, その動特性および過渡特性について検討する。

第3章では、電流一周波数変換方式デジタルピーク電流モード制御 DC-DC コンバータの回路構成および動作原理を述べ、その静特性、動特性および過渡特性について検討する。

第4章では、フィードバックゲイン切り替え方式 DC-DC コンバータ回路構成および動作原理を述べ、その過渡特性について述べる。

第5章では、以上の成果を総括し、本論文で提案する制御方法の実用化・普及に向けた今後の課題にふれて結論とする。

第2章 高速 PD 制御方式 DC-DC コンバータ

2.1 まえがき

アナログ制御に対してデジタル制御は様々なメリットを有するが、A-D 変換や演算による制御の遅れ時間は動特性および過渡特性の悪化を招くため、この影響を低減することが課題となっている⁽⁴⁸⁾⁻⁽⁵⁷⁾。これを解決する手法として、従来の PID 制御を 2 つに分け、それぞれに適切な性能の A-D コンバータを用意するという回路的な工夫を行った高速 P-低速 ID 制御方式 DC-DC コンバータを提案してきたが、さらなる過渡特性の改善のために制御演算部の構成についても議論を行う。

デジタル制御における遅れ時間そのものを低減する手法として、高速 PD 制御方式 DC-DC コンバータを提案する。この手法では、遅れ時間を低減するために制御演算部を高速および低速の 2 つに分ける。高速演算部はスイッチング周期に対して制御周期が短いため、従来よりもサンプリングから演算結果の反映までの時間が短縮され、1 スイッチング周期中に複数回の演算を行うことができる。これによって、スイッチのターンオフのタイミングにより近いサンプリングポイントの情報を用いて制御ができるようになり、遅れ時間自体を低減できる。このとき、高速演算部は遅れ時間を低減し、過渡特性を改善することが目的であるため、サンプリング周波数の高い A-D コンバータが必要であるが、ビット数はそれを実現できる程度であれば良い。また、制御演算を P 制御ではなく PD 制御にすることにより高周波領域での位相遅れが緩和され、安定性および応答性の改善につながる。一方で、低速演算部は、定常時のレギュレーションを保つことが目的であるため、出力電圧を精度良く制御するためにビット数の高い A-D コンバータが必要であるが、サンプリング周波数に関しては、系が不安定にならない程度であれば良い。定常時にはビット数の低い高速 PD 制御は関与しないため、低速演算部

のみでレギュレーション特性を保つには制御演算を PID 制御とするほうが、ID 制御のみに対して安定性を確保しやすい^{(38),(164)}。本章では、提案方式の回路構成および動作原理について述べ、その動特性および過渡特性について議論する。

2.2 回路構成および動作原理

図 2.1 は高速 PD 制御方式 DC-DC コンバータの回路構成を表している。 T_r はメインスイッチ、 D は還流ダイオード、 L はエネルギー蓄積用リアクトル、 C は平滑キャパシタ、 R は負荷抵抗である。降圧型 DC-DC コンバータの出力電圧 e_o を検出し、それぞれ高速演算部用および低速演算部用の A-D コンバータにそれぞれ入力される。この 2 つの A-D コンバータから出力されたデジタル値 $e_{o1}[n]$ および $e_{o2}[n]$ はそれぞれ高速 PD 制御および低速 PID 制御の演算に用いられ、スイッチのオン時間 N_{Ton} が決定される。この値にしたがって PWM 信号生成回路が PWM 信号 $SPWM$ を出力する。そして、ドライバ回路を通してスイッチ T_r を駆動する。

図 2.2 は高速 PD および PID 制御のサンプリングのタイミングチャートを示している。図 2.2(a) は高速 PD 制御のタイミングチャートであり、1 周期中に M_{PD} 回のサンプリングを行う。制御演算はサンプリングポイントごとに行い、演算結果を逐次更新していく。この高速 PD 制御は高速に A-D 変換を行っているため A-D 変換時間が短く、演算処理も低速 PID 制御とは別に並列で処理されている。これによって、高速演算部の演算結果はより T_r のターンオフのタイミングに近い位置で得たサンプリングポイントを用いることができ、遅れ時間自体を短縮することができる。例えば、 $(n-1)$ 周期においては 2 番目のサンプリングポイントが最もスイッチのターンオフに近いタイミングとなり、その時点の演算結果が反映される。一方の高速 D 制御は、 n 周期においては $(n-1)$ 周期でスイッチのターンオフを実際に決定した 2 番目のサンプリングポイントと n 周期

で最もスイッチのターンオフに近い 2 番目のサンプリングポイントを用いて制御演算を行い、その結果が反映される。

図 2.2(b)は PID 制御のタイミングチャートを表しており、 M_{PID} 周期に 1 回のサンプリングを行い、そのサンプリングポイントを用いて制御演算を行う。また、次のサンプリングポイントが得られるまでは、演算結果を保持する。例えば、 M_{PID} が 1 であれば従来のデジタル PID 制御と同じで 1 スwitching 周期程度の遅れになる。

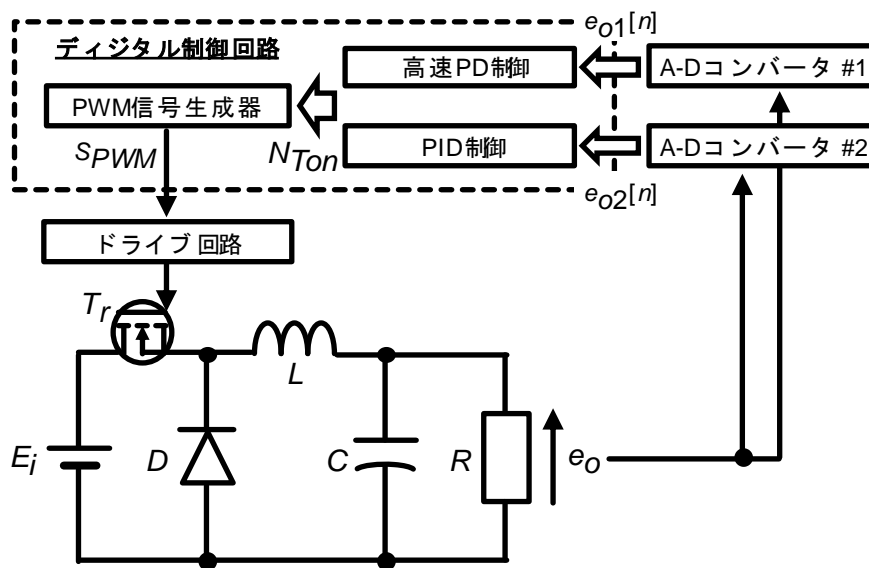


図 2.1 高速 PD 制御方式 DC-DC コンバータの回路構成

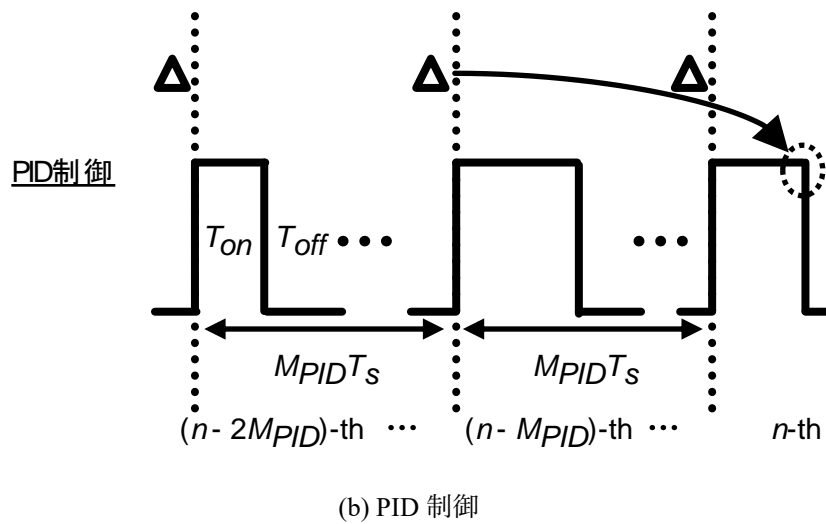
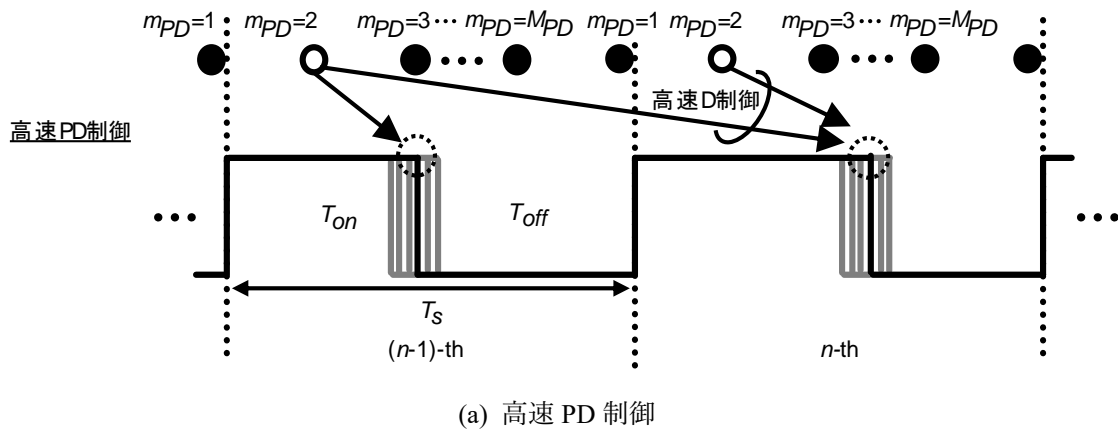


図 2.2 高速 PD および PID 制御のタイミングチャート

2.3 動特性および過渡特性

まず、文献(38)からデジタル制御方式 DC-DC コンバータのブロック線図を描くと、図 2.3 のようになる。さらに、制御部の伝達関数を考えると、図 2.3 の $H(s)$ は高速 PD 制御では、以下の式で与えられる。

$$H(s) = \frac{(H_{FP} + sH_{FD})e^{-s\tau_1} + \left(H_P + \frac{H_I}{s} + sH_D\right)e^{-s\tau_2}}{1 + s\tau_3} \quad (2.1)$$

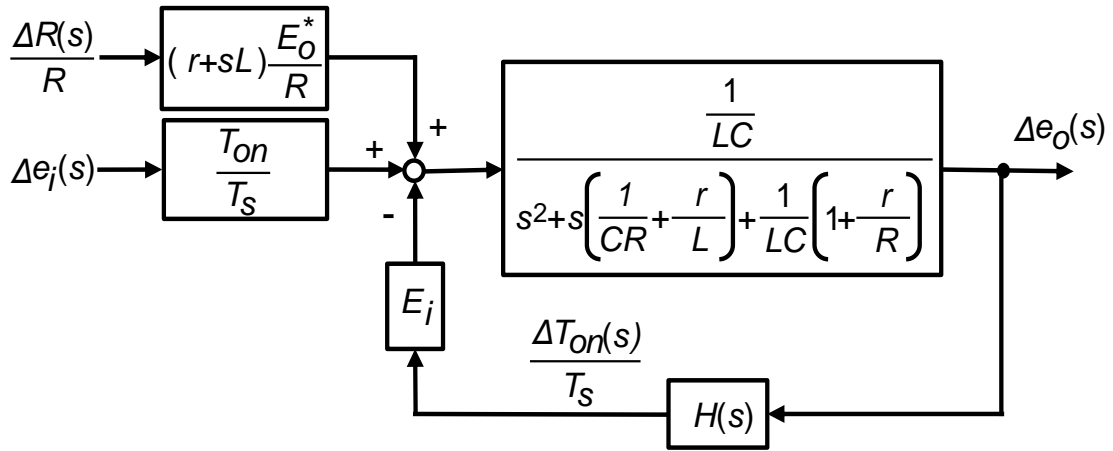


図 2.3 降圧形 DC-DC コンバータのブロック線図

従来のデジタル PID 制御の場合は以下ようになる。

$$H(s) = \frac{(H_P + \frac{H_I}{s} + sH_D)e^{-s\tau_2}}{1 + s\tau_3} \quad (2.2)$$

ここで、 τ_1 は高速 PD 制御の遅れ時間、 τ_2 は PID 制御の遅れ時間、 τ_3 はアンチエイリアスフィルタの時定数である。さらに、高速比例ゲイン H_{FP} 、高速微分ゲイン H_{FD} 、比例ゲイン H_P 、積分ゲイン H_I および微分ゲイン H_D は以下の式で表される。

$$H_P = \frac{K_P A_{e0} G_{AD2}}{N_{T_s}} \quad (2.3)$$

$$H_I = \frac{K_I A_{e0} G_{AD2}}{N_{T_s} T_{s\text{amp}2}} \quad (2.4)$$

$$H_D = \frac{K_D A_{e0} G_{AD2} T_{s\text{amp}2}}{N_{T_s}} \quad (2.5)$$

$$H_{FP} = \frac{K_{FP} A_{e0} G_{AD1}}{N_{T_s}} \quad (2.6)$$

$$H_{FD} = \frac{K_{FD} A_{e0} G_{AD1} T_{s\text{amp}1}}{N_{T_s}} \quad (2.7)$$

$T_{s\text{amp}1}$ および $T_{s\text{amp}2}$ はそれぞれ高速演算部および低速演算部のサンプリング周期, K_P , K_I および K_D はそれぞれ比例制御, 積分制御および微分制御における制御係数である. また, A_{eo} は前置増幅器のゲイン, N_{T_s} は 1 スイッチング周期における PWM カウンタの最大値, G_{AD1} および G_{AD2} はそれぞれ高速 PD 制御用の A-D コンバータのゲインおよび PID 制御用の A-D コンバータのゲインである. 図 2.3 のブロック線図より以下の一巡伝達関数が導出できる.

$$G_{OL}(s) = E_i H(s) \frac{\frac{1}{LC}}{s^2 + s\left(\frac{1}{CR} + \frac{r}{L}\right) + \frac{1}{LC}\left(1 + \frac{r}{R}\right)} \quad (2.8)$$

また, 遅れ時間は以下のように近似する.

$$e^{-s\tau} \approx \frac{1}{1 + s\tau} \quad (2.9)$$

このときの回路パラメータは表 2.1 にまとめている.

表 2.1 回路パラメータ

E_i	20 (V)	G_{AD2}	818.8 (1/V)
E_O^*	10 (V)	N_{T_s}	2000
r	0.3 (Ω)	H_P	0.05 (1/V)
L	510 (μH)	H_I	41 (1/sV)
C	200 (μF)	H_D	0.5 ($\mu\text{s/V}$)
R	10 (Ω)	H_{FP}	0.2 (1/V)
f_s	100 (kHz)	H_{FD}	1.0 ($\mu\text{s/V}$)
T_s	10 (μs)	τ_1	1 (μs)
A_{eo}	0.125	τ_2	10 (μs)
G_{AD1}	818.8 (1/V)	τ_3	4.7 (μs)

従来方式におけるボード線図を図 2.4 に示す。このとき、制御ゲインはそれぞれ、 $H_P=0.1 \text{ V}^{-1}$ 、 $H_I=41 \mu\text{s}^{-1}\text{V}^{-1}$ および $H_D=0.5 \mu\text{s}\cdot\text{V}^{-1}$ である。同様に提案方式のボード線図を図 2.5 に示す。制御ゲインは $H_{FP}=0.05 \text{ V}^{-1}$ 、 $H_{FD}=0.5 \mu\text{s}\cdot\text{V}^{-1}$ 、 $H_P=0.05 \text{ V}^{-1}$ 、 $H_I=41 \text{ s}^{-1}\text{V}^{-1}$ および $H_D=0.5 \mu\text{s}\cdot\text{V}^{-1}$ とし、全体の比例ゲインが従来方式と等しくなるように設定している。いずれのボード線図においても τ_2 が増加すると位相がまわり、安定性が低下している。また、ゲイン特性に関しては τ_2 による影響はみられない。これらの

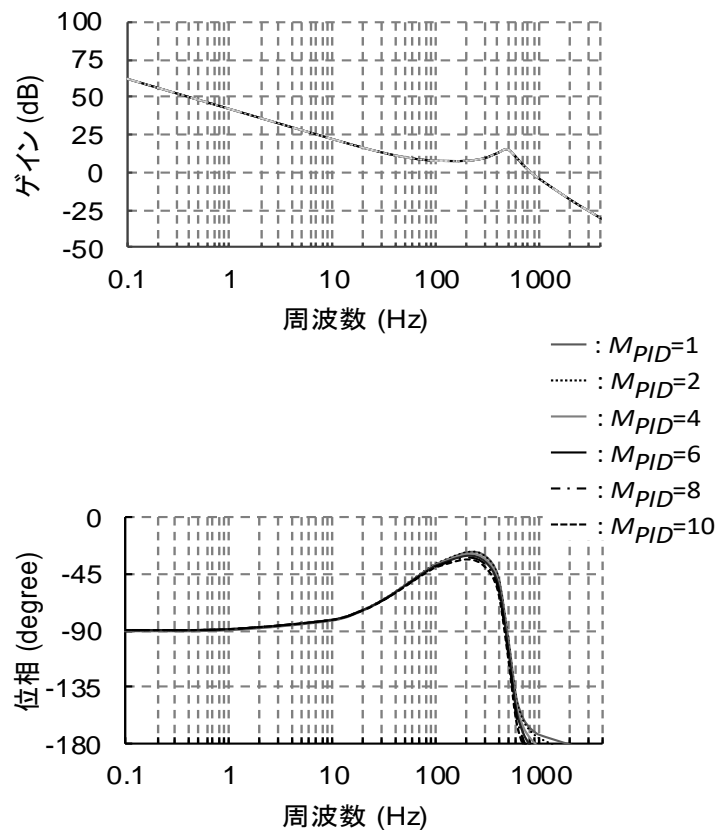


図 2.4 従来方式のボード線図

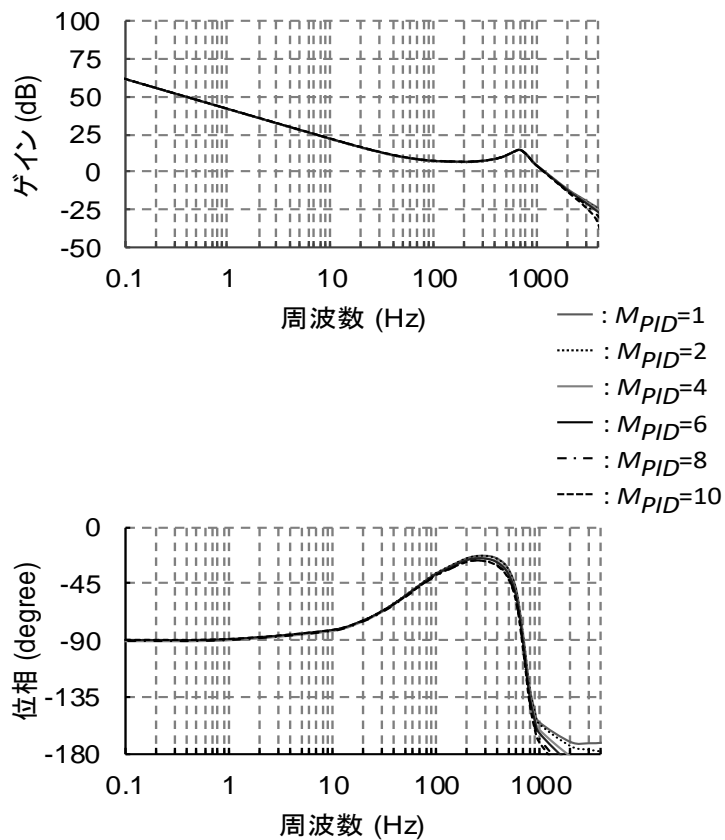


図 2.5 提案方式のボード線図

ボード線図についてゲイン余裕および位相余裕をまとめると、図 2.6 のグラフで表される。図 2.6 からわかるように、提案方式を用いることで τ_2 の増加に対して従来方式よりも安定性を維持できる。メイン回路のスイッチング周波数が増加した場合を考慮すると、より高速な A-D コンバータはビット数が低くなることが予測される。したがって、従来の演算部をそのまま高速にするのではなく、制御演算部を 2 つに分け、高速演算部は低いビット数でも対応可能な過渡特性の改善、低速演算部はビット数を高く設定し、定常特性の改善と役割を分けることで、スイッチング電源の高周波化にも十分に対応できる。

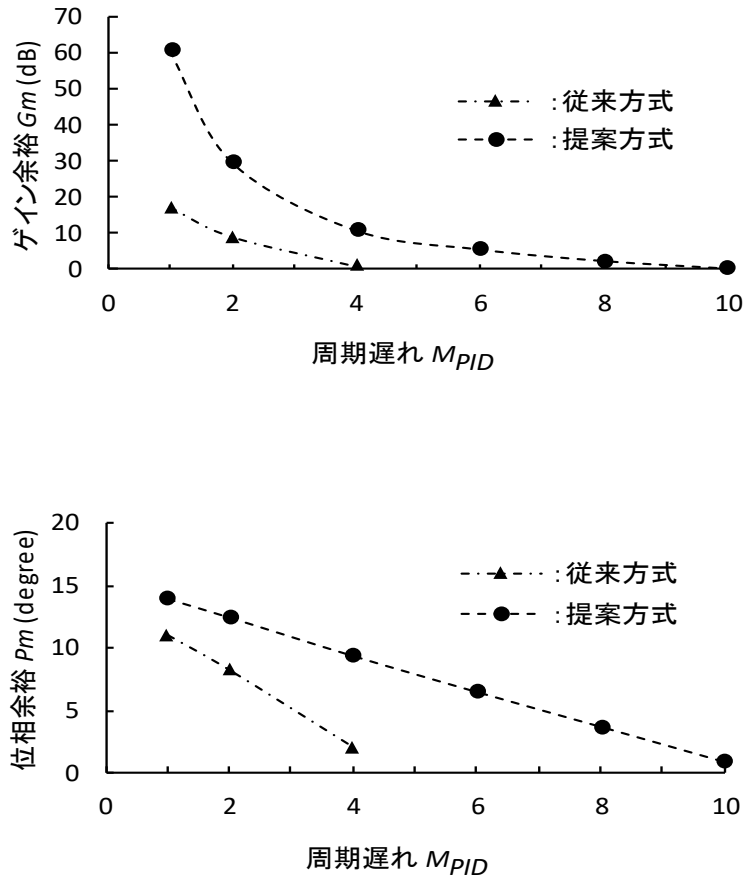
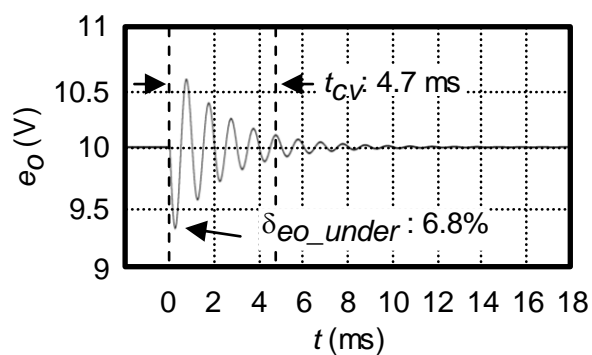


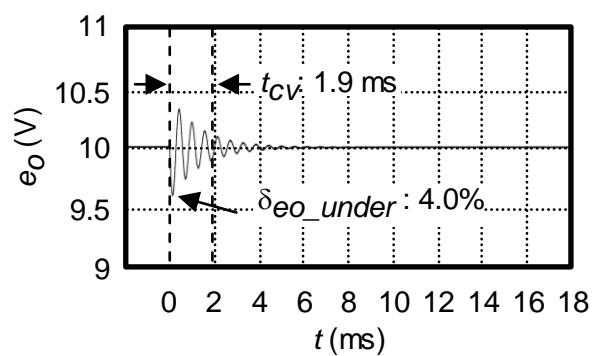
図 2.6 ゲイン余裕および位相余裕の比較

次に、図 2.7 および図 2.8 はシミュレーションおよび実験における各制御方式の出力電圧の過渡特性波形である。回路パラメータは $E_i = 20 \text{ V}$, $C = 100 \mu\text{F}$, $L = 510 \mu\text{H}$, 出力電圧の目標値 $E_o^* = 10 \text{ V}$, R は 20Ω から 10Ω へとステップ変化する。制御ゲインは従来 PID 制御では $H_P = 0.05 \text{ V}^{-1}$, $H_I = 41 \text{ s}^{-1}\text{V}^{-1}$ および $H_D = 0.5 \mu\text{s} \cdot \text{V}^{-1}$ で、高速 PD 制御では $H_{FP} = 0.2 \text{ V}^{-1}$, $H_{FD} = 1.0 \mu\text{s} \cdot \text{V}^{-1}$, $H_P = 0.05 \text{ V}^{-1}$, $H_I = 41 \text{ s}^{-1}\text{V}^{-1}$ および $H_D = 0.5 \mu\text{s} \cdot \text{V}^{-1}$ とする。また、A-D コンバータのビット数は 14 ビットであり、PWM 信号のビット数は 11 ビットである。実験において従来 PID では収束時間が 6.5 ms , アンダーシュートが 8.6% となっている。一方、高速 PD 制御方式では高速 PD 制御が 14 ビットおよび 8 ビットのいずれの場合もほぼ同じ結果となっており、収束時間が 1.9 ms およびアンダ

ーシュートが 1.9%となっている。従来 PID と比較すると高速 PD 制御方式では、アンダーシュートが 48%，収束時間が 80%改善されている。

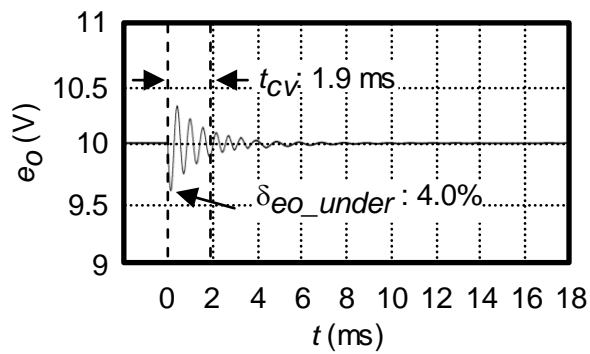


(a) 従来 PID 制御



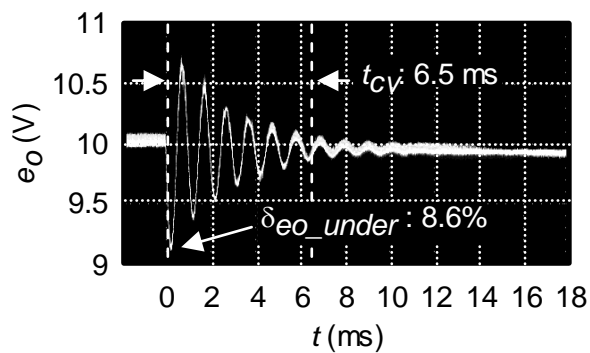
(b) 高速 PD 制御(高速 PD:14bits, 低速 PID:14bits)

図 2.7 シミュレーションにおける各制御方式の出力電圧の過渡特性 (続く)

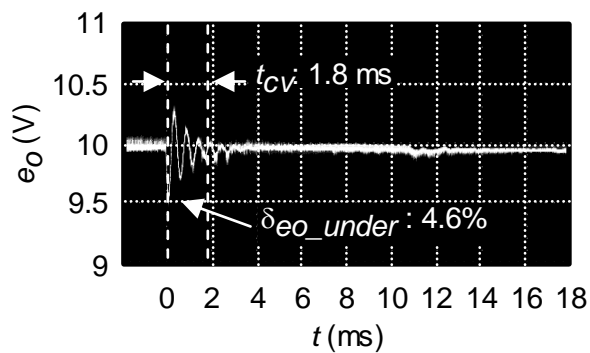


(c) 高速 PD 制御(高速 PD:8bits, 低速 PID:14bits)

図 2.7 シミュレーションにおける各制御方式の出力電圧の過渡特性 (続き)

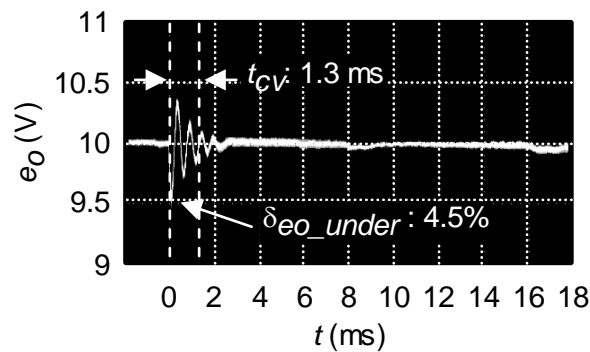


(a) 従来 PID 制御



(b) 高速 PD 制御(高速 PD:14bits, 低速 PID:14bits)

図 2.8 実験における各制御方式の出力電圧の過渡特性 (続く)



(c) 高速 PD 制御(高速 PD:8bits, 低速 PID:14bits)

図 2.8 実験における各制御方式の出力電圧の過渡特性 (続き)

2.4 第 2 章の結論

本章では, 出力電圧検出回路の工夫によるデジタル制御の遅れ時間自体を低減した高速 PD 制御方式 DC-DC コンバータを提案し, その有効性を確認することができた. 本章におけるまとめは以下の通りである.

- (1) デジタル制御の演算部を高速演算部と低速演算部の 2 つに分け, それぞれ異なった制御周期で並列処理を行うことで遅れ時間の影響を低減できた.
- (2) 高速演算部は過渡特性改善のために PD 制御とすることで最新のサンプリングポイントを利用できるだけでなく, 高周波における位相の遅れを低減でき, 安定性および応答性を改善した.
- (3) 高速演算部では過渡特性の改善を目的としているため, 低速演算部に比べてビット数を低く設定しても効果を発揮できることを確認できた.
- (4) 低速演算部では, ビット数を高くし, 精度を保てていれば, 制御にある程度の遅れがあっても, 高速演算部の効果で優れた応答性を実現しつつ, 出力電圧を精度良く制御できる.

- (5) それぞれの演算部に適切なビット数およびサンプリング周波数の A-D コンバータを用いることで、出力電圧検出回路のコストを抑えつつ、優れた応答を実現できる。
- (6) 提案方式を用いることで、実験では従来 PID 制御と比較して出力電圧のアンダースhootおよび収束時間は 48%および 80%改善した。

第3章 電流一周波数変換方式ピーク電流モード制御 DC-DC コンバータ

3.1 まえがき

第2章では、出力電圧の検出回路および制御演算部に工夫を施すことでデジタル制御の遅れ時間自体の短縮を可能とした。遅れ時間の短縮によって系の安定性や過渡特性を改善することが出来たが、出力電圧の変動がほとんど許されないようなアプリケーションにおいてはさらなる改善を必要とするため、非常に高い安定性および高速応答を示す電流モード制御をデジタル制御で実装することが重要となる。

DC-DC コンバータのアナログ制御では、出力電圧のフィードバックに加えて、リアクトル電流をフィードバックすることによってその動特性を大きく改善できることが報告されている⁽²²¹⁾⁻⁽²⁴²⁾。特にピーク電流モード制御は応答性に優れているため、デジタル制御の高速応答化には欠かせない制御方式である。DC-DC コンバータは、半導体スイッチによりエネルギーを断続的にオン・オフし、それを平滑化することで直流を取り出しているため、出力側には平滑フィルタが必要である。したがって、出力電圧のフィードバックでは、この平滑フィルタによって遅れが生じた情報を得ていることになる。その点、電流モードは平滑フィルタ後の出力電圧だけでなく、その前のリアクトル電流も検出するため、外乱による変動を素早く捉えることができ、一般的に優れた過渡特性を得ることができる。

デジタル制御でピーク電流モード制御のような瞬間的な値を捉えなければならぬ制御を実装するには、図3.1に示すような非常に高速なA-Dコンバータおよび演算部が必要となるため、高コストになる上に、実装が困難である。そのため、デジタル制御ではリアクトル電流の平均値を用いた平均電流モードおよび電流の予測に基づいたピーク電流モード制御が主に報告されている^{(6), (7), (35), (40)-(42), (44), (92), (95)-(124)}。デジタル制

御における電流モード制御の初期の文献(35)および(40)-(42)では、ピーク電流を検出することは困難なので VCO を用いてできる限り遅れが生じないようにリアクトル電流の平均値を検出している。文献(44)では、DSP を用いてリアクトル電流を推定し、この推定値を制御に用いている。ただし、推定値が得られるまでに 5 スイッチング周期の遅れが演算によって生じている。DSP や FPGA の性能が向上してからは、電流を予測する場合でも制御の遅れが 1 スイッチング周期まで抑えられている。一方、電流検出の部分の解決策は提案されていない。ピーク電流モード制御ではピークの瞬間を捉えるために検出回路を従来通りのアナログ回路で構成するか予測に頼っている^{(97)-(99), (101), (104), (105), (112), (114)-(116), (118), (119)}。平均電流モードではスイッチング周波数に対して高速な A-D コンバータと移動平均を組み合わせたり、PWM 信号のモジュレーションを工夫して平均電流値に達するタイミングを把握したりしている^{(97), (103)}。ピーク電流モード制御と同様に、平均電流モードにも予測による制御がある^{(97), (102), (106)-(108), (113), (120)-(122)}。これらのいずれの方式においても、A-D 変換および演算による遅れ時間が生じてしまい、遅れ時間の影響を克服しているとは言えない。また、ピーク電流を瞬時に捉えられるような提案はなく、平均電流モードではリアクトル電流の平均値を検出する際に、平滑化による遅れが生じる。このときに用いられる LPF の時定数は非常に大きく、大きな遅れにつながってしまう。ピーク電流を捉える手法として RC 積分回路およびディレイラインを使った提案があるが、リアクトル電流を常に検出しているわけではなく、主スイッチのターンオフ直前の僅かな時間のみリアクトル電流の変化を捉えるに留まっており、電圧モードとピーク電流モード制御のハイブリッドのような方式である^{(6), (7), (110), (124)}。さらに、ピーク電流モード制御には欠かせないランプ補償のオートチューニングについての報告もある^{(92), (95), (114)}。ランプ補償は安定動作のために必要であるが、過渡時の応答性が劣るといったデメリットがある。ランプ補償を行うことは電流ゲインを下げることに等価なため、

電流の変化を捉えにくくしてしまうからである。文献 (92) , (95) および(114)では、デジタル制御の性能を活かしてランプ補償を調整することでその影響を低減している。

デジタル制御においてピーク電流モード制御を実現するアプローチとして、電圧制御ループは出力電圧を正確に安定化するために従来の高精度な A-D コンバータを使用するが、電流制御ループはピーク電流を検出するために A-D コンバータの代わりに VCO による電流-周波数変換を用いた A-D 変換によって高速応答を優先するような構成にする必要がある⁽¹⁰⁹⁾。デジタル制御でのピーク電流モード制御の実装が実現すれば、動特性および応答性の改善の他に、電流値のモニタリングが可能になり、電流バランス制御や過電流制限機能に応用することができる^{(40), (42), (111), (121), (124)}。これをデジタル制御の柔軟性やモニタリング機能と合わせることでさらなる高性能化を図ることができる。

デジタル制御でピーク電流モード制御を実現する手法として、電流-周波数変換方式デジタルピーク電流モード制御 DC-DC コンバータを提案する。スイッチ電流は VCO を使用して FM パルス信号に変換され、FM パルス信号とその信号をピーク電流の指令値に応じて予め遅延させた遅延信号との位相比較によって検出される。したがって、ピーク電流検出回路は VCO、プログラマブル遅延回路およびフリップフロップで構成

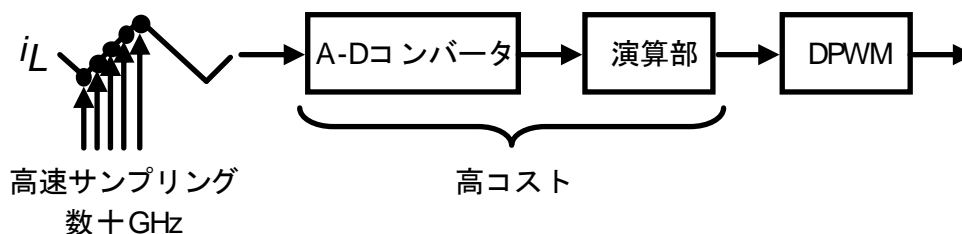


図 3.1 A-D コンバータによるピーク電流の検出

されるため、検出における遅延時間が存在せず、提案方式はリアルタイムでピーク電流を捉えることができる。提案方式では電流一周波数変換によって電流値の把握ができるため、制御値を利用して直接的に電流値をモニタリングすることが可能である。一般的にピーク電流モード制御では、サブハーモニック発振（降圧形 DC-DC コンバータではデューティ比が 50%を超えると生じる）を避けるためにスロープ補償が必要であるが (224), (225), (240), (242), 本章では電流検出のアイデアおよびサブハーモニック現象が起きない範囲での提案方式の効果の検証を行う。まず、この方式の回路構成および動作原理について説明を行い、静特性、動特性および過渡特性について議論する。

3.2 回路構成および動作原理

まずピーク電流モード制御の一般的な原理について述べる。図 3.2 はピーク電流モード制御 DC-DC コンバータの構成図である。メイン回路は降圧形 DC-DC コンバータであり、 T_r はメインスイッチ、 R_S はスイッチ電流の検出抵抗、 D は還流ダイオード、 L はエネルギー蓄積用リアクトル、 C は平滑キャパシタ、 R は負荷抵抗である。回路中の電圧および電流は次のように定義する。 E_i は入力電圧、 i_{T_r} は T_r を流れる電流、 $e_s (= R_S i_{T_r})$ は R_S の両端電圧、 i_L はリアクトル電流、 e_o は出力電圧、 S_{PWM} は T_r を駆動する PWM 信号である。また、 i_L の代わりに i_{T_r} を検出することで T_r がオフの期間の損失を低減することができる。ピーク電流モード制御では、 S_{PWM} を生成するためのコンパレータにキャリア信号（三角波やノコギリ波）の代わりに i_L あるいは i_{T_r} を用いる。このときの動作波形を示した図が図 3.3 である。 e_o のフィードバックループで決められた電流指令値 ε および e_s を比較し、 e_s が ε に達した瞬間に T_r をターンオフする。 S_{on} および S_{off} は S_{PWM} のターンオンおよびオフの信号である。スイッチング周波数 T_S を一定にするため、 S_{on} は一定の周期で S_{PWM} をオンする。これによって、外乱による i_L あるいは

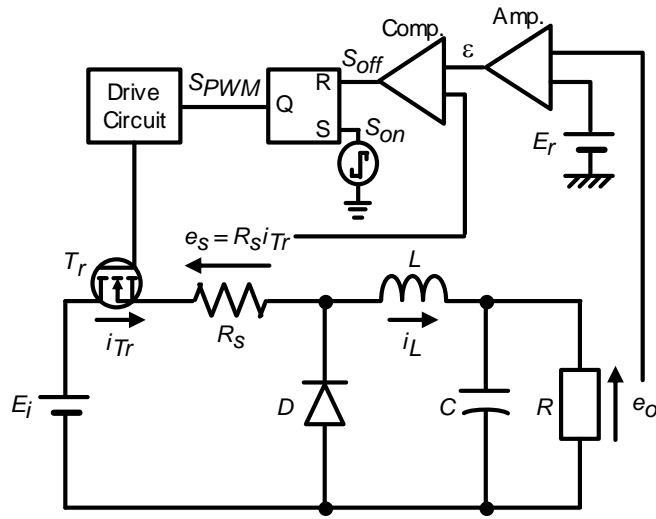


図 3.2 ピーク電流モード制御 DC-DC コンバータの構成

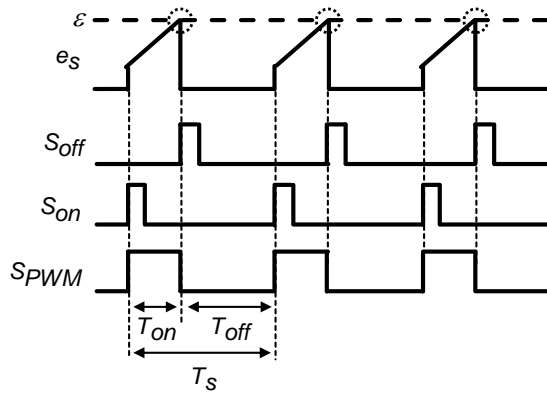


図 3.3 ピーク電流モード制御における PWM 信号生成の仕組み

i_{Tr} の傾きの変化を制御に反映できる。これは出力側の LC フィルタを通過する前の情報であるため e_o と比べて遅れがなく、系の安定性の向上や高速応答化に大きく寄与する。

図 3.4 にデジタルピーク電流モード制御 DC-DC コンバータの回路構成図を示す。提案手法では、 i_{Tr} を FM 信号に変換し、その周波数は i_{Tr} の値に比例するため、これを

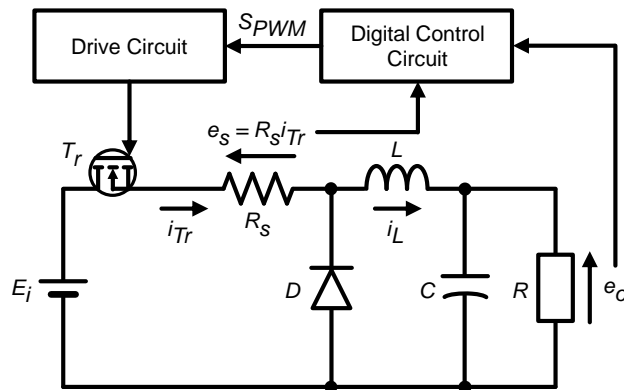


図 3.4 デジタルピーク電流モード制御 DC-DC コンバータの回路構成

ピーク電流モード制御に利用する。 e_o のフィードバック値を用いて PID 制御を行い、 i_{Tr} のピーク値はこの演算結果によって制御される。このとき、演算結果は、FM 信号の周波数と比較をするため、プログラマブル遅延回路を介して時間に変換される。したがって、提案された方法は、プログラマブル遅延回路と信号周波数検出器を使用する。プログラマブル遅延回路は、PID 制御の演算結果に応じて遅延 FM 信号を生成する。これによって元の FM 信号と遅延波との位相差が生じる。この位相差は i_{Tr} のピーク電流の周波数に相当し、信号周波数検出器は、これを利用して PID 制御によって設定された周波数を検出する。その結果、提案手法ではピーク電流検出の独自のアイデアに基づいてリアルタイムで i_{Tr} のピーク値を制御することができる。

図 3.5 はデジタル制御回路の構成を示している。制御回路は電圧ループおよび電流ループの 2 つに分けられる。電圧ループでは、 e_o は前置増幅器によって A_{e0} 倍に増幅された後、A-D 変換器に入力され、デジタル値 $e_o[n]$ に変換される。 e_o と $e_o[n]$ との関係は、

$$e_o[n] = G_{AD} A_{e0} e_o \quad (3.1)$$

で表される。ここで、 G_{AD} は A-D 変換器のゲインである。 N_{PID} は PID 制御の演算値

であり、 $e_o[n]$ に基づいて演算が行われる。ただし、電圧ループには A-D 変換および演算による遅延時間 τ_4 が存在する。 N_{PID} はピーク電流検出器に送られ、その値に応じて電流のピーク値が設定される。電流ループでは、スイッチ電流は e_s として検出され、前置増幅器によって A_{iTr} 倍に増幅される。さらにバイアス電圧 E_B を加えて動作点を調整する。よって VCO の入力電圧 e_{VCO} は次の式で求められる。

$$e_{VCO} = A_{iTr}R_s i_{Tr} + E_B = A_{iTr}e_s + E_B \quad (3.2)$$

e_{VCO} は VCO に入力され、VCO はその電圧値に応じて FM 信号 S_{VCO} を出力する。VCO の入出力特性を図 3.6 に示す。VCO の発振周波数 f_{VCO} は、 e_{VCO_min} から e_{VCO_max} の範囲で e_{VCO} に比例する。この範囲において、 f_{VCO} は次式で与えられる。

$$f_{VCO} = A_{VCO}e_{VCO} + B \quad (3.3)$$

式(3.3)において、 A_{VCO} は VCO のゲインであり、 B は VCO の入出力特性を線形近似した際の切片である。図 3.5 に示すように、 S_{VCO} はピーク電流検出器に送られる。

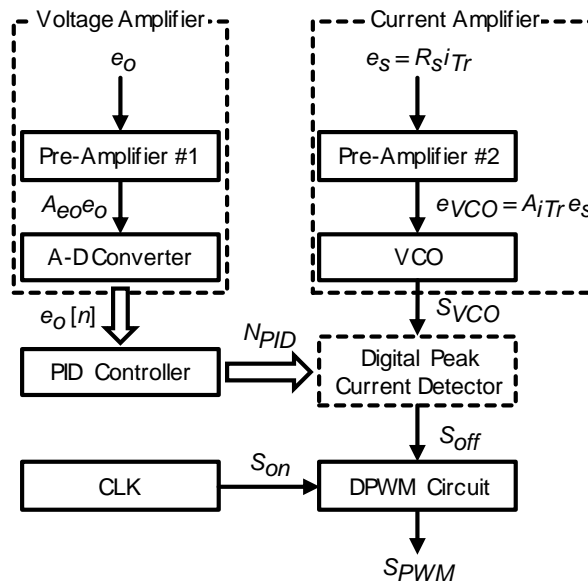


図 3.5 デジタル制御回路の構成図

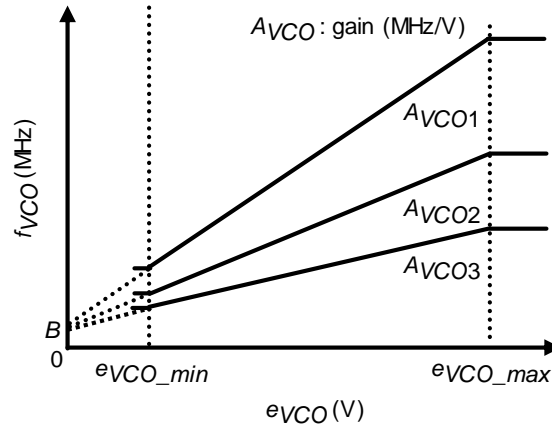


図 3.6 電圧制御発振器(VCO)の入出力特性

プログラマブル遅延回路および信号周波数検出器からなるデジタルピーク電流検出器および DPWM 信号生成回路を図 3.7 に示す. VCO から出力される S_{VCO} はプログラマブル遅延回路と信号周波数検出器に送られる. S_{VCOd} は S_{VCO} の遅延信号であり, プログラマブル遅延回路によって生成される. プログラマブル遅延回路中のマルチプレクサは N_{PID} に従ってノードを選択することで, S_{VCO} が通過するのバッファの数を制御し, 遅延させる. 遅延時間 τ と N_{PID} との関係は,

$$\tau = T_D N_{PID} \quad (3.4)$$

である. ここで, T_D は遅延バッファひとつ当たりの分解能である. S_{VCOd} は S_{VCO} と同様に信号周波数検出回路に送られる. 信号周波数検出器は RS-FF および JK-FF で構成されている. ここでは S_{VCO} と S_{VCOd} の位相差を利用して N_{PID} によって設定された周波数を検出し, T_r のターンオフ信号 S_{off} を出力する. DPWM 信号生成回路ではクロック信号によって生成されるターンオン信号 S_{on} および S_{off} によって PWM 信号 S_{PWM} が生成される.

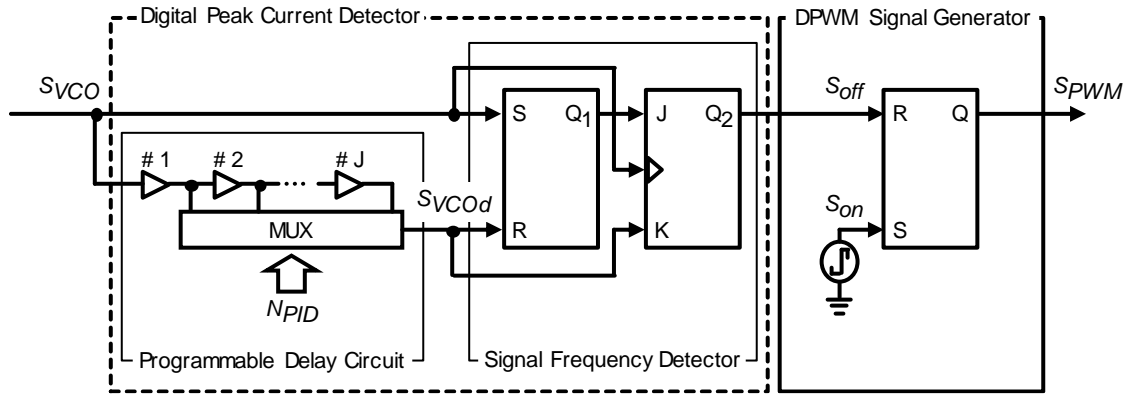
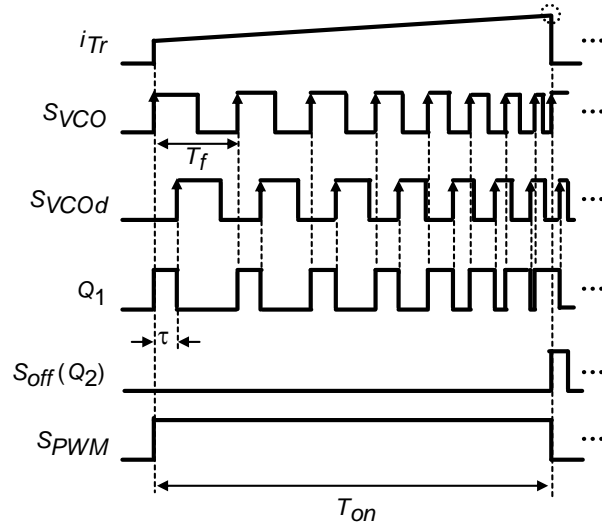


図 3.7 デジタルピーク電流検出器および DPWM 信号生成回路

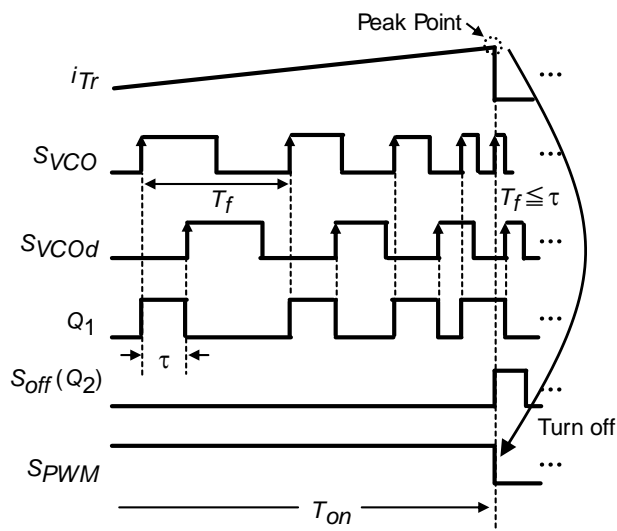
デジタルピーク電流検出器のタイミングチャートを図 3.8 に示す。1 つ目の RS-FF には PWM 信号がオンである間、 $SVCO$ と $SVCOd$ の立ち上がりエッジが順に入力されるので、その出力信号 Q_1 の幅は τ に等しい。 i_{Tr} が直線的に増加するため $SVCO$ の周期 T_{VCO} は徐々に短くなる。 T_{VCO} が τ より短くなると S_{off} に相当する JK-FF の出力信号 Q_2 が反転する。デジタルピーク電流検出器はこの瞬間をスイッチ電流のピーク値として遅れ時間なく検出し、瞬時に S_{off} を出力する。これによって、主スイッチのオン時間 T_{on} が決定する。このとき、 $f_{VCO} = 1/\tau$ とすると、 T_{VCO} は f_{VCO} の逆数なので式(3.3) および式(3.4)から次の式が成り立つ。

$$\begin{aligned}
 f_{VCO} &= \frac{1}{T_{VCO}} \\
 &= A_{VCO} \{ A_{iTr} R_s i_{Tr} (T_{on}) + E_B \} + B \\
 &= A_{VCO} \{ A_{iTr} e_s (T_{on}) + E_B \} + B \\
 &= \frac{1}{\tau} \\
 &= \frac{1}{T_D N_{PID}}
 \end{aligned} \tag{3.5}$$

ここで、 $e_s(T_{on})$ は i_L の平均値 I_L および L の両端電圧 V_L を用いて



(a) 全体図



(b) ピーク点付近の拡大図

図 3.8 デジタルピーク電流検出器のタイミングチャート

$$e_s(T_{on}) = R_s i_{Tr}(T_{on}) = R_s \left(\frac{V_L}{2L} T_{on} + I_L \right) \quad (3.6)$$

と表せる. さらに, 以下の式(3.7)から式(3.9)を式(3.6)に代入すると式(3.10)が得られる.

$$E_o = \frac{T_{on}}{T_s} \frac{E_i}{1 + \frac{r}{R}} \quad (3.7)$$

$$V_L = E_i - E_o = \left(1 - \frac{T_{on}}{T_s} \frac{R}{R+r} \right) E_i \quad (3.8)$$

$$I_L = I_o = \frac{E_o}{R} = \frac{T_{on}}{T_s} \frac{E_i}{R+r} \quad (3.9)$$

$$e_s(T_{on}) = R_s \left(-\frac{E_i}{2L(1+\frac{r}{R})} \frac{T_{on}^2}{T_s} + \frac{E_i}{r+R} \frac{T_{on}}{T_s} + \frac{E_i}{2L} T_{on} \right) \quad (3.10)$$

したがって, 式(3.5)および式(3.10)から次の式が導出される.

$$\left(\frac{T_{on}}{T_s} \right)^2 - \frac{2L+(r+R)T_s}{T_s R} \frac{T_{on}}{T_s} + \frac{2L(1+\frac{r}{R})}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} = 0 \quad (3.11)$$

この式を T_{on}/T_s について解くと, 式(3.12)が得られる.

$$\frac{T_{on}}{T_s} = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a} \quad (3.12)$$

ただし, 式中の a , b および c は以下の通りである.

$$a = 1 \quad (3.13)$$

$$b = -\frac{2L+(r+R)T_s}{T_s R} \quad (3.14)$$

$$c = \frac{2L(1+\frac{r}{R})}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \quad (3.15)$$

式(3.12)において解が 2 つ存在するため, 解の存在条件から適切な解を判断する必要がある. 式(3.11)の左辺を T_{on}/T_s の関数 $g(T_{on}/T_s)$ とおいておく.

$$g\left(\frac{T_{on}}{T_s}\right) = \left(\frac{T_{on}}{T_s}\right)^2 - \frac{2L+(r+R)T_s}{T_s R} \frac{T_{on}}{T_s} + \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B\right) - E_B \right\} \quad (3.16)$$

解は $0 \leq T_{on} / T_s \leq 1$ の範囲に存在する必要があるため $g(0)$ および $g(1)$ の符号が異なり、かつ $g(0)g(1)$ の符号が負である必要条件である。

$g(0)$ は以下の式で表される。

$$g(0) = \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B\right) - E_B \right\} \quad (3.17)$$

(i) $g(0) > 0$ のとき

式(3.17)から式(3.18)および式(3.19)が得られる。

$$g(0) = \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B\right) - E_B \right\} > 0 \quad (3.18)$$

$$\frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B\right) - E_B > 0 \quad (3.19)$$

また、式(3.5)から $1/\tau$ は f_{VCO} の逆数に等しいので式(3.20)が得られる。

$$A_{iCO} i_{Tr} > 0 \quad (3.20)$$

この式の左辺は常に正の値を取るため成り立つ。

(ii) $g(0) = 0$ のとき

(i) の場合と同様にして、

$$A_{iCO} i_{Tr} = 0 \quad (3.21)$$

が得られる。ピーク電流モード制御 DC-DC コンバータは通常 CCM で動作させるため、

i_{Tr} が 0 になることはなく、 A_{VCO} も 0 ではないため成り立たない。

(iii) $g(0) < 0$ のとき

こちらも (i) の場合と同様にして、

$$A_{ICO}i_{Tr} < 0 \quad (3.22)$$

となるが、 i_{Tr} や A_{VCO} が負の値を取ることはいないため成り立たない。

したがって、(i)から(iii)より $g(0) > 0$ である。

次に、 $g(1)$ について検討する。 $g(1)$ は以下の式である。

$$f(1) = -\frac{2L+rT_s}{T_sR} + \frac{2L(R+r)}{T_sRA_{iTr}R_sE_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \quad (3.23)$$

(iv) $g(1) > 0$ のとき

式(3.23)をもとに両辺を整理すると、次の式が得られる。

$$\begin{aligned} -\frac{2L+rT_s}{T_sR} + \frac{2L(R+r)}{T_sRA_{iTr}R_sE_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} &> 0 \\ \frac{2L(R+r)}{T_sRA_{iTr}R_sE_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} &> \frac{2L+rT_s}{T_sR} \\ \frac{2L(R+r)}{A_{iTr}R_sE_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} &> 2L + rT_s \end{aligned} \quad (3.24)$$

ここでも $1/\tau$ は f_{VCO} の逆数に等しいことを考慮してさらに整理すると、式(3.25)となる。

$$\begin{aligned} \frac{2L(R+r)i_{Tr}}{E_i} &> 2L + rT_s \\ \frac{2L(R+r)i_{Tr}}{2L+rT_s} &> E_i \end{aligned} \quad (3.25)$$

ここで、DC-DC コンバータの損失抵抗 r を無視すれば式(3.25)は

$$Ri_{Tr} \approx E_o > E_i \quad (3.26)$$

となる。いま、DC-DC コンバータの主スイッチがオンである期間での関係式から検討を行っているため、式(3.26)の左辺はほぼ E_o と同じとみなすことができる。したがって、

降圧形 DC-DC コンバータでは式(3.26)は成り立たない.

(v) $g(1) = 0$ のとき

(iv)の場合と同様にして,

$$E_o = E_i \quad (3.27)$$

が得られる. この式は主スイッチが常にオンである場合にのみ, 限定的に成り立つ.

(vi) $g(1) < 0$ のとき

(iv)の場合と同様にして,

$$E_o < E_i \quad (3.28)$$

が得られる. これは降圧形 DC-DC コンバータであるため成り立つ.

したがって, (iv)から(vi)より $g(1) \leq 0$ である.

最後に, $g(0)g(1)$ の符号について考える. $g(0)g(1)$ は以下の式で与えられる.

$$g(0)g(1) = X(X - \alpha) \quad (3.29)$$

ただし,

$$X = \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \quad (3.30)$$

$$\alpha = \frac{2L+rT_s}{T_s R} \quad (3.31)$$

である. $g(0)g(1)$ の符号は負でなければならぬため, X は $0 < X < \alpha$ の範囲内に存在する必要がある.

(vii) $0 < X$ のとき

式(3.30)より,

$$0 < \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \quad (3.32)$$

となる。これは(i)の場合と同じ不等式であるため成り立つ。

(viii) $X < \alpha$ のとき

式(3.30)および式(3.31)より、次の不等式が得られる。

$$\frac{2L(1+\frac{r}{R})}{T_s A_i T_r R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} < \frac{2L+rT_s}{T_s R} \quad (3.33)$$

この不等式は(vi)の場合と同じであるため成り立つ。

したがって、(vii)および(viii)より $g(0)g(1) < 0$ が成り立つ。

(i)から(viii)の検討によって、次の式が成り立つ。

$$g(0) > 0 \quad (3.34)$$

$$g(1) \leq 0 \quad (3.35)$$

$$g(0)g(1) < 0 \quad (3.36)$$

これらの不等式から $g(1)=0$ は特定の条件においてのみ限定的に成り立つためこれを除くと、式(3.12)の2つの解のうち小さな方が適切な解であることがわかる。すなわち、提案方式におけるデューティ比を表す式は

$$\frac{T_{on}}{T_s} = \frac{-b - \sqrt{b^2 - 4ac}}{2a} \quad (0 \leq \frac{T_{on}}{T_s} \leq 1) \quad (3.37)$$

となる。

3.3 静特性

式(3.37)において T_{on}/T_s が $\Delta T_{on}/T_s$ だけ微小変動したとすると、 e_j 、 R および τ の微小変動分 Δe_j 、 ΔR および $\Delta \tau$ を用いて、式(3.37)は以下のようなになる。

$$\left(\frac{T_{on}}{T_s} + \frac{\Delta T_{on}}{T_s} \right)^2 - \frac{2L + \{r + (R + \Delta R)\} T_s}{T_s (R + \Delta R)} \left(\frac{T_{on}}{T_s} + \frac{\Delta T_{on}}{T_s} \right)$$

$$\begin{aligned}
& + \frac{2L\left(1+\frac{r}{(R+\Delta R)}\right)}{T_s A_{iTr} R_s (E_i + \Delta e_i)} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau - \Delta\tau} - B \right) - E_B \right\} \\
= & \left(\frac{T_{on}}{T_s} + \frac{\Delta T_{on}}{T_s} \right)^2 - \frac{2L(R-\Delta R) + \{r + (R+\Delta R)\}(R-\Delta R)T_s}{T_s(R+\Delta R)(R-\Delta R)} \left(\frac{T_{on}}{T_s} + \frac{\Delta T_{on}}{T_s} \right) \\
& + \frac{2L\left(1+\frac{r(R-\Delta R)}{(R+\Delta R)(R-\Delta R)}\right)}{T_s A_{iTr} R_s (E_i + \Delta e_i)(E_i - \Delta e_i)} \left\{ \frac{1}{A_{VCO}} \left(\frac{\tau + \Delta\tau}{(\tau - \Delta\tau)(\tau + \Delta\tau)} - B \right) - E_B \right\} \\
\approx & a \left(\frac{T_{on}}{T_s} \right)^2 + b \frac{T_{on}}{T_s} + c + \left(\frac{2T_{on}}{T_s} + b \right) \frac{\Delta T_{on}}{T_s} + \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{ICO} E_i \tau^2} \Delta\tau \\
- & \frac{1}{T_s R^2} \left[\frac{T_{on}}{T_s} (2L + rT_s) + \frac{2rL}{A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \right] \Delta R + \frac{c}{E_i} \Delta e_i = 0 \quad (3.38)
\end{aligned}$$

(3.38)式から微小変化分のみを考慮すると,

$$\begin{aligned}
& \left(\frac{2T_{on}}{T_s} + b \right) \frac{\Delta T_{on}}{T_s} + \frac{2L\left(1+\frac{r}{R}\right)}{T_s A_{ICO} E_i \tau^2} \Delta\tau \\
- & \frac{1}{T_s R^2} \left[\frac{T_{on}}{T_s} (2L + rT_s) + \frac{2rL}{A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} \right] \Delta R + \frac{c}{E_i} \Delta e_i = 0 \quad (3.39)
\end{aligned}$$

このとき, A_{ICO} は ICO のゲインであり, 式(3.40)で表される.

$$A_{ICO} = A_{iTr} R_s A_{VCO} \quad (3.40)$$

また, $\Delta\tau$ は次のように表される.

$$\tau + \Delta\tau = T_D (N_{PID} + \Delta N_{PID}) \quad (3.41)$$

$$\Delta\tau = T_D \Delta N_{PID} \quad (3.42)$$

式(3.5)から f_{VCO} の微小変動分 Δf_{VCO} について以下の関係が得られる.

$$\begin{aligned}
f_{VCO} + \Delta f_{VCO} &= \frac{1}{T_D (N_{PID} - \Delta N_{PID})} \\
&= \frac{(N_{PID} + \Delta N_{PID})}{T_D (N_{PID} - \Delta N_{PID})(N_{PID} + \Delta N_{PID})}
\end{aligned}$$

$$\approx \frac{N_{PID} + \Delta N_{PID}}{T_D N_{PID}^2} \quad (3.43)$$

$$\frac{\Delta f_{VCO}}{\Delta N_{PID}} \approx \frac{1}{T_D N_{PID}^2} \quad (3.44)$$

式(3.43)において式(3.4)の関係を用いると

$$\begin{aligned} f_{VCO} + \Delta f_{VCO} &= \frac{1}{T_D(N_{PID} - \Delta N_{PID})} \\ &= \frac{1}{\tau - \Delta\tau} = \frac{\tau + \Delta\tau}{(\tau - \Delta\tau)(\tau + \Delta\tau)} \approx \frac{\tau + \Delta\tau}{\tau^2} \end{aligned} \quad (3.45)$$

$$\frac{\Delta i_{Tr}}{\Delta\tau} = \frac{1}{A_{ICO}\tau^2} \quad (3.46)$$

となる。さらに、式(3.5)から

$$f_{VCO} + \Delta f_{VCO} = A_{ICO}(i_{Tr} + \Delta i_{Tr}) + A_{VCO}E_B + B \quad (3.47)$$

$$\frac{\Delta i_{Tr}}{\Delta f_{VCO}} = \frac{1}{A_{ICO}} \quad (3.48)$$

が得られる。 $\Delta\tau$ 、 ΔR および Δe_i に対する $\Delta T_{on}/T_s$ の関係は次のようになる。

$$\frac{\Delta T_{on}}{T_s} = -\frac{2L\left(1 + \frac{r}{R}\right)}{\left(\frac{2T_{on}}{T_s} + b\right)T_s A_{ICO} E_i \tau^2} \quad (3.49)$$

$$\frac{\Delta T_{on}}{\Delta R} = \frac{1}{T_s R^2 \left(\frac{2T_{on}}{T_s} + b\right)} \left\{ \frac{2rL}{A_{iTr} R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} + \frac{T_{on}}{T_s} (2L + rT_s) \right\} \quad (3.50)$$

$$\frac{\Delta T_{on}}{T_s} = -\frac{c}{E_i \left(\frac{2T_{on}}{T_s} + b\right)} \quad (3.51)$$

ここで、降圧形 DC-DC コンバータの静特性は式(3.7)なので、この式において微小変化分を考慮すると

$$E_o + \Delta e_o \approx \frac{T_{on}}{T_s} E_i - \frac{rE_o}{R} + \frac{\Delta T_{on}}{T_s} E_i + \frac{T_{on}}{T_s} \Delta e_i - r \frac{\Delta e_o}{R} + \frac{rE_o}{R} \frac{\Delta R}{R} \quad (3.52)$$

なので、

$$\Delta e_o = \frac{R}{R+r} \left(\frac{\Delta T_{on}}{T_s} E_i + \frac{T_{on}}{T_s} \Delta e_i + \frac{rE_o}{R} \frac{\Delta R}{R} \right) \quad (3.53)$$

となる。式(3.49)から式(3.51)および式(3.53)を用いると $\Delta\tau$ 、 ΔR および Δe_i に対する Δe_o の式がそれぞれ導出される。

$$\frac{\Delta e_o}{\Delta\tau} = -\frac{2L}{\left(\frac{2T_{on}}{T_s}+b\right)T_s A_{ICO}\tau^2} \quad (3.54)$$

$$\frac{\Delta e_o}{\Delta R} = \frac{1}{1+\frac{r}{R}} \left[\frac{rE_o}{R^2} + \frac{1}{T_s R^2 \left(\frac{2T_{on}}{T_s}+b\right)} \left(\frac{2rL}{A_{ITr}R_s E_i} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{\tau} - B \right) - E_B \right\} + \frac{T_{on}}{T_s} (2L + rT_s) \right) \right] \quad (3.55)$$

$$\frac{\Delta e_o}{\Delta e_i} = -\frac{1}{1+\frac{r}{R}} \left(\alpha + \frac{c}{\frac{2T_{on}}{T_s}+b} \right) \quad (3.56)$$

また、 ΔN_{PID} に対する Δf_{VCO} を f_s で規格化して表すと、式(3.44)より

$$\frac{\Delta f_{VCO}/f_s}{\Delta N_{PID}} = \frac{T_s}{T_{PC}} \quad (3.57)$$

である。このとき、ピーク電流の動作点を表す T_{PC} は以下の式で表す。

$$T_{PC} = T_D N_{PID}^2 \quad (3.58)$$

3.4 動特性

ここでは、伝達関数を導出するために、提案方式の小信号解析を行う。ここでは、簡単化のために V_L は一定の電圧であると仮定する。この仮定において、提案方式のオン時間の式は

$$\frac{T_{on}}{T_s} = \frac{2L}{T_s V_L} \left[\frac{1}{A_{ITr}R_s} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{T_D N_{PID}} - B \right) - E_B \right\} - I_L \right] \quad (3.59)$$

であり、微小変化分を考慮すると、

$$\begin{aligned}\frac{T_{on}+\Delta T_{on}}{T_s} &= \frac{2L}{T_s V_L} \left[\frac{1}{A_{iTr} R_s} \left\{ \frac{1}{A_{VCO}} \left(\frac{1}{T_D(N_{PID}-\Delta N_{PID})} - B \right) - E_B \right\} - (I_L + \Delta i_L) \right] \\ &\approx \frac{2L}{T_s V_L} \left[\frac{1}{A_{iTr} R_s} \left\{ \frac{1}{A_{VCO}} \left(\frac{N_{PID}+\Delta N_{PID}}{T_D N_{PID}^2} - B \right) - E_B \right\} - (I_L + \Delta i_L) \right]\end{aligned}\quad (3.60)$$

となる。この式から微小変化分のみを抜き出すと次のようになる。

$$\frac{\Delta T_{on}}{T_s} = \frac{2L}{T_s V_L A_{iCO} T_{PC}} \Delta N_{PID} - \frac{2L}{T_s V_L} \Delta i_L \quad (3.61)$$

デジタル制御回路の遅れ時間を考慮して式(3.61)をラプラス変換すると、式(3.62)が得られる。

$$\begin{aligned}\frac{\Delta T_{on}(s)}{T_s} &= \frac{2L}{T_s V_L A_{iCO} T_{PC}} \Delta N_{PID}(s) - \frac{2L}{T_s V_L} \Delta i_L(s) \\ &= -\frac{2L G_{AD} A_{eo}}{T_s V_L A_{iCO} T_{PC}} \left(K_{Pi} + \frac{K_{Ii}}{T_{samp} s} + s K_{Di} T_{samp} \right) e^{-s\tau_4} \Delta e_o(s) - \frac{2L}{T_s V_L} \Delta i_L(s) \\ &= -\left(H_{Pi} + \frac{H_{Ii}}{s} + s H_{Di} \right) e^{-s\tau_4} \Delta e_o(s) - H_L \Delta i_L(s)\end{aligned}\quad (3.62)$$

ここで、 T_{samp} はサンプリング周期である。 H_{Pi} 、 H_{Ii} 、 H_{Di} および H_c はそれぞれ比例、積分、微分および電流ゲインであり、以下のように表せる。

$$H_{Pi} = \frac{2L G_{AD} A_{eo} K_P}{T_s V_L A_{iCO} T_{PC}} \quad (3.63)$$

$$H_{Ii} = \frac{2L G_{AD} A_{eo} K_I}{T_{samp} T_s V_L A_{iCO} T_{PC}} \quad (3.64)$$

$$H_{Di} = \frac{2L G_{AD} A_{eo} T_{samp} K_D}{T_s V_L A_{iCO} T_{PC}} \quad (3.65)$$

$$H_c = \frac{2L}{T_s V_L} \quad (3.66)$$

これらの式中で、 K_{Pi} 、 K_{Ii} および K_{Di} はそれぞれ比例、積分および微分係数である。また、 Δi_L は以下の式で置き換えることができる。

$$\Delta i_L(s) = \frac{1+CRs}{R} \Delta e_o(s) - \frac{E_o}{R} \frac{\Delta R(s)}{R} \quad (3.67)$$

よって、式(3.62)は、

$$\frac{\Delta T_{on}(s)}{T_s} = - \left\{ (H_{Pi} + \frac{H_{Ii}}{s} + sH_{Di}) e^{-s\tau} + \frac{H_c(1+sCR)}{R} \right\} \Delta e_o(s) + \frac{H_c E_o}{R} \frac{\Delta R(s)}{R} \quad (3.68)$$

となる。

次に、提案方式のボード線図を導出する。式(3.68)および文献(38)から提案方式のブロック線図は図 3.9 のように描け、一巡伝達関数 $G_{OL}(s)$ は

$$G_{OL}(s) = E_i H(s) C(s) \quad (3.69)$$

となる。このとき、 $C(s)$ および $H(s)$ は以下の式で表せる。

$$C(s) = \frac{\frac{1}{LC}}{s^2 + \left(\frac{1+r}{RC} + \frac{r}{L}\right)s + \frac{1}{LC} \left(1 + \frac{r}{R}\right)} \quad (3.70)$$

$$H(s) = (H_{Pi} + \frac{H_{Ii}}{s} + sH_{Di}) e^{-s\tau} + \frac{H_c(1+sCR)}{R} \quad (3.71)$$

また、ボード線図を導出するにあたって、遅れ時間要素 $e^{-s\tau}$ は以下のように近似される。

$$e^{-s\tau_4} = \frac{1}{1+s\tau_4} \quad (3.72)$$

図 3.10 は H_{Pi} 、 H_{Ii} および H_{Di} をパラメータとして変化させた時のボード線図である。この時の回路パラメータは

表 3.1 の通りである。 HP_i を変化させた場合は、 HP_i が大きいほど比例制御が支配的な帯域が広がり、 500Hz 以下の帯域では位相が進むが、 500Hz 付近の共振点を越えたところでは位相の遅れが大きくなるため、 安定余裕は小さくなる。 HI_i を変化させた場合は、 HI_i が大きいほど低周波でのゲインが高くなる。 また、 共振点付近で位相が急に回り遅れが大きくなるため、 安定余裕は小さくなる。 HD_i を変化させた場合は、 ボード線図の変化はほとんど見られない。 式(3.71)の第 2 項に含まれる s の一次の項のゲインを計算すると $H_c = 2561 \mu\text{s}/\text{V}$ であり、 図 3.10(c)では HD_i は最大でも $438 \mu\text{s}/\text{V}$ などで電流のループを加えたことによって増えた項が微分制御よりも支配的であると考えられる。

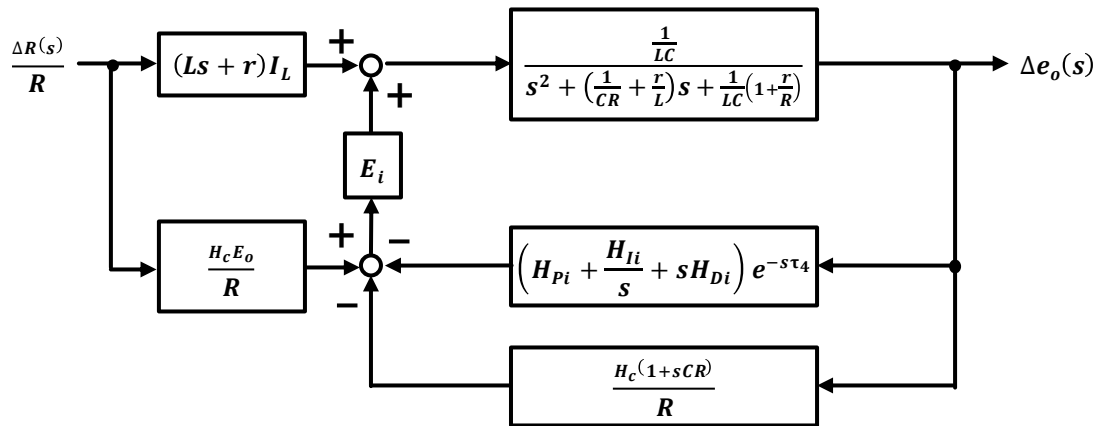
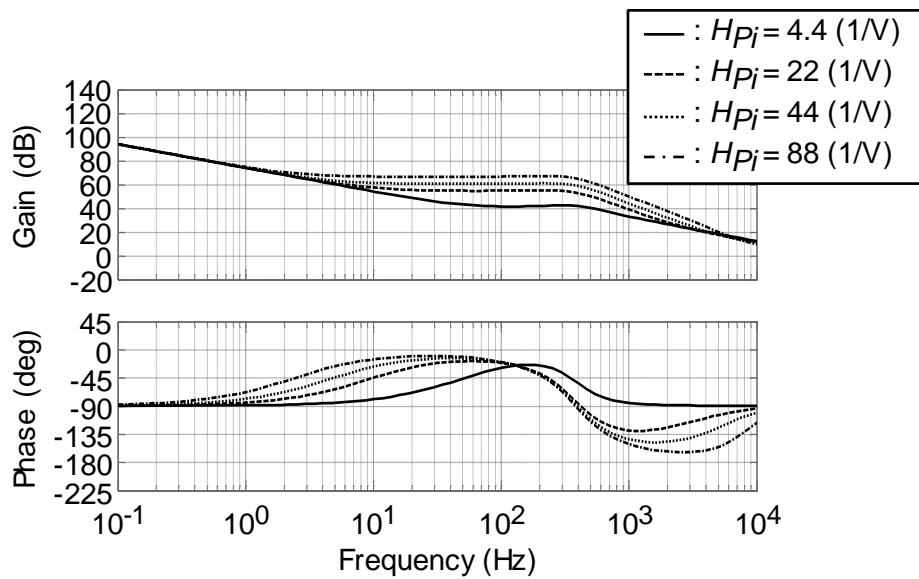
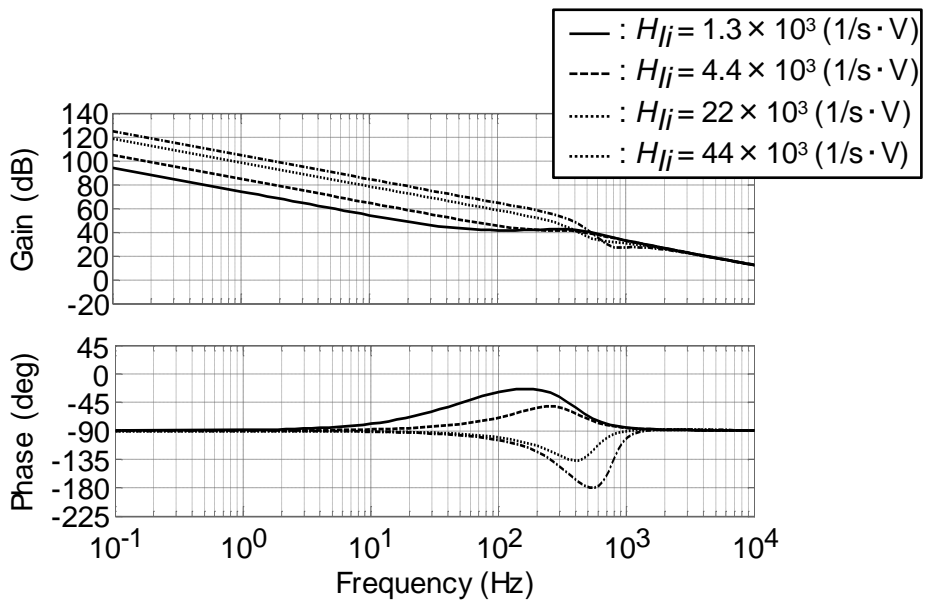


図 3.9 提案方式のブロック線図

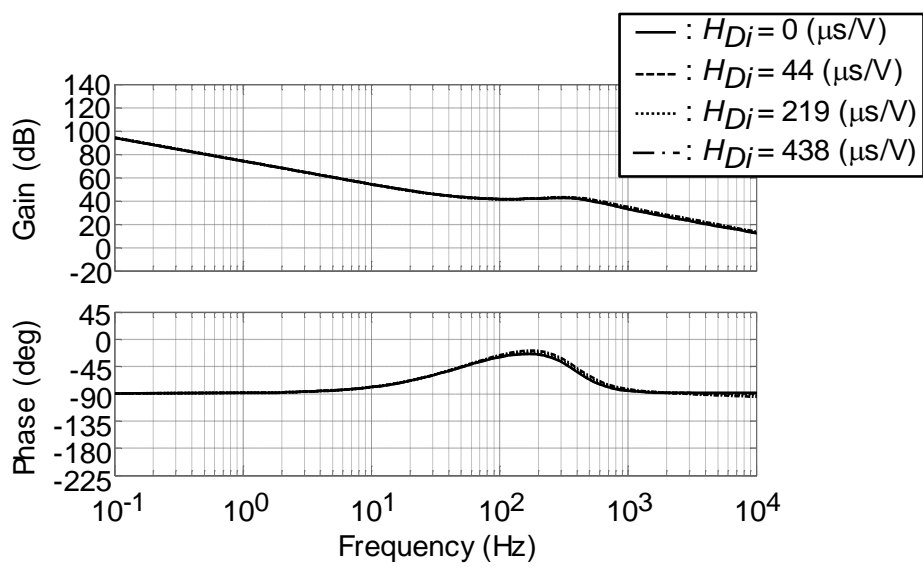


(a) 比例ゲイン H_{P_i} を変化させた場合



(b) 積分ゲイン H_{I_i} を変化させた場合

図 3.10 提案方式のボード線図 (続く)



(c) 微分ゲイン H_{Di} を変化させた場合

図 3.10 提案方式のボード線図 (続き)

表 3.1 回路パラメータ

E_i	20 (V)	T_{samp}	10 (μ s)
E_o	5 (V)	R_s	0.05 (Ω)
L	194 (μ H)	A_iTr	23.5
C	990 (μ F)	A_{VCO}	2.75 (MHz/V)
R	5 (Ω)	A_{ICO}	3.2 (MHz/A)
r	0.5 (Ω)	E_B	2.1 (V)
I_o	1 (A)	B	-2.38 (MHz)
T_s	10 (μ s)	T_D	1 (ns)
A_{eo}	0.25	$NPID$	142
GAD	409.6 (1 / V)	—	—

3.5 実験

図 3.11 は提案方式における i_{Tr_peak} に対する f_{VCO} / f_s および τ の関係を示している。 f_{VCO} は i_{Tr_peak} に比例しており、電流範囲を VCO の入出力特性の線形範囲に収められていることがわかる。式(3.5)から得られる理論値とも良く一致していることが確認できる。さらに、 $\tau = T_D N_{PID}$ なので、 N_{PID} の値からおよび電流値を把握することができ、モニタリングや過電流制限機能などの保護機能にも役立てることができる。また、 f_{VCO} / f_s の値から 1 スwitchング周期に最低でも 40 回以上のピーク電流検出の機会があり、式(3.42)および式(3.46)から $\Delta i_{Tr} / \Delta N_{PID}$ は定格付近で 15 mA、最も電流が小さいところでは 6 mA、最も電流が大きいところでは 23 mA である。

I_o が 1 A の場合の電流検出回路の動作波形を図 3.12 に示す。 τ は 140 ns であり、 T_{VCO} が τ より小さい 130 ns になった時にピーク電流を検出していることがわかる。 $SPWM$ と i_L との間に約 100 ns の遅れが生じているが、これはドライブ回路の遅れによるもので

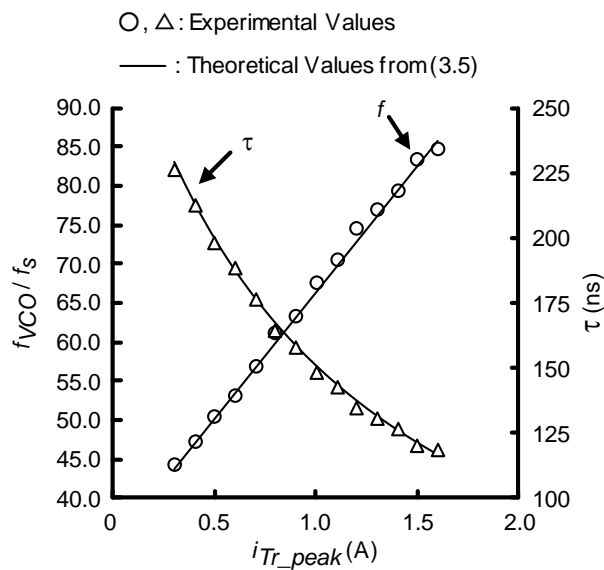
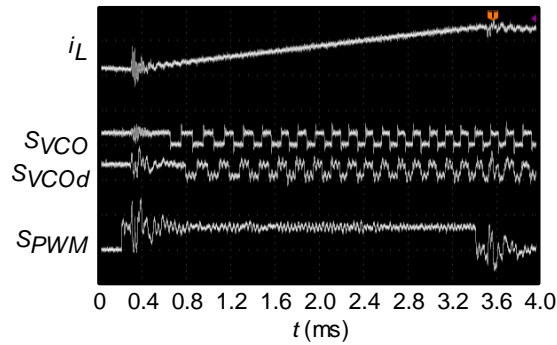
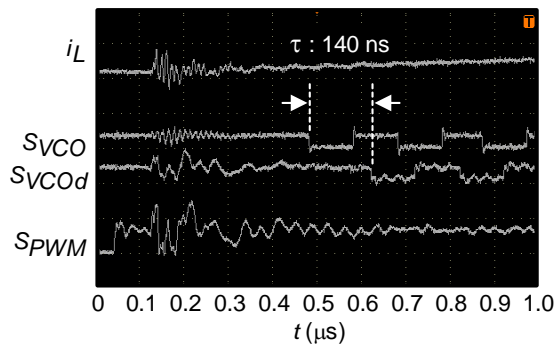


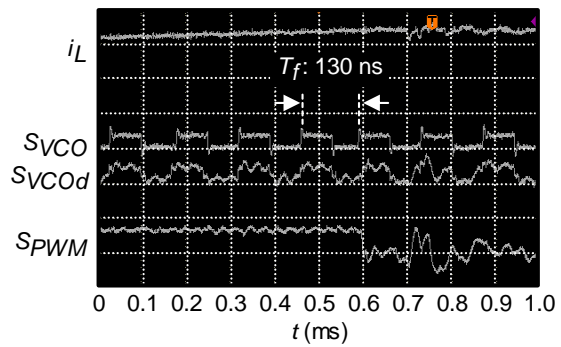
図 3.11 提案方式における i_{Tr_peak} に対する f_{VCO} / f_s および τ の関係



(a) 全体図



(b) 周期の開始付近



(c) ピーク点付近

図 3.12 電流検出回路の動作波形

あると考えられる。この結果から、電流検出回路は原理通りの動作をしていることがわかる。

式(3.4)によってピーク電流の指令値を設定しているが、この値は信号周波数検出回路の検出周波数を設定していることになる。式(3.4)および式(3.57)を用いて図 3.13 に示すように、 $NPID$ に対して f_{VCO} は反比例の関係にある。また、 $NPID$ が離散値であるため、 τ も離散値となり、その分解能は T_D に依存する。したがって、 TPC が大きい場合、すなわち、 f_{VCO} が低いほどピーク電流の指令値を細かく設定できる。

一方で、式(3.58)から電流の動作点を表す TPC において $NPID$ および T_D は従属関係であることがわかる。ある TPC の値に対して PID 制御のビット数およびプログラマブ

ル遅延回路の分解能を考慮する必要がある、さらに VCO の動作範囲に合わせた設定が必要となる。図 3.14 に示すように、 T_{PC}/T_s を一定の値とした場合、 T_D/T_s が小さいほど細かく T_{PC}/T_s を設定できるためピーク電流を精度良く制御できるが、 N_{PID} は大きな値を取る必要がある、PID 制御のビット数を増やす必要がある。一方で、 T_D/T_s が大きい場合は PID 制御のビット数は少なくて済むが、 T_{PC}/T_s の設定が粗くなり、ピーク

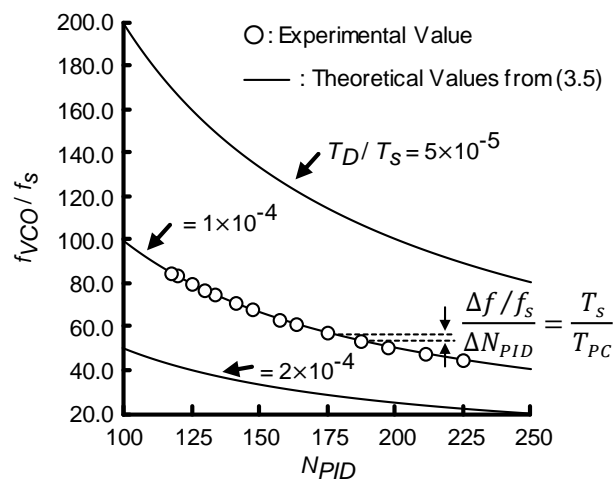


図 3.13 f_{VCO}/f_s および N_{PID} の関係

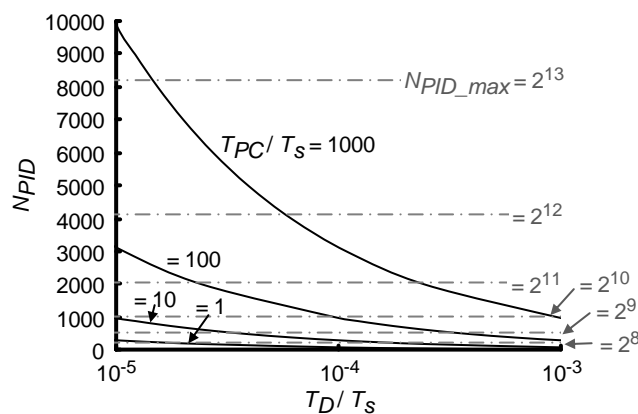


図 3.14 N_{PID} および T_D/T_s の関係

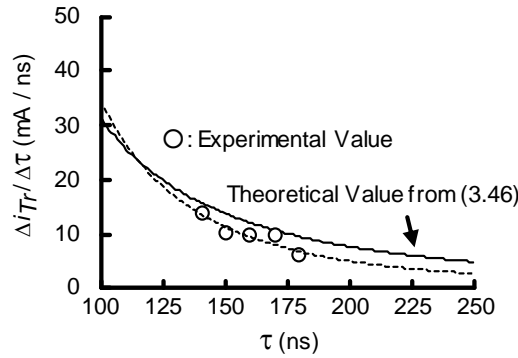


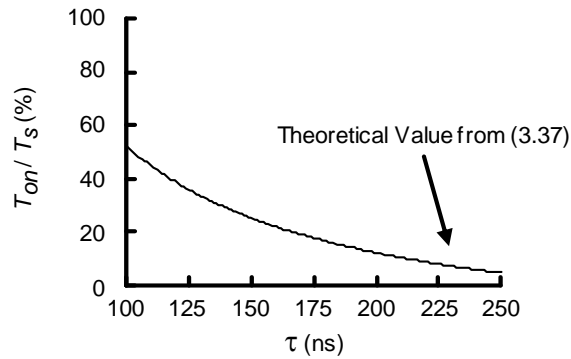
図 3.15 $\Delta i_{Tr} / \Delta \tau$ および τ の関係

電流を制御する精度も粗くなる。つまり、 T_D / T_S の値はピーク電流の精度を十分に保てるようにできるだけ小さな値に設定し、PID 制御のビット数は VCO の動作範囲および出力電圧の精度を考慮した値に設定すれば良い。出力電圧の精度は以下の式で与えられる。

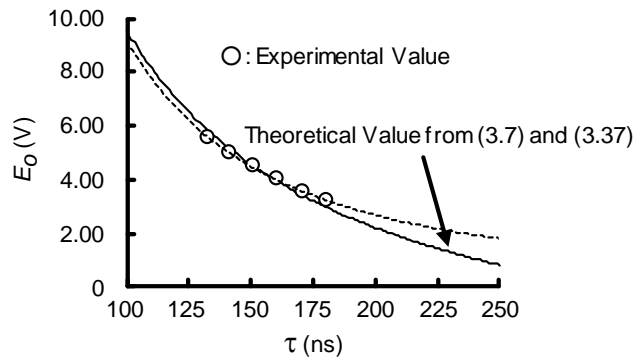
$$\frac{E_{o,max} - E_{o,mix}}{2Q_{AD}} \quad (3.73)$$

続いて、ピーク電流を制御する提案方式において電流指令値に相当する値 τ に対する Δi_{Tr} 、 T_{on} / T_S 、 E_o 、 $\Delta T_{on} / T_S$ および Δe_o の関係を明らかにすることは重要であるため、これについて議論する。式(3.46)を用いて $\Delta i_{Tr} / \Delta \tau$ および τ の関係をグラフに描くと図 3.15 になる。上述したように、 $NPID$ の値が大きくなり、 τ が大きくなることで $\Delta i_{Tr} / \Delta \tau$ は小さくなり分解能が向上することがわかる。実験値と理論値の比較では、両方の結果は良好に一致している。

図 3.16 は τ に対する T_{on} / T_S および E_o の関係を示している。 τ が大きな値になると、 i_{Tr} は小さくなるため R が一定という条件では、 T_{on} / T_S および E_o ともに小さくなる。実験値に関しては、 τ に対する E_o の関係のみ検証を行った。降圧形 DC-DC コンバータの静特性を示す式(3.7)からもわかるように、 E_o は T_{on} / T_S に定数を掛けただけなので同



(a) τ に対する T_{on} / T_s の関係

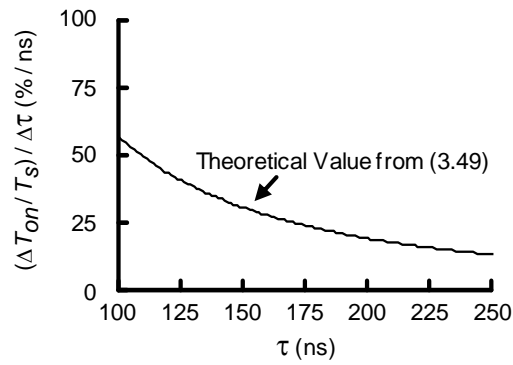


(b) τ に対する E_o の関係

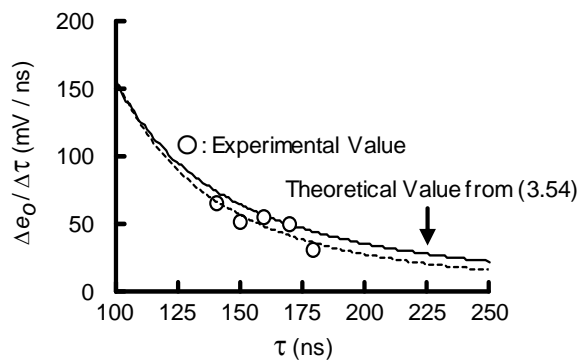
図 3.16 τ に対する T_{on} / T_s および E_o の関係

等の結果が得られるからである。この図においても、実験結果と理論値は良好に一致しており、解析の妥当性が確認できる。

τ に対する $(\Delta T_{on} / T_s) / \Delta \tau$ および $\Delta e_o / \Delta \tau$ の関係を図 3.17 に示す。 $NPID$ の値が大きくなり、 τ が大きくなることで $\Delta i_{Tr} / \Delta \tau$ が小さくなる影響を受け、 $(\Delta T_{on} / T_s) / \Delta \tau$ や $\Delta e_o / \Delta \tau$ に関しても同様の傾向が得られる。こちらも図 3.16 の場合と同様の理由で実験値は τ に対する $\Delta e_o / \Delta \tau$ についてのみとした。この実験結果も理論値と良好に一致しており、解析の妥当性が示されている。



(a) τ に対する $(\Delta T_{on} / T_s) / \Delta\tau$ の関係



(b) τ に対する E_o の関係

図 3.17 τ に対する T_{on} / T_s および E_o の関係

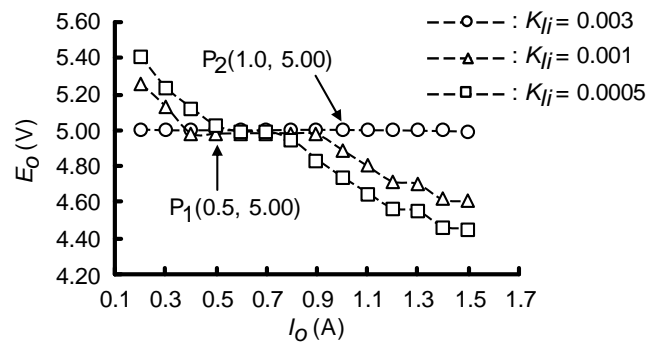
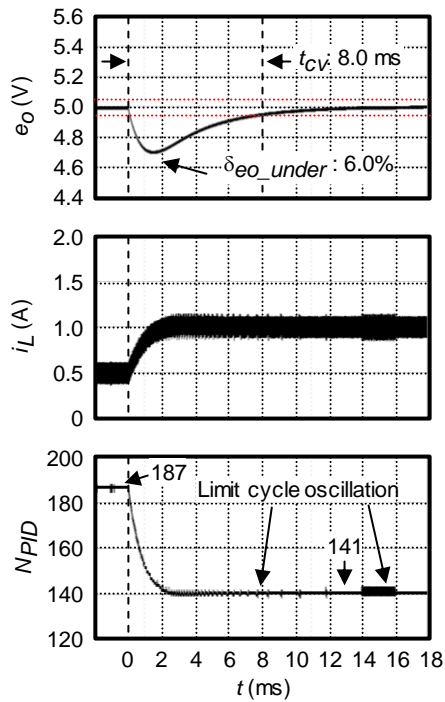


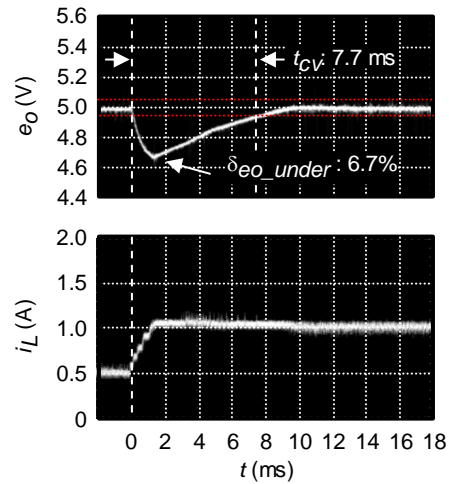
図 3.18 E_o - I_o 特性

$fVCO$ の範囲と積分レジスタの値 N_I の範囲(-32000~32000)との関係から出力電圧安定化範囲を満たすための積分ゲインを導出する. 実測結果から $NPID$ の範囲を 250~100 とし, バイアスをこの範囲の中心である 175 付近(I_O は 0.6 A 付近に相当)に設定すると $K_{Ii}N_I \geq 150/2$ なので, $K_{Ii} \geq 0.0023$ となる. K_{Ii} をパラメータにした場合の提案方式の E_O-I_O 特性は図 3.18 のようになる. 前述の計算から出力電圧安定化範囲を満たす K_{Ii} は $K_{Ii} \geq 0.0023$ なので, $K_{Ii} = 0.003$ のとき十分な出力電圧安定化範囲を実現していることがわかる. また, その値以下ではバイアス点付近では出力電圧を安定化出来ているが, バイアス点を離れるに連れて出力電圧を安定化出来ていない.

図 3.19 から図 3.22 ではシミュレーションおよび実験における過渡特性を示している. 回路パラメータは $E_i = 20$ V, $C = 990$ μ F, $L = 194$ μ H, 出力電圧の目標値 $E_O^* = 5$ V である. 負荷ステップは図 3.18 中の P_1 から P_2 へと変化する. K_P および K_D はリミットサイクルによる振動を抑えるために 1 に設定しており, また安定化範囲を確保できるように K_{Ii} を 0.003 から 0.1 まで変化させている. K_{Ii} を大きくするに連れて過渡特性は改善されるが, 振動的な応答になり, e_o および i_L のオーバーシュートやアンダーシュートが増えてしまう. したがって系の安定性を確保しつつ, e_o および i_L のオーバーシュートやアンダーシュートが許される範囲で K_{Ii} を大きく設定すれば, より高速な応答が得られる. 図 3.19(a)では $NPID$ の値の変化も示しており, この値の変化を図 3.11 および図 3.18 と比較すると, 原理通りに電流およびその指令値が変化していることがわかる. 多少のリミットサイクル振動が見られるが, これは今後分解能を改善していくことで抑えられる.

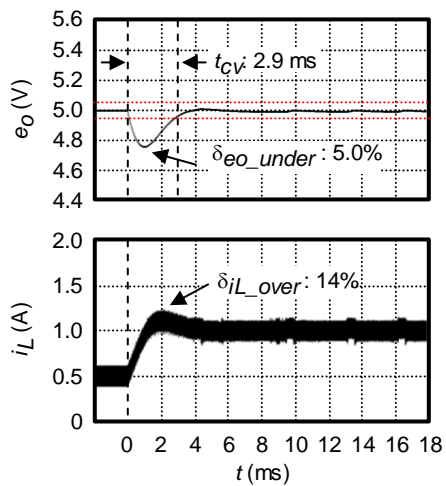


(a) シミュレーション

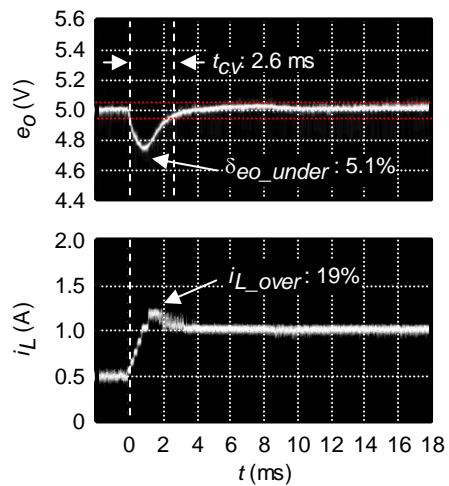


(b) 実験

図 3.19 提案方式の過渡特性($I_0: 0.5 \text{ A} \rightarrow 1 \text{ A}$, $K_P = 1$, $K_I = 0.003$, $K_D = 1$)

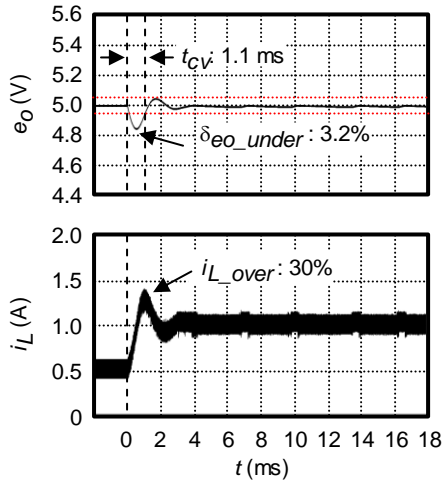


(a) シミュレーション

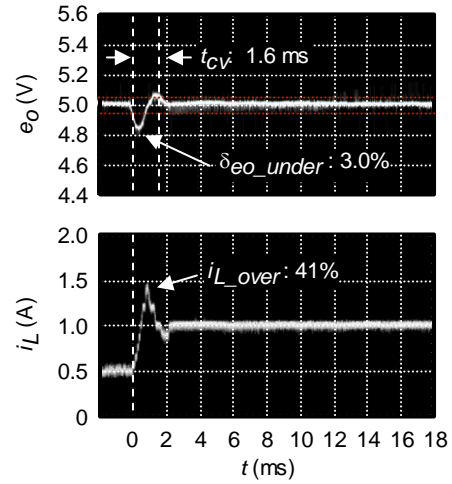


(b) 実験

図 3.20 提案方式の実験における過渡特性($I_0: 0.5 \text{ A} \rightarrow 1 \text{ A}$, $K_P = 1$, $K_I = 0.005$, $K_D = 1$)

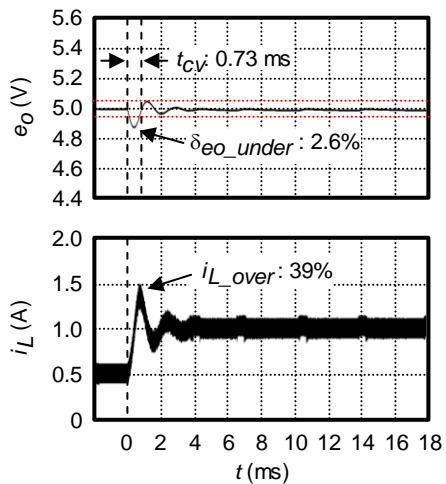


(a) シミュレーション

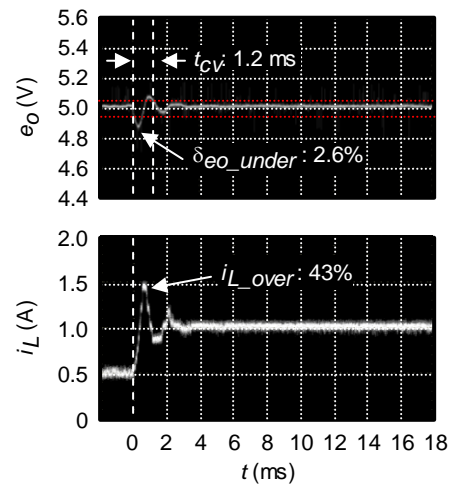


(b) 実験

図 3.21 提案方式の実験における過渡特性($I_O: 0.5 \text{ A} \rightarrow 1 \text{ A}$, $K_P = 1$, $K_I = 0.01$, $K_D = 1$)



(a) シミュレーション



(b) 実験

図 3.22 提案方式の実験における過渡特性($I_O: 0.5 \text{ A} \rightarrow 1 \text{ A}$, $K_P = 1$, $K_I = 0.1$, $K_D = 1$)

3.6 第3章の結論

本章では、新しい電流検出回路を実現し、それによるデジタルピーク電流モード制御 DC-DC コンバータを提案した。これによって、デジタル制御では困難とされてきたピーク電流モード制御を実装でき、系の動特性を大幅に改善するとともに、過渡特性

を改善できた。本章の結論を以下に示す。

- (1) 電流一周波数変換による新しいピーク電流検出回路を実現することによって、デジタル制御では困難とされてきたピーク電流検出を可能とした。
- (2) 静特性の式から制御値の微小変化に対するリアクトル電流，デューティ比および出力電圧の微小変化の式を導出した。
- (3) 静特性の解析から電流と制御値との関係を明らかにし，制御値を利用して実際の電流値を把握できることを確認した。
- (4) 動特性解析から PID 制御ゲインによる特性の変化を明らかにし，動特性が改善されていることを確認した。
- (5) 実験結果から原理通りの動作を行い，ピーク電流が正しく検出でき，メインスイッチをターンオフしていることを確認した。
- (6) 静特性解析によって導出された電流指令値に対するスイッチ電流，デューティ比および出力電圧の関係について実験により検証し，その妥当性を示した。
- (7) VCO の動作範囲から制御値の範囲を導出し，その範囲にそって積分ゲインを決定することで，出力電圧安定化範囲を担保できる積分ゲインを明らかにした。
- (8) 実験結果から過渡時でも良好な応答を得られている確認し，動特性が改善した分，従来の PID 制御よりも高いフィードバックゲインを設定でき，それによって高速な応答を実現できた。

第4章 フィードバックゲイン切り替え方式 DC-DC コンバータ

4.1 まえがき

第2章および第3章の制御手法では、従来のデジタル制御 DC-DC コンバータの構成に追加で A-D コンバータあるいは VCO を必要としていた。その一方で、追加回路を必要とせず、デジタル制御の特長を活かして簡単に実装でき、高速応答化が可能な制御手法についても検討する必要がある。ただし、このような手法では高速 PD 制御のように根本的に遅れ時間を短縮するわけではなく、また、電流モードのように大幅に安定性を改善するわけではない。したがって、系の安定性を確保しなければならない場合は前出の2方式の方が有効であると考えられる。

デジタル制御における高速過渡応答化を実現する手法の1つとして、非線形制御が挙げられる。従来のアナログ制御では、制御パラメータは一般的に途中で変更することができないので、静特性、動特性および過渡特性の観点からそれぞれが程良い特性になるような値を設定するしかなく、それぞれの特性が同時に最良になる設定は実現できなかった。また、データセンタで採用され始めている HVDC システムでは、DC バスの電圧変動にも対応しなければならないため、制御パラメータの設定における制約条件が増えてしまい、アナログ制御での対応は一層困難になる。デジタル制御の場合では、制御の自由度の高さや柔軟性を活かして、ダイナミックに制御パラメータを変更することができる。つまり、状況に応じて適切に制御パラメータを変更することで、アナログ制御では実現できないような優れた応答性を実現しつつも、静特性や動特性が破綻しない制御が容易に実装できる。

この特長を利用して、これまでに回路状態の推定手法や状況に応じた制御パラメータの調整手法が多数提案されている^{(58)-(95),(105)}。調整する制御パラメータとして、まず考え

られるのが電圧のフィードバックループの制御ゲインである。基本的には、外部から特定の信号を制御出力に注入して、それに対する回路の振る舞いを観測あるいは推定することで制御ゲインを調整している^{(58), (59), (61), (63), (65)-(69), (73), (74), (76), (77), (83)}。ゲイン調整の際の基準は主に系の位相余裕およびクロスオーバー周波数であり、これらが所望の値となるように調整する。また、制御の誤差相関や補正誤差信号から調整する手法や回路モデルによる手法もある^{(60), (72), (85), (93)}。その他には同期整流方式におけるデッドタイム調整⁽⁸⁷⁾、⁽⁹⁰⁾、共振スイッチのタイミング調整^{(82), (86), (88)}、電流推定のパラメータやランプ補償^{(92), (95)}の調整などを行う提案もある。これらの制御は状況に合わせて柔軟に対応できる反面、制御の複雑化や計算量の増大および検出回路の追加を伴う。特に、電圧のフィードバックループの制御ゲインを調整する手法では、系の安定性や応答性は考慮しているものの、デジタル制御特有のリミットサイクルによる出力電圧の振動については考慮されていない。リミットサイクルによる出力電圧の振動は制御ゲインとの関連があるため、これを含めた調整も必要である。したがって、検出点の数を最小限に抑えつつ、より簡単な制御則で系の特性を改善できるような方式の検討が必要である。

本章では、電圧ループの制御ゲインに着目し、過渡特性の改善およびリミットサイクルの抑制を目的としてフィードバックゲイン切り替え方式 DC-DC コンバータを提案する。この方式では、定常時はレギュレーション特性を考慮しつつ、リミットサイクルによる振動を抑えられるような制御ゲインに設定しておき、過渡時には出力電圧の変動を抑え、素早く目標電圧に収束させるために比例ゲインを高くする。その後、比例ゲインの切り替えのショックが生じないように指数関数的に滑らかに比例ゲインを定常時の値に戻す。このように、定常時は制御ゲインを小さな値に設定し、過渡時の短い時間のみ比例ゲインを高くすることで状況に応じた制御ゲインの設定ができ、非常にシンプルなフィードバックゲインの切り替えでアナログ制御では成し得なかった高速応答を実

現することができる。本章では、その動作原理を述べ、動特性および出力特性について議論を行う。

4.2 デジタル PID 制御の制御特性

4.2.1 P 制御による分解能への影響

DSP を用いたデジタル制御方式 DC-DC コンバータにおいて、PID 制御について議論する前に、まず P 制御のみの場合について議論する。P 制御の演算式は

$$N_{Ton} = N_B - K_P(e_o[n] - N_r) \quad (4.1)$$

で表すことができる。このとき比例ゲインを変化させた場合の PWM 信号生成回路の分解能への影響を解析的に導出する。

式(4.1)において、出力電圧の偏差を N_{error} とすると、

$$N_{error} = e_o[n] - N_r \quad (4.2)$$

とおける。この式を式(4.1)に代入して、

$$N_{Ton} = N_B - K_P N_{error} \quad (4.3)$$

ここで、微小変化分を考慮すると、

$$N_{Ton} + \Delta N_{Ton} = N_B - K_P(N_{error} - \Delta N_{error}) \quad (4.4)$$

であり、 ΔN_{error} は

$$\begin{aligned} \Delta N_{error} &= (e_o[n] - N_r) - (e_o[n-1] - N_r) \\ &= e_o[n] - e_o[n-1] \\ &= \Delta N_{e_o} \end{aligned} \quad (4.5)$$

なので、式(4.4)より、微小変化分のみを抜き出すと式(4.6)となる。

$$\frac{\Delta N_{Ton}}{\Delta N_{e_o}} = K_P \quad (4.6)$$

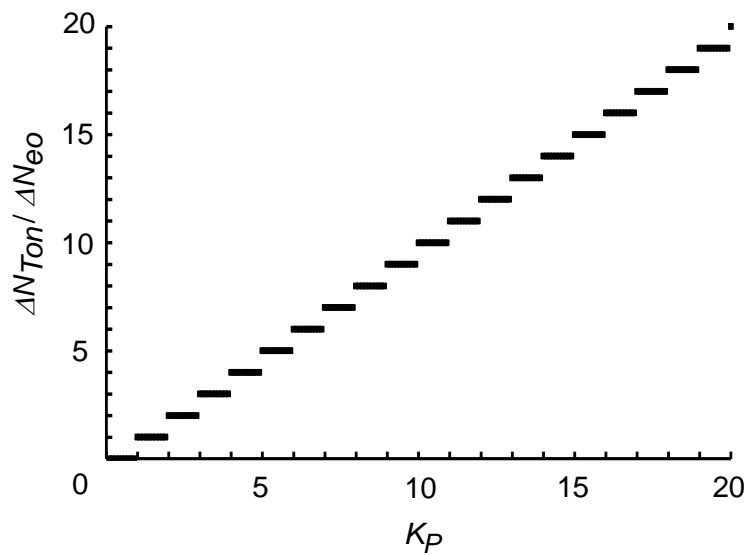


図 4.1 K_P に対する $\Delta N_{Ton} / \Delta N_{eo}$ の変化

このとき、 $\Delta N_{Ton} / \Delta N_{eo}$ は P 制御の分解能を表しており、これはデジタル値であるため、ガウス記号を用いて式(4.7)で表すことができる。

$$\frac{\Delta N_{Ton}}{\Delta N_{eo}} = [K_P] \quad (4.7)$$

K_P を変化させた場合の P 制御の分解能を示すと、図 4.1 のようになる。ここでは、 $\Delta N_{eo} = 1$ としている。

また、図 4.2 にデジタル PID 制御における回路構成を示す。 Q_{AD} 、 Q_{PID} および Q_{PWM} はそれぞれ A-D コンバータ、DSP の演算部および PWM 信号生成回路のビット数である。今回は P 制御について考えているため、 $Q_{PID} = Q_P$ とすると、DSP の演算結果である N_{Ton} は K_P が大きくなるにしたがって、分解能が粗くなる。これは以下の式で表される。

$$2^{Q_P} = \frac{2^{Q_{AD}}}{[K_P]} = 2^{Q_{PWM}} \quad (4.8)$$



図 4.2 デジタル PID 制御の回路構成

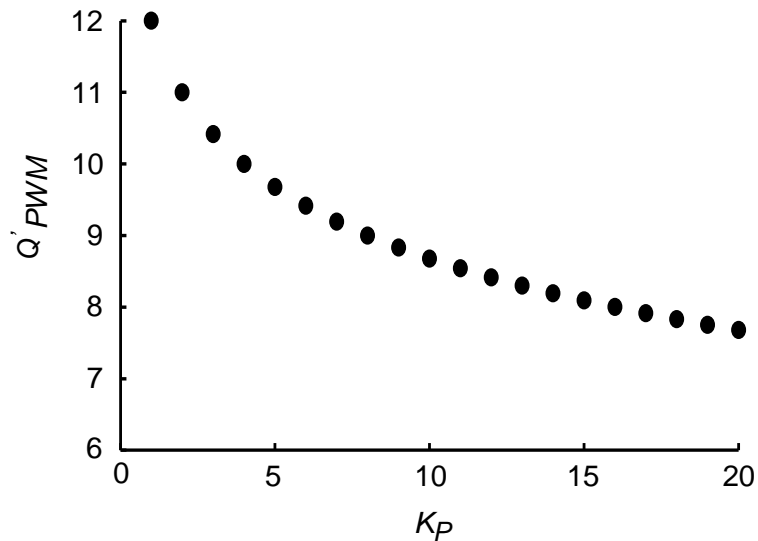


図 4.3 P 制御における K_P に対する Q'_{PWM} の変化

A-D 変換器および PWM 信号生成回路のビット数は 12 bits としているが、DSP の演算結果によってパルス幅変調を行うため、P 制御の分解能がそのまま PWM 信号 $SPWM$ に反映されてしまう。つまり、 $SPWM$ は DSP の演算によって、疑似的に分解能が粗くなってしまふ。 Q'_{PWM} はこのときの $SPWM$ の分解能を示している。図 4.3 に K_P に対する $SPWM$ の分解能の変化を示す。 K_P を大きくすることにより、 Q'_{PWM} はビット数が下がり、粗くなっていることがわかる。

4.2.2 デジタル PID 制御の過渡特性

前節では P 制御のゲインを高くすることで、演算部での分解能が悪化し、結果的に PWM 信号生成回路の分解能が粗くなることを示した。図 4.4 はそのことを踏まえ良好な定常特性を得るために $K_P=1$, $K_I=0.01$, $K_D=1$ とした場合の過渡特性である。D 制御のゲインは高くするとノイズ耐性が悪化するため、 $K_D=1$ としている。各制御ゲインを定常時の特性から決めているため、過渡特性としては良好な特性が得られていないことがわかる。

一方で、図 4.5 は実験における $K_P=10$, $K_I=0.01$, $K_D=4$ とした場合の過渡特性である。各制御ゲインは定常時の特性は無視し、良好な過渡特性を得るために決定した。図 4.4 と比較すると、高速応答は得られているのだが、定常時にはリミットサイクルによる出力電圧の振動が起きてしまう。

以上のことから、比例ゲインを高くすることで過渡時のアンダーシュートおよびオーバーシュートが抑制され、高速な応答が得られるが、デジタル制御部の精度が粗くな

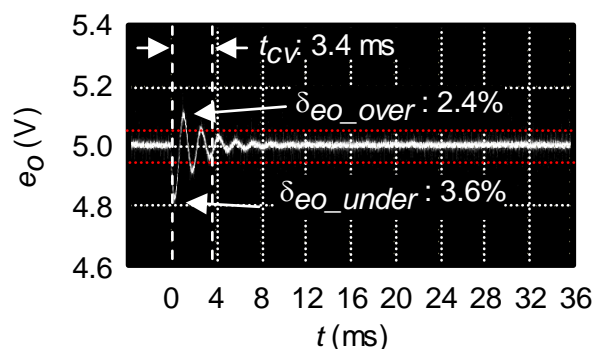
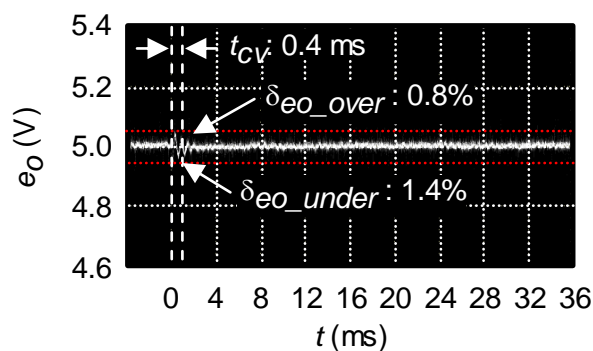
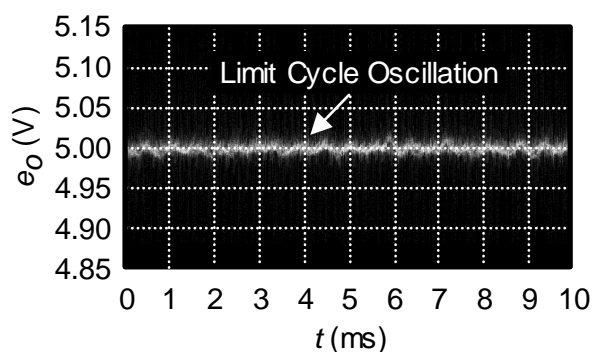


図 4.4 $K_P=1$, $K_I=0.01$, $K_D=1$ のときの実験における過渡特性波形



(a) 全体



(b) 定常時の拡大波形

図 4.5 $K_P=10$, $K_I=0.01$, $K_D=4$ のときの実験における過渡特性波形

ることによって分散化の影響が顕著になりリミットサイクルによる出力電圧の振動が生じ易くなってしまいます。つまり、デジタル制御方式 DC-DC コンバータの設計においては、単にゲイン設定だけでは高速応答および高精度な出力電圧の制御を両立することができないうえに、制御の遅れ時間による動特性への悪影響もあるため設計が難しくなる。

4.3 回路構成および動作原理

図 4.6 にデジタル制御方式 DC-DC を示す。 E_i は入力電圧、 D はダイオード、 C は出力平滑用キャパシタ、 R は負荷としての抵抗、 L はリアクトルである。メインスイッ

チ T_r の時比率は，出力電圧 e_o を検出し，デジタル制御回路で処理することにより決まる。

図 4.7 はデジタル制御回路の回路構成を示してゐる。DC-DC コンバータの出力 e_o を前置増幅器に通して，A-D コンバータによってデジタル値 $e_o[n]$ に変換し，PID 制御回路と比例ゲイン切り替え器に出力される。比例ゲイン切り替え器は過渡時に P 制御の

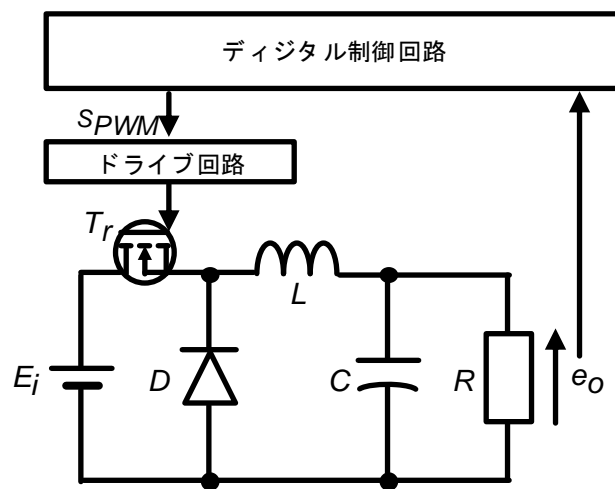


図 4.6 フィードバックゲイン切り替え方式 DC-DC コンバータの構成図

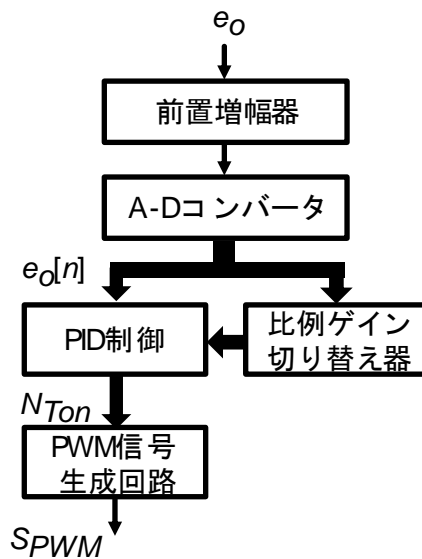


図 4.7 デジタル制御回路の回路構成

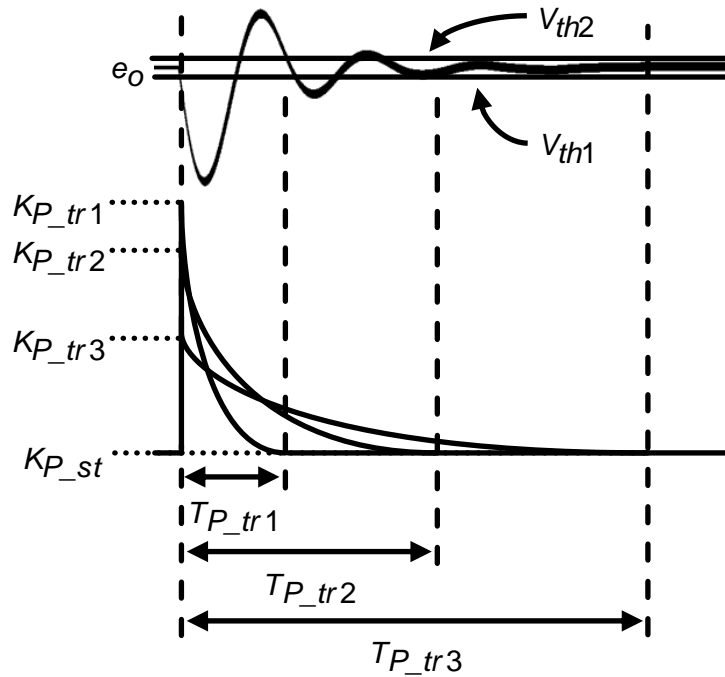


図 4.8 比例ゲイン切り替えの模式図

ゲインを一時的に高くし、そこから定常時の値に滑らかに減衰を行う。PID 制御回路からはオン幅 T_{on} に相当するデジタル値 N_{Ton} が出力され、PWM 信号生成回路で PWM 信号 S_{PWM} を生成し、ドライブ回路を通して DC-DC コンバータのメインスイッチを駆動する。

図 4.8 は比例ゲイン切り替えの模式図であり、 K_{P_st} は定常時の比例係数の値、 K_{P_tr} は過渡時に用いる比例係数の値である。まず、 e_o がしきい値 V_{th1} または V_{th2} を超えたときに過渡状態であると判定し、 K_P を K_{P_st} から K_{P_tr} に切り替える。そして K_P は式(1)に従って K_{P_st} へと戻す。指数関数は K_P を緩やかに減少させるために用いる。

$$K_P = K_{P_tr} e^{-\lambda t} \quad (4.9)$$

このとき、指数関数の時定数 λ は比例ゲインの切り替え期間 T_{P_tr} を用いて、

$$K_{P_tr} e^{-\lambda T_{P_tr}} = K_{P_st} \quad (t = T_{P_tr}) \quad (4.10)$$

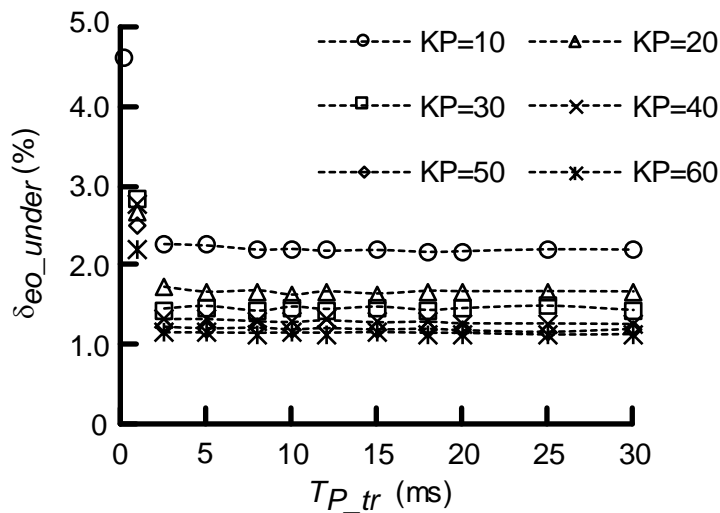
$$\lambda = -\frac{1}{T_{P_tr}} \ln \frac{K_{P_st}}{K_{P_tr}} \quad (4.11)$$

と表せる。

4.4 出力特性

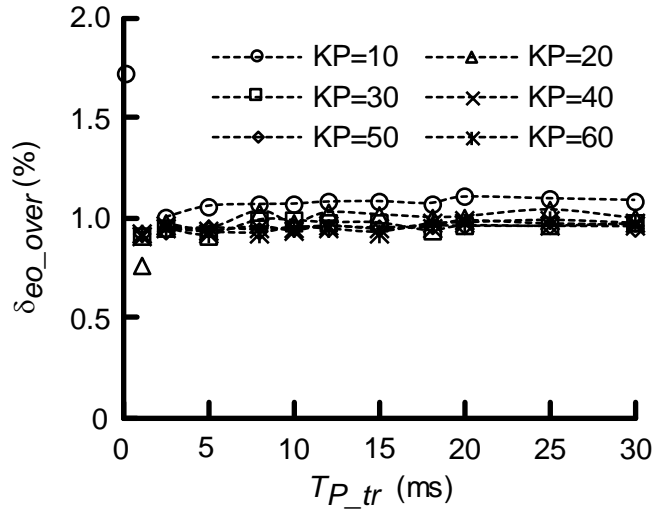
4.4.1 フィードバックゲイン切り替えのパラメータの決定

ここでは、比例ゲイン切り替えのパラメータ設定について議論を行う。図 4.9 は提案方式における出力電圧の過渡特性を示している。回路パラメータは $E_i = 20 \text{ V}$, $C = 1000 \mu\text{F}$, $L = 200 \mu\text{H}$, 出力電圧の目標値 $E_o^* = 5 \text{ V}$, R は 25Ω から 5Ω へとステップ変化する。出力電圧のオーバーシュートおよびアンダーシュートは切り替え時間 T_{P_tr} を長くすることで抑制できていることがわかる。収束時間に関しては、 $T_{P_tr} = 10 \text{ ms}$ 付近で特性が変化していることがわかる。これに関して、図 4.10 に示す過渡時における応答波形を用いて説明する。まず、切り替え時間の短い $T_{P_tr} = 1 \text{ ms}$ の場合では、過渡時の出力電圧の変動を抑えるのに十分な切り替え時間を確保できていない。 $T_{P_tr} = 5 \text{ ms}$ およ

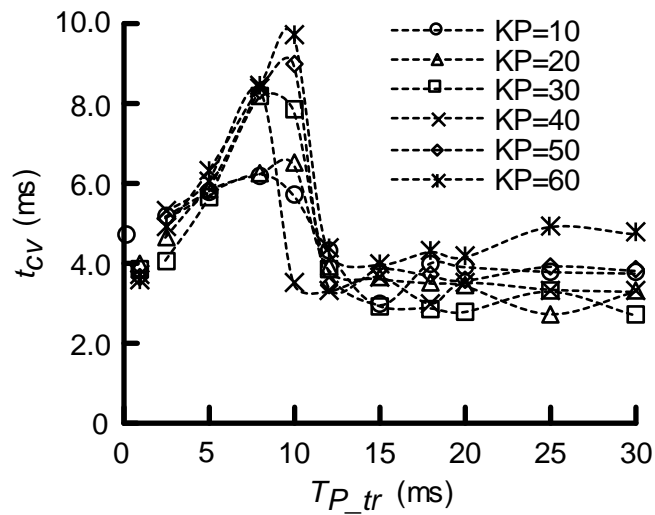


(a) アンダーシュート

図 4.9 提案方式の出力電圧の過渡特性 (続く)



(b) オーバーシュート



(c) 収束時間

図 4.9 提案方式の出力電圧の過渡特性 (続き)

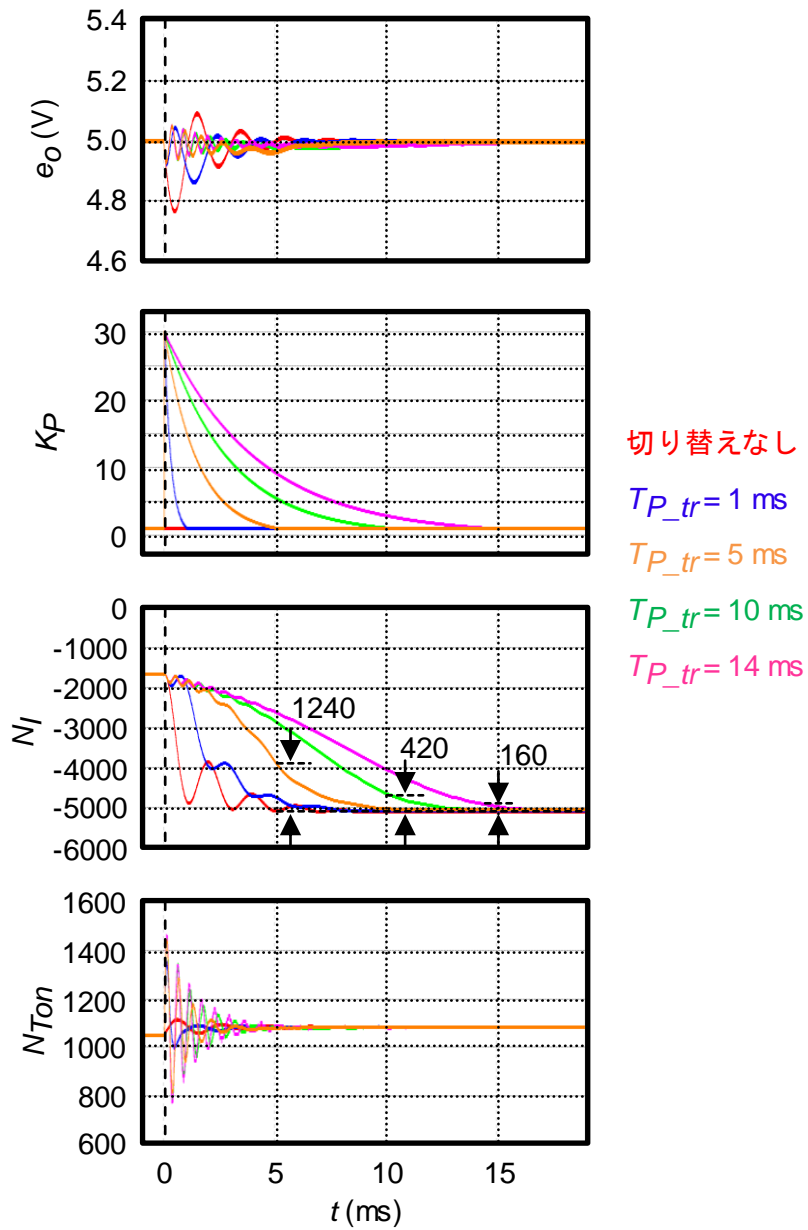
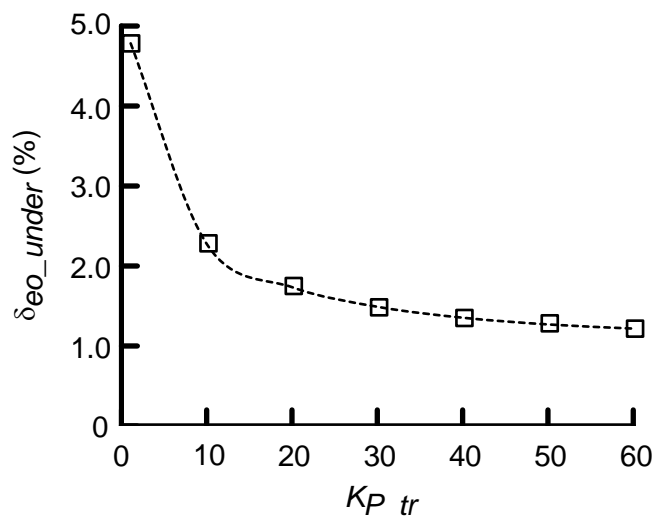


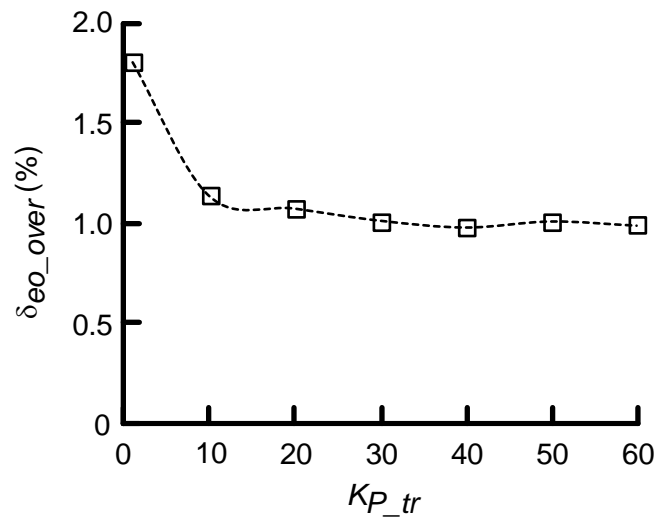
図 4.10 T_{P_tr} をパラメータとした時の過渡特性波形

び 10 ms の場合では、過渡時の出力電圧の変動を抑えることが出来ているが、比例ゲインが支配的であった分、積分レジスタへの定常偏差の蓄積が遅くなるため、切り替え時間を過ぎてから目標値に落ち着くまでに時間がかかっている。 $TP_{tr}=5$ ms の場合ではその差は 1240, $TP_{tr}=10$ ms の場合では 420 となっている。すなわち、比例ゲイン切り替えの終了時の積分レジスタの値とその最終値との差が大きく、特に、 $TP_{tr}=5$ ms の場合は、比例ゲインの切り替えが終了すると同時に出力電圧が僅かに下がってしまっている。そのため、収束時間を測定する基準にしている E_o^* の $\pm 0.5\%$ を僅かに超えてしまい、収束時間が長くなっている。 $TP_{tr}=14$ ms に設定すると、比例ゲイン切り替え時間の終了までに積分レジスタの値も最終値との差が 160 と小さくなっているため、 e_o が E_o^* の $\pm 0.5\%$ 以内に素早く収まっている。したがって、 TP_{tr} は 14 ms に設定する。このときの過渡特性を抜き出し、 KP_{tr} をパラメータにしたものが図 4.11 であり、この図から $KP_{tr}=30$ のとき良好な過渡特性を得られていることがわかる。

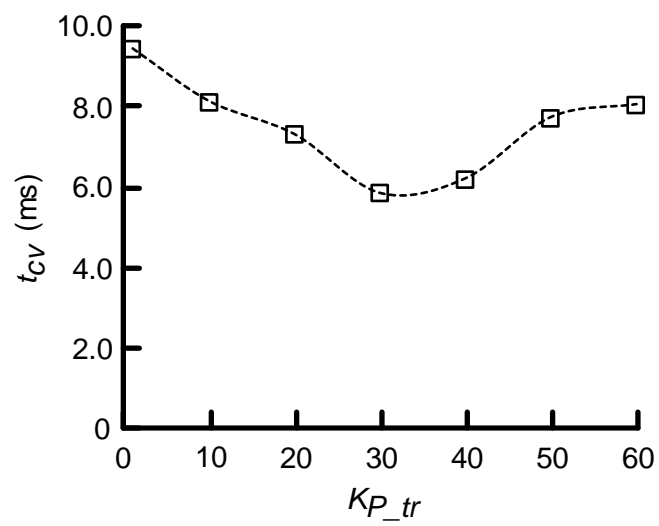


(a) アンダーシュート

図 4.11 $TP_{tr}=14$ ms のときの出力電圧の過渡特性 (続く)



(b) オーバーシュート



(c) 収束時間

図 4.11 $TP_{tr} = 14 \text{ ms}$ のときの出力電圧の過渡特性 (続き)

4.4.2 提案方式および従来 PID 制御の比較

図 4.12 および図 4.13 は従来 PID 制御および提案方式の出力電圧の過渡特性波形である。ただし、実験では DSP での指数関数の実装ができなかったため、過渡時に K_P を直線的に減衰させている。また、収束時間の測定基準は実験でのノイズ等の影響を考慮して、目標電圧の $\pm 1\%$ としている。提案方式および従来 PID 制御ともにシミュレーション結果と実験結果が良好に一致しており、提案方式は従来 PID 制御と比較して、アンダースhoot は 54%，オーバershoot は 38%，収束時間は 71%改善している。実験では、シミュレーションに比べて K_P を直線的に減衰させている分だけ、減衰中の比例ゲインが高く、その影響でリミットサイクルの振動が見られているが、定常時のゲインまで減衰すると出力電圧波形は落ち着いている。

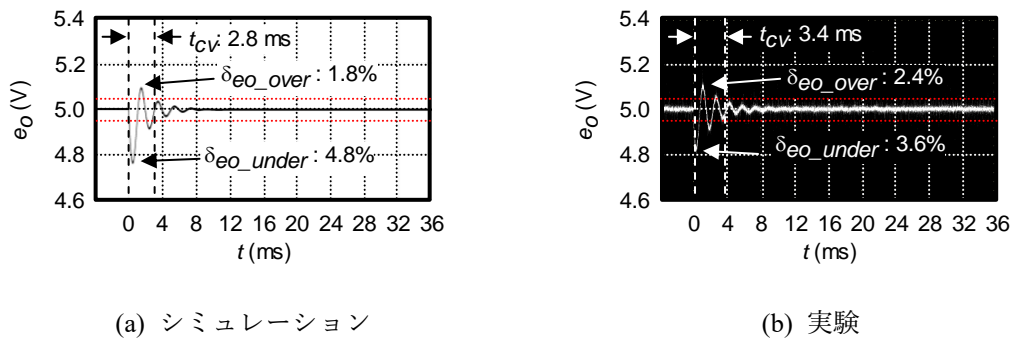
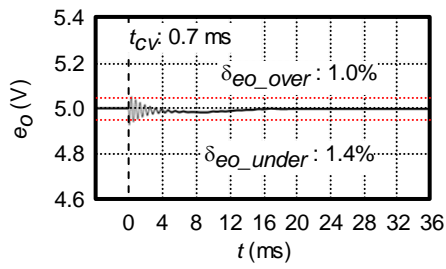
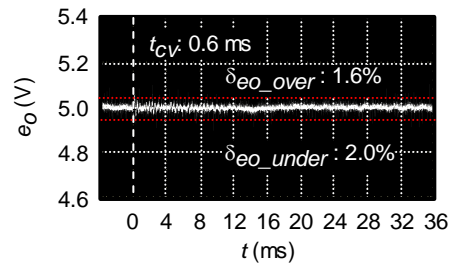


図 4.12 従来 PID 制御の出力電圧の過渡特性波形

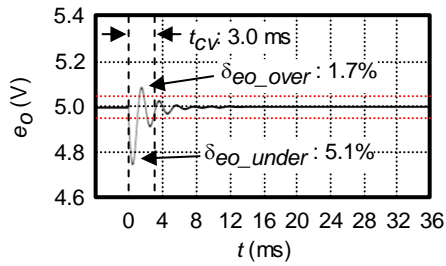


(a) シミュレーション

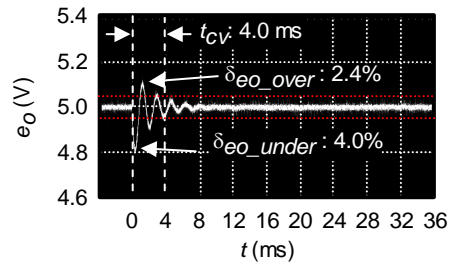


(b) 実験

図 4.13 提案方式の出力電圧の過渡特性波形

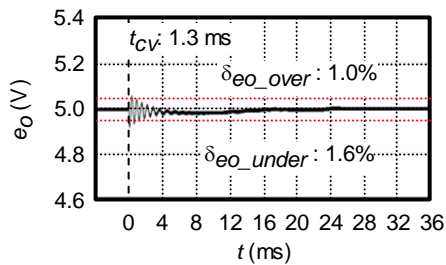


(a) シミュレーション

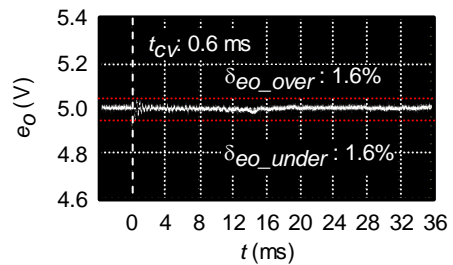


(b) 実験

図 4.14 入力電圧変動を考慮した場合の従来 PID 制御の出力電圧の過渡特性波形($E_i = 16$ V)

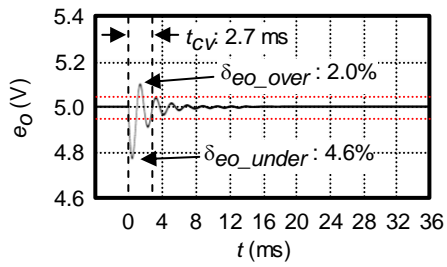


(a) シミュレーション

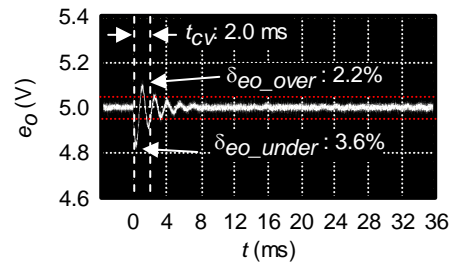


(b) 実験

図 4.15 入力電圧変動を考慮した場合の提案方式の出力電圧の過渡特性波形($E_i = 16$ V)

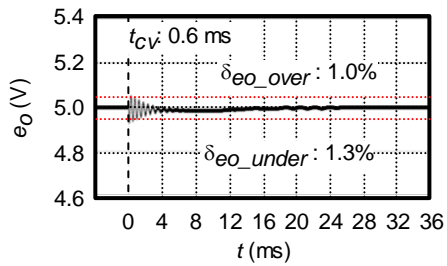


(a) シミュレーション

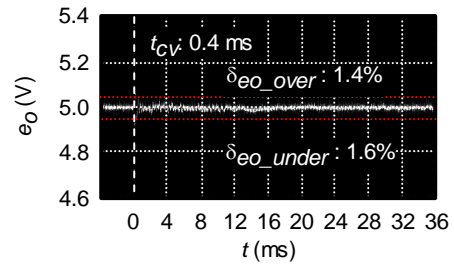


(b) 実験

図 4.16 入力電圧変動を考慮した場合の従来 PID 制御の出力電圧の過渡特性波形($E_i = 24$ V)

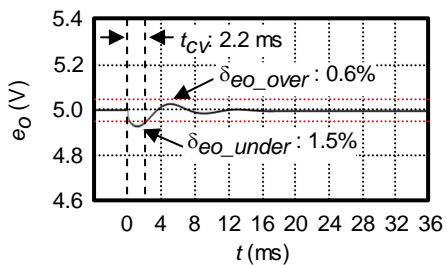


(a) シミュレーション

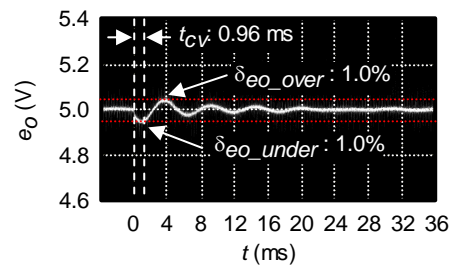


(b) 実験

図 4.17 入力電圧変動を考慮した場合の提案方式の出力電圧の過渡特性波形($E_i = 24$ V)



(a) シミュレーション



(b) 実験

図 4.18 入力電圧変動を考慮した場合の従来 PID 制御の出力電圧の過渡特性波形($E_i = 12$ V)

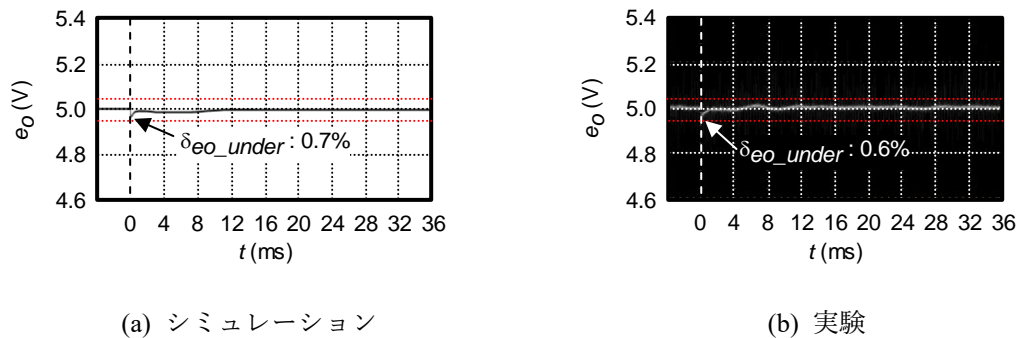


図 4.19 入力電圧変動を考慮した場合の提案方式の出力電圧の過渡特性波形($E_i = 12 \text{ V}$)

次に、HVDC システムにおける DC バス電圧の変動を考慮して、 E_i が $\pm 20\%$ 変動した場合、つまり $E_i = 16 \text{ V}$ および $E_i = 24 \text{ V}$ とした場合の従来 PID 制御および提案方式の出力電圧の過渡特性波形を図 4.14 から図 4.17 に示す。いずれの場合でも提案方式は優れた過渡特性を示しており、 $E_i = 16 \text{ V}$ の場合にはアンダーシュートは 59%、オーバーシュートは 47%、収束時間は 90% 改善、 $E_i = 24 \text{ V}$ の場合にはアンダーシュートは 60%、オーバーシュートは 25%、収束時間は 80% 改善している。

さらに、DC バス電圧が許容範囲いっぱいまで下がったと仮定した場合の従来 PID 制御および提案方式の出力電圧の過渡特性波形を図 4.18 および図 4.19 に示す。このときの E_i は定格値から 40% 減の 12 V である。また、出力電圧安定化範囲を確保するために K_I を 0.025 に、 C を 11 mF に設定する。 C を大きくしたことによって従来 PID 制御における過渡時の e_o のアンダーシュートが 1% 以下になっているため、しきい値を E_o^* の $\pm 0.5\%$ に設定している。これまでの検討と同様に提案方式は従来 PID 制御に対して優れた過渡特性を示していることが図 4.18 および図 4.19 からわかる。 e_o のアンダーシュートは 63% 改善され、オーバーシュートは発生せずに素早く E_o^* に収束している。

4.4 第4章の結論

本章では、固定のゲイン設定を用いていた従来 PID 制御では、出力電圧の制御精度、過渡特性および動特性を同時に満足することができないことを示した。そこで、これを解決するために、制御の柔軟性を活かしたフィードバックゲイン切り替え方式 DC-DC コンバータを提案し、状況に応じてゲインを切り替えることで、系の安定性を破綻させずにアナログ制御では実現できないような高速な応答を実現した。本章における結論は以下の通りである。

- (1) 従来の PID 制御におけるゲイン設定の問題点を明らかにし、出力電圧の制御精度、過渡特性および動特性を同時に満足することができないことを示した。
- (2) 過渡時の短い期間のみ比例ゲインを高くするフィードバックゲイン切り替え方式 DC-DC コンバータを提案し、実装した。
- (3) 過渡特性および過渡時の応答波形から提案方式におけるゲイン切り替えの設定を検討し、優れた応答性を実現できるパラメータの設定方法を明らかにした。
- (4) 提案方式では、定格入力電圧時に出力電圧のアンダーシュート、オーバーシュートおよび収束時間をそれぞれ 44%、33%および 82%改善できた。
- (5) HVDC システムで起こりうる入力電圧変動を考慮した検討においても同様に、提案方式は優れた応答性を実現できることを確認した。

第5章 結論

本論文では、デジタル制御方式 DC-DC コンバータの高速過渡応答化を実現するためにデジタル制御の遅れ時間の問題を解決した。この遅れ時間が動特性および過渡特性に及ぼす悪影響に対して3つの観点からアプローチを行い、改善を行った。

まず、遅れ時間自体の短縮を目的とした高速 PD 制御方式 DC-DC コンバータでは、以下の結論が得られた。

- (1) 出力電圧検出回路および制御回路の工夫によって遅れ時間自体を低減でき、良好な過渡特性を実現しつつ、静特性も維持することができた。
- (2) 高速演算部および低速演算部に対してそれぞれ適切な性能の A-D コンバータを用いることで、低コストな A-D コンバータの構成で十分な効果が得られた。
- (3) 実験では過渡時に従来 PID 制御と比較して出力電圧のアンダーシュートおよび収束時間はそれぞれ 48% および 80% 改善された。

次に、動特性の大幅な改善を目的とした電流一周波数変換方式ピーク電流モード制御 DC-DC コンバータでは、以下の結論が得られた。

- (1) 電流一周波数変換を用いた新しい電流検出回路によって、リアルタイムでのピーク電流検出を可能とし、実装が難しいとされてきたデジタルピーク電流モード制御を実現した。
- (2) 静特性解析によって提案方式を数式で表現し、電流指令値に対するスイッチ電流、デューティ比および出力電圧の関係について明らかにした。
- (3) ピーク電流モード制御の実装によって系全体の動特性が大幅に改善するとともに、その分だけ制御ゲインを高く設定できるようになり、結果として、高速応答を実現することができた。
- (4) この方式では制御演算値から電流の値を把握することができるため、電源として

の重要な機能である過電流制限機能や電流バランス制御を容易に実装できる。さらに、デジタル制御の強みであるモニタリング機能によって電流の監視が可能となる。

最後に、フィードバックゲインの切り替えによる高速応答化を目的としたフィードバックゲイン切り替え方式 DC-DC コンバータでは、以下の結論が得られた。

- (1) 従来 PID 制御におけるゲイン設定に関する問題を明らかにし、出力電圧の制御精度、過渡特性および動特性を同時に満足することができないこと示した。
- (2) 過渡時にフィードバックゲインを高くし、出力電圧の変動を抑え、その後、滑らかに定常時のフィードバックゲインに戻すことで過渡特性を改善しつつ、定常時の良好な静特性を実現した。
- (3) 提案方式では、出力電圧のアンダーシュート、オーバーシュートおよび収束時間をそれぞれ 44%、33%および 82%改善できた。
- (4) 入力電圧が変動してしまうような場面においても定格時と同様に、提案方式は優れた応答を示しており、その有効性が確認できた。

本論文で提案されている 3 つのデジタル制御手法は、それぞれに異なった特徴を持っている。まず、高速 PD 制御方式 DC-DC コンバータは検出回路および制御部の工夫によって制御の遅れ時間自体を低減し、系の安定性や応答性を改善している。この方式における検出部および制御部の構成は、特にデジタル制御にとって厳しい条件となる高周波スイッチング電源に対して効果的であると考えられる。通常は、スイッチング周波数の高周波化に合わせて高速で高ビットの A-D コンバータを用いるが、この方式では制御周期の異なる制御部に適切なサンプリング周波数およびビット数の A-D コンバータをそれぞれに用意することで、検出回路のコストの上昇や演算時間が短いという制約を克服できるためである。また、系の安定性が改善したため出力キャパシタを小型化

できるといったメリットもある。次に、電流一周波数変換方式ピーク電流モード制御 DC-DC コンバータは、デジタル制御では検出が非常に困難であったリアクトル電流のピーク値をリアルタイムに捉えることを可能としている。ピーク電流モード制御の実現は系の安定性を大幅に改善できるため、出力キャパシタを小型化できる。また、リミットサイクルによる振動は考慮しなければならないが、制御ゲインを電圧モードよりも大きく設定できるため、これによって高速応答化や広い負荷の範囲に対して出力電圧の安定化を図ることができる。さらに、非常に高い安定性は、制御の遅れ時間の影響がより顕著になる高周波スイッチング電源においてもその悪影響を十分に打ち消すことができる。ピーク電流の検出における分解能が課題にはなるが、検出のメカニズムとしては高周波でもリアルタイム性は損なわれない。入力電圧の変動に対する安定性も非常に高いため、HVDC システムのようにバス電圧が変動する場面にも強い。最後に、フィードバックゲイン切り替え方式 DC-DC コンバータでは、最低限の検出回路の数およびシンプルな制御則によって高速な応答を実現した。過渡時と定常時で制御ゲインを切り替えることで、定常時にはリミットサイクルによる振動を抑制も含めて安定した動作を実現しつつ、過渡時には非常に高い制御ゲインによって出力電圧を素早く収束させることができる。これによって、常に高い制御ゲインをかけているわけではないので、小型の出力キャパシタで安定した動作が可能である。入力電圧が変動するような場面においても、定常時の制御ゲインを低く設定している分、安定性が破綻しにくく、過渡時は高い制御ゲインによって高速な応答が得られる。

本研究による成果は、小型・軽量化のためにさらなるスイッチング周波数の高周波化が進むスイッチング電源に対してデジタル制御を実装できる可能性を示しており、デジタル制御電源の発展に大きく寄与する。現状のデジタル制御電源では不安定回避のために大きな出力コンデンサを付けることで回路が大型になり、過渡応答も遅くなっ

てしまう。つまり、スイッチング周波数が高周波化することによって受動素子が小さくなるとともに回路自体の応答性が良くなっても、デジタル制御を実装するためには、結局は大きな出力コンデンサを付けざるを得ず、回路の大型化に繋がってしまう。本研究における成果によって、デジタル制御電源の過渡応答が高速化されれば、不安定回避のための大きな出力コンデンサは不要となり、受動素子の小型化による応答性の向上の恩恵を受けつつ、さらには制御部でも過渡応答の高速化を図ることができ、回路全体としてこれまで以上の性能を実現することができる。本研究をさらに発展させることで、高機能を備えた小型・軽量の電源が、IoT を駆使した情報のやり取りによる高度なエネルギーマネジメントを実現できるようになり、高度情報化に対応した社会に貢献できると考えられる。

謝辞

本研究の題目を与えていただき、終始ご指導およびご鞭撻を賜った元長崎大学大学院工学研究科教授（平成 29 年 3 月ご退職）で、現在は長崎総合科学大学大学院新技術創成研究所に所属されている黒川不二雄学術教授に心から感謝の意を表します。これまでの温かい御指導や叱咤激励を通じて、研究遂行能力だけでなく、研究者としてのあり方、組織の運営や後輩への指導方法など多くのことを学ばせて頂きました。この経験がこれからの研究活動の礎となることと存じます。

学位審査の主査をお引き受けくださった本学柴田裕一郎准教授に心より感謝申し上げます。また実験回路の実装における柴田准教授の多大なご支援なくしては、実験を遂行することはできませんでした。

学位審査の副査をお引き受け頂き、貴重なご助言を頂いた本学樋口剛教授、辻峰男教授および丸田英徳准教授に厚く御礼申し上げます。丸田准教授には日頃から学生生活のサポートもしていただき、無事に本課程を修了することが出来ました。

本学江藤春日教授、長崎総合科学大学工学部工学科の松井信正教授およびトルコの Nisantasi University の Ilhami Colak 教授には共著者としてサポートをしていただき、論文の質を高めるとともに、発表でのディスカッションによって貴重な情報を得ることが出来ました。これらは全て研究者として大事な経験であり、改めて感謝申し上げます。

研究遂行および実験の手助けをしていただいた本研究室の卒業生である前田修介君、白川拓也君および在学生である仁部真太郎君、中村裕一君ならびに柴田研究室の卒業生である岩崎文彦君、白倉雄大君、藤田亮君および在学生の上津原和也君に感謝致します。

最後に、研究者の道へ進むことを理解し、温かく見守って下さると同時に、辛抱強く学生生活を支えて下さった両親に深く感謝致します。

参考文献

- (1) 家庭等における情報通信機器・システムのエネルギー技術動向調査専門委員会編：「家庭等における情報通信機器・システムのエネルギー技術動向」，電気学会技術報告，第 1333 号，pp. 7-11 (2015)
- (2) 総務省：「平成 27 年度版情報通信白書」(2015)
- (3) 経済産業省：「グリーン IT 推進協議会資料」(2008)
- (4) M. Noritake, K. Hirose, M. Yamasaki and T. Oosawa, "Evaluation results of power supply to ICT equipment using hvdc distribution system," in Proc. IEEE International Telecommunications Energy Conference, 8 pages, Jun. 2010.
- (5) T. Babasaki, T. Tanaka, T. Tanaka, Y. Nozaki, T. Aoki and F. Kurokawa, "Basic characteristics of new developed higher-voltage direct-current power-feeding prototype system," IEICE Transaction on Communications, vol. E93-B, no. 9, pp. 2244-2249, Sep. 2010.
- (6) F. Kurokawa, K. Kajiwara, H. Maruta, Y. Shibata, Y. Yamabe, T. Tanaka and K. Hirose, "Development of digital peak-current-mode and fast feedback control dc-dc converter system in green IT project," in Proc. IEEE International Telecommunications Energy Conference, pp. 400-404, Oct. 2013.
- (7) K. Kajiwara, F. Kurokawa, H. Maruta, Y. Shibata and K. Hirose, "Digital peak current mode dc-dc converter for data center in HVDC system," in Proc. IEEE International Telecommunications Energy Conference, pp. 18-23, Oct. 2015.
- (8) H. Maruta, T. Sakai, S. Sagara, Y. Shibata, K. Hirose and F. Kurokawa, "Flexible load-dependent soft-start method for digital PID control dc-dc converter in 380Vdc system," IEICE Transaction on Communications, vol. E100-B, no. 4, pp. 518-528, Apr. 2017.
- (9) W. Stefanutti, S. Saggini, P. Mattavelli and M. Ghioni, "Power line communication in digitally controlled dc-dc converters using switching frequency modulation," IEEE Trans. Industrial Electronics, vol. 55, no. 4, pp. 1509-1518, Apr. 2008.
- (10) A. Costabeber, P. Mattavelli and S. Saggini, "Digital time-optimal phase shedding in multiphase buck converters," IEEE Trans. Power Electronics, vol. 25, no. 9, pp. 2242-2247, Sep. 2010.
- (11) P. Zhao, S. Suryanarayanan and M. G. Simoes, "An energy management system for building structures using a multi-agent decision-making control methodology," IEEE Trans. Industry Applications, vol. 49, no. 1, pp. 322-330, Jan. / Feb. 2013.
- (12) M. Sechilariu, B. Wang and F. Locment, "Building integrated photovoltaic system with energy storage and smart grid communication," IEEE Trans. Industrial Electronics, vol. 60, no. 4, pp. 1607-1618, Apr. 2013.

- (13) M. Rodriguez, G. Stahl, L. Corradini and D. Maksimovic, "Smart dc power management system based on software-configurable power modules," *IEEE Trans. Power Electronics*, vol. 28, no. 4, pp. 1571-1586, Apr. 2013.
- (14) M. G. Simoes, S. Mohagheghi, P. Siano, P. Palensky and X. Yu, "Advances in information technology for smart grids," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 36-41, Nov. 2013.
- (15) T. Dethlefs and W. Renz, "A distributed registry for service-based energy management systems," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 4710-4714, Nov. 2013.
- (16) M. C. Falvo, L. Martirano, D. Sbordone, I. Bertini, B. D. Pietra and F. Vellucci, "A flexible customer power device for energy management in a real smart micro-grid," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 7586-7591, Nov. 2013.
- (17) M. Ito and H. Nishi, "A practical case study of HVAC control with MET measuring in HEMS environment," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 8136-8141, Nov. 2013.
- (18) D. Michaelson, H. Mahmood and J. Jiang, "A predictive energy management strategy with pre-emptive load shedding for an islanded pv-battery microgrid," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 1501-1506, Nov. 2013.
- (19) K. Kuzuhara and H. Nishi, "Accurate indoor condition control based on PMV prediction in BEMS environments," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 8142-8147, Nov. 2013.
- (20) R. Kurte, K. I. Wang, D. Thrimawithana, U. K. Madawala and Z. Salcic, "An intelligent hybrid communication system for a distributed renewable energy management," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 3323-3328, Nov. 2013.
- (21) S. Matzler, M. Wollschlaeger, A. Fernbach and W. Kastner, "An opc ua cross-domain information model for energy management in automation systems," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 7513-7518, Nov. 2013.
- (22) G. May, M. Taisch and D. Kelly, "Enhanced energy management in manufacturing through systems integration," in *Proc. 39th Annual Conference of the IEEE Industrial Electronics Society*, pp. 7525-7530, Nov. 2013.
- (23) M. P. Romero, J. G. Lozano, E. R. Cadaval and M. G. Martínez, "Optimized energy consumption management for residential applications controlled by a local energy

- management unit," in Proc. 39th Annual Conference of the IEEE Industrial Electronics Society, pp. 5997-6002, Nov. 2013.
- (24) Y. Yang, H. Li, A. Aichhorn, J. Zheng and M. Greenleaf, "Sizing strategy of distributed battery storage system with high penetration of photovoltaic for voltage regulation and peak load shaving," *IEEE Trans. Smart Grid*, vol. 5, no. 2, 982–991 pages, Mar. 2014.
- (25) V. Larsson, L. J. Mardh, B. Egardt and S. Karlsson, "Commuter route optimized energy management of hybrid electric vehicles," *IEEE Trans. Intelligent Transportation Systems*, vol. 15, no. 3, 1145–1154 pages, Jun. 2014.
- (26) A. M. Howlader, N. Urasaki and A. Y. Saber, "Control strategies for wind-farm-based smart grid system," *IEEE Trans. Industry Applications*, vol. 50, no. 5, pp. 3591-3601, Sep. / Oct. 2014.
- (27) C. Molitor, S. Gross, J. Zeitz and A. Monti, "MESCOS-a multienergy system cosimulator for city district energy systems," *IEEE Trans. Industrial Informatics*, vol. 10, no. 4, 2247–2256 pages, Nov. 2014.
- (28) Z. Wu, X. Zhang, J. Brandt, S. Zhou and J. Li, "Three control approaches for optimized energy flow with home energy management system," *IEEE Power Energy Technology Systems Journal*, vol. 2, no. 1, 21–31 pages, Mar. 2015.
- (29) J. Giri, "Proactive management of the future grid," *IEEE Power and Energy Technology Systems Journal*, vol. 2, no. 2, 43–52 pages, Jun. 2015.
- (30) V. Murugesan, Y. Chakhchoukh, V. Vittal, G. T. Heydt, N. Logic and S. Sturgill, "PMU data buffering for power system state estimators," *IEEE Power and Energy Technology Systems Journal*, vol. 2, no. 3, 94–102 pages, Sep. 2015.
- (31) A. M. Dizqah, A. Maheri, K. Busawon and A. Kamjoo, "A multivariable optimal energy management strategy for standalone dc microgrids," *IEEE Trans. Power Systems*, vol. 30, no. 5, 2278–2287 pages, Sep. 2015.
- (32) C. Zhao, S. Dong, F. Li and Y. Song, "Optimal home energy management system with mixed types of loads," *CSEE Journal of Power and Energy Systems*, vol. 1, no. 4, 29–37 pages, Dec. 2015.
- (33) V. B. Boros, "A digital proportional, integral and derivative feedback controller for power conditioning equipment," in Proc. IEEE Power Electronics Specialists Conference, 135–141 pages, Jun. 1977.
- (34) N. R. Miller, "A digitally controlled switching regulator," in Proc. IEEE Power Electronics Specialists Conference, 142–147 pages, Jun. 1977.
- (35) T. V. Papathomas and J. N. Giacomelli, "Digital implementation and simulation of an average current controlled switching regulator," in Proc. IEEE Power Electronics Specialists Conference, pp. 155-161, Jun. 1979.

- (36) H. Matsuo and F. Kurokawa, "Regulation characteristics of the digitally controlled dc-dc converter," in Proc. IEEE Power Electronics Specialists Conference, 360–365 pages, Jun. 1983.
- (37) G. C. Verghese, M. E. Elbuluk and J. G. Kassakian, "A general approach to sampled-data modeling of power electronic circuits," IEEE Trans. Power Electronics, vol. PE-1, no. 1, pp. 76-89, Apr. 1986.
- (38) H. Matsuo, F. Kurokawa and K. Higashi, "Dynamic characteristics of the digitally controlled dc-dc converter," IEEE Trans. Power Electronics, vol. 4, no. 4, pp. 419-426, Oct. 1989.
- (39) H. Matsuo, F. Kurokawa, K. Imamura and K. Tanaka, "Regulation characteristics of the dc-dc converter with digital current-injected control circuit," in Proc. IEEE International Telecommunications Energy Conference, pp. 455-462, Sep. 1992.
- (40) 松尾博文, 黒川不二雄, 今村賢, 浅野睦喜, “デジタル制御方式電流インジェクト形 DC-DC コンバータの過電流制限特性について”, 電子情報通信学会技術研究報告, vol. 93(414), pp. 55-62, 1994 年 1 月.
- (41) 松尾博文, 浅野睦喜, 黒川不二雄, “デジタル制御方式電流インジェクト形 DC-DC コンバータの出力特性”, 長崎大学工学部研究報告, vol. 25(45), pp. 105-112, 1995 年 7 月.
- (42) H. Matsuo, F. Kurokawa and M. Asano, "Overcurrent limiting characteristics of the dc-dc converter with a new digital current-injected control circuit," IEEE Trans. Power Electronics, vol. 13, no. 4, pp. 645-650, Jul. 1998.
- (43) P. F. Kocybik and K. N. Bateson, "Digital control of a ZVS full-bridge dc-dc converter," in Proc. IEEE Applied Power Electronics Conference and Exposition, 687–693 pages, Mar. 1995.
- (44) 竹下隆晴, 白井明, 松井信行, “DSP を用いたスイッチング電源のソフトウェア制御法”, 電子情報通信学会論文誌 B, Vol. J82-B, No. 4, pp. 591-599, 1999 年 4 月.
- (45) P. Mattavelli, L. Rossetto, G. Spiazzi and P. Tenti, "General-purpose fuzzy controller for dc-dc converters," IEEE Trans. Power Electronics, vol. 12, no. 1, pp. 79-86, Jan. 1997.
- (46) P. T. Krein, "Digital control generations -- digital controls for power electronics through the third generation," in Proc. International Conference on Power Electronics and Drive Systems, 5 pages, Nov. 2007.
- (47) Y. Liu, E. Meyer and X. Liu, "Recent developments in digital control strategies for dc/dc switching power converters," IEEE Trans. Power Electronics, vol. 24, no. 11, pp. 2567-2577, Nov. 2009.
- (48) L. Corradini, P. Mattavelli, E. Tedeschi and D. Trevisan, "High-bandwidth multisampled

- digitally controlled dc-dc converters using ripple compensation," *IEEE Trans. Industrial Electronics*, vol. 55, no. 4, pp. 1501-1508, Apr. 2008.
- (49) S. Saggini, P. Mattavelli, M. Ghioni and M. Redaelli, "Mixed-signal voltage-mode control for dc-dc converters with inherent analog derivative action," *IEEE Trans. Power Electronics*, vol. 23, no. 3, pp. 1485-1493, May 2008.
- (50) S. Effler, Z. Lukic and A. Prodic, "Oversampled digital power controller with bumpless transition between sampling frequencies," in *Proc. IEEE Energy Conversion Congress and Exposition*, pp. 3306-3311, Sep. 2009.
- (51) S. Abe, M. Ogawa, T. Zaitzu, S. Obata, M. Shoyama and T. Ninomiya, "Frequency response improvement of DSP controlled dc-dc converter with pole-zero cancellation technique," in *Proc. IEEE International Telecommunications Energy Conference*, 6 pages, Oct. 2009.
- (52) S. Abe, M. Ogawa, T. Zaitzu, S. Obata, M. Shoyama and T. Ninomiya, "Power-stage frequency response cancellation of dc-dc converter with digital control," in *Proc. International Symposium on Power Electronics, Electrical Drives, Automation and Motion*, pp. 44-49, Jun. 2010.
- (53) F. Kurokawa and Y. Furukawa, "High performance digital control switching power supply," in *Proc. International Power Electronics and Motion Control Conference and Exposition*, 1165–1170 pages, Sep. 2014.
- (54) F. Kurokawa, R. Yoshida and Y. Furukawa, "Digital fast P slow ID control dc-dc converter using A–D converters in different resolutions," *IEEE Trans. Industry Applications*, vol. 51, no. 1, pp. 353-361, Jan. / Feb. 2015. (2(3))
- (55) A. Dashtestani and B. Bakaloglu, "A fast settling oversampled digital sliding-mode dc-dc converter," *IEEE Trans. Power Electronics*, vol. 30, no. 2, pp. 1019-1027, Feb. 2015.
- (56) Y. Furukawa and F. Kurokawa, "Design consideration of high performance digital control dc-dc converter based on frequency characteristics," in *Proc. IEEE International Conference on Industrial Technology*, pp. 2080-2084, Mar. 2015. (2(2))
- (57) Y. Furukawa and F. Kurokawa, "Analytical approach for novel digital PID control switching power supply," in *Proc. IEEE International Conference on Industrial Technology*, pp. 2444-2449, Mar. 2015. (2(1))
- (58) B. Miao, R. Zane and D. Maksimovic, "System identification of power converters with digital control through cross-correlation methods," *IEEE Trans. Power Electronics*, vol. 20, no. 5, pp. 1093-1099, Sep. 2005.
- (59) W. Stefanutti, P. Mattavelli, S. Saggini and M. Ghioni, "Autotuning of digitally controlled dc-dc converters based on relay feedback," *IEEE Trans. Power Electronics*, vol. 22, no. 1, pp. 199-207, Jan. 2007.

- (60) S. Saggini, W. Stefanutti, E. Tedeschi and P. Mattavelli, "Digital deadbeat control tuning for dc-dc converters using error correlation," *IEEE Trans. Power Electronics*, vol. 22, no. 4, pp. 1566-1570, Jul. 2007.
- (61) Z. Zhao and A. Prodic, "Limit-cycle oscillations based auto-tuning system for digitally controlled dc-dc power supplies," *IEEE Trans. Power Electronics*, vol. 22, no. 6, pp. 2211-2222, Nov. 2007.
- (62) J. A. A. Qahouq, L. Huang and D. Huard, "Efficiency-based auto-tuning of current sensing and sharing loops in multiphase converters," *IEEE Trans. Power Electronics*, vol. 23, no. 3, pp. 1009-1013, Mar. 2008.
- (63) L. Corradini, P. Mattavelli, W. Stefanutti and S. Saggini, "Simplified model reference-based autotuning for digitally controlled SMPS," *IEEE Trans. Power Electronics*, vol. 23, no. 4, pp. 1956-1963, Jul. 2008.
- (64) S. Saggini, D. Zambotti, E. Bertelli and M. Ghinoni, "Digital autotuning system for inductor current sensing in voltage regulation module applications," *IEEE Trans. Power Electronics*, vol. 23, no. 5, pp. 2500-2506, Sep. 2008.
- (65) M. Shirazi, J. Morroni, A. Dolgov, R. Zane and D. Maksimovic, "Integration of frequency response measurement capabilities in digital controllers for dc-dc converters," *IEEE Trans. Power Electronics*, vol. 23, no. 5, pp. 2524-2535, Sep. 2008.
- (66) D. Trevisan, P. Mattavelli and P. Tenti, "Digital control of single-inductor multiple-output step-down dc-dc converters in CCM," *IEEE Trans. Industrial Electronics*, vol. 55, no. 9, pp. 3476-3483, Sep. 2008.
- (67) J. Morroni, R. Zane and D. Maksimovic, "Design and implementation of an adaptive tuning system based on desired phase margin for digitally controlled dc-dc converters," *IEEE Trans. Power Electronics*, vol. 24, no. 2, pp. 559-564, Feb. 2009.
- (68) M. Shirazi, R. Zane and D. Maksimovic, "An autotuning digital controller for dc-dc power converters based on online frequency-response measurement," *IEEE Trans. Power Electronics*, vol. 24, no. 11, pp. 2578-2588, Nov. 2009.
- (69) J. Morroni, L. Corradini, R. Zane and D. Maksimovic, "Adaptive tuning of switched-mode power supplies operating in discontinuous and continuous conduction modes," *IEEE Trans. Power Electronics*, vol. 24, no. 11, pp. 2603-2611, Nov. 2009.
- (70) S. Pan and P. K. Jain, "A new digital adaptive voltage positioning technique with dynamically varying voltage and current references," *IEEE Trans. Power Electronics*, vol. 24, no. 11, pp. 2612-2624, Nov. 2009.
- (71) J. Morroni, R. Zane and D. Maksimovic, "An online stability margin monitor for digitally controlled switched-mode power supplies," *IEEE Trans. Power Electronics*, vol. 24, no. 11, pp. 2639-2648, Nov. 2009.

- (72) F. Kurokawa, T. Ishibashi, J. Sakemi and T. Babasaki, "An auto-tuning digital control for buck-boost dc-dc converter," in Proc. IEEE International Telecommunications Energy Conference, 5 pages, Jun. 2010.
- (73) S. Saggini, A. Costabeber and P. Mattavelli, "A simple digital autotuning for analog controller in SMPS," IEEE Trans. Power Electronics, vol. 25, no. 8, pp. 2170-2178, Aug. 2010.
- (74) Z. Shen, N. Yan and H. Min, "A multimode digitally controlled boost converter with PID autotuning and constant frequency/constant off-time hybrid PWM control," IEEE Trans. Power Electronics, vol. 26, no. 9, pp. 2588-2598, Sep. 2011.
- (75) M. Algreer, M. Armstrong and D. Giaouris, "Adaptive PD+I control of a switch-mode dc-dc power converter using a recursive FIR predictor," IEEE Trans. Industry Applications, vol. 47, no. 5, pp. 2135-2144, Sep. / Oct. 2011.
- (76) A. Costabeber, P. Mattavelli, S. Saggini and A. Bianco, "Digital autotuning of dc-dc converters based on a model reference impulse response," IEEE Trans. Power Electronics, vol. 26, no. 10, pp. 2915-2924, Oct. 2011.
- (77) Z. Lukic, S. M. Ahsanuzzaman, Z. Zhao and A. Prodic, "Sensorless self-tuning digital CPM controller with multiple parameter estimation and thermal stress equalization," IEEE Trans. Power Electronics, vol. 26, no. 12, pp. 3948-3963, Dec. 2011.
- (78) Y. Lin, D. Chen, Y. Wang and W. Chang, "A novel loop gain-adjusting application using LSB tuning for digitally controlled dc-dc power converters," IEEE Trans. Industrial Electronics, vol. 59, no. 2, pp. 904-911, Feb. 2012.
- (79) S. C. Huerta, P. Alou, O. Garcia, J. A. Oliver, R. Prieto and J. Cobos, "Hysteretic mixed-signal controller for high-frequency dc-dc converters operating at constant switching frequency," IEEE Trans. Power Electronics, vol. 27, no. 6, pp. 2690-2696, Jun. 2012.
- (80) C. Olalla, R. Leyva, I. Queinnec and D. Maksimovic, "Robust gain-scheduled control of switched-mode dc-dc converters," IEEE Trans. Power Electronics, vol. 27, no. 6, pp. 3006-3019, Jun. 2012.
- (81) Y. Wen and O. Trescases, "Dc-dc converter with digital adaptive slope control in auxiliary phase for optimal transient response and improved efficiency," IEEE Trans. Power Electronics, vol. 27, no. 7, pp. 3396-3409, Jul. 2012.
- (82) S. Hee Kang, D. Maksimovic and I. Cohen, "Efficiency optimization in digitally controlled flyback dc-dc converters over wide ranges of operating conditions," IEEE Trans. Power Electronics, vol. 27, no. 8, pp. 3734-3748, Aug. 2012.
- (83) M. Algreer, M. Armstrong and D. Giaouris, "Active online system identification of switch mode dc-dc power converter based on efficient recursive DCD-IIR adaptive filter," IEEE Trans. Power Electronics, vol. 27, no. 11, pp. 4425-4435, Nov. 2012.

- (84) K. Cheng, F. Yu, F. C. Lee and P. Mattavelli, "Digital enhanced V^2 -type constant on-time control using inductor current ramp estimation for a buck converter with low-ESR capacitors," *IEEE Trans. Power Electronics*, vol. 28, no. 3, pp. 1241-1252, Mar. 2013.
- (85) J. A. A. Qahouq and V. P. Arikatla, "Online closed-loop autotuning digital controller for switching power converters," *IEEE Trans. Industrial Electronics*, vol. 60, no. 5, pp. 1747-1758, May 2013.
- (86) J. B. Baek, W. I. Choi and B. H. Cho, "Digital adaptive frequency modulation for bidirectional dc-dc converter," *IEEE Trans. Industrial Electronics*, vol. 60, no. 11, pp. 5167-5176, Nov. 2013.
- (87) C. H. Tsai, C. H. Yang, J. H. Shiau and B. T. Yeh, "Digitally controlled switching converter with automatic multimode switching," *IEEE Trans. Power Electronics*, vol. 29, no. 4, pp. 1830-1839, Apr. 2014.
- (88) H. Takashita, M. Shoyama, Y. Yonezawa and Y. Nakashima, "Efficiency improvement of power supply with transient current circuit using digital control," in *Proc. IEEE International Power Electronics Conference -ECCE ASIA-*, pp. 3386-3391, May 2014.
- (89) A. Radic, A. Straka and A. Prodic, "Synchronized zero-crossing-based self-tuning capacitor time-constant estimator for low-power digitally controlled dc-dc converters," *IEEE Trans. Power Electronics*, vol. 29, no. 10, pp. 5106-5110, Oct. 2014.
- (90) S. Pan, M. Pahlevaninezhad and P. K. Jain, "Adaptive hybrid primary/secondary-side digital control for series resonant dc-dc converters in 48 V VR applications," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 3, no. 2, pp. 422-429, Jun. 2015.
- (91) W. Chen, C. Chen, C. Yao and R. Yang, "A fast-transient wide-voltage-range digital-controlled buck converter with cycle-controlled DPWM," *IEEE Trans. Very Large Scale Integration (VLSI) Systems*, vol. 24, no. 1, pp. 17-25, Jan. 2016.
- (92) J. D. Morcillo, D. Burbano and F. Angulo, "Adaptive ramp technique for controlling chaos and subharmonic oscillations in dc-dc power converters," *IEEE Trans. Power Electronics*, vol. 31, no. 7, pp. 5330-5343, Jul. 2016.
- (93) K. Kajiwara, H. Tajima, H. Maruta, F. Kurokawa and I. Colak, "Dynamic characteristics of integral gain changeable digital control dc-dc converter for suppression of output capacitance," *International Journal of Renewable Energy Research*, vol. 6, no. 1, pp. 237-244, 2016.
- (94) Y. Furukawa, H. Nakamura, H. Eto, I. Colak, F. Kurokawa and I. Colak, "Quick response wide input range dc-dc converter for renewable energy system," *International Journal of Renewable Energy Research*, vol. 7, no. 4, pp. 1979-1988, 2017. (1-1(12))
- (95) P. Liu, Y. Yan, F. C. Lee and P. Mattavelli, "Universal compensation ramp auto-tuning

- technique for current mode controls of switching converters," *IEEE Trans. Power Electronics*, vol. 33, no. 2, pp. 970-974, Feb. 2018.
- (96) Y. W. Lo and R. J. King, "Sampled-data modeling of the average-input current-mode-controlled buck converter," *IEEE Trans. Power Electronics*, vol. 14, no. 5, pp. 918-927, Sep. 1999.
- (97) J. Chen, A. Prodic, R. W. Erickson and D. Maksimovic, "Predictive digital current programmed control," *IEEE Trans. Power Electronics*, vol. 18, no. 1, pp. 411-419, Jan. 2003.
- (98) S. Saggini, M. Ghioni and A. Geraci, "An innovative digital control architecture for low-voltage, high-current dc-dc converters with tight voltage regulation," *IEEE Trans. Power Electronics*, vol. 19, no. 1, pp. 210-218, Jan. 2004.
- (99) P. Athalye, D. Maksimovic and R. Erickson, "Variable-frequency predictive digital current mode control," *IEEE Trans. Power Electronics Letters*, vol. 2, no. 4, pp. 113-116, Dec. 2004.
- (100) S. Chattopadhyay and S. Das, "A digital current-mode control technique for dc-dc converters," *IEEE Trans. Power Electronics*, vol. 21, no. 6, pp. 1718-1726, Nov. 2006.
- (101) O. Trescases, A. Parayandeh, A. Prodic and W. T. Ng, "Sensorless digital peak current controller for low-power dc-dc SMPS based on a bi-directional delay line," in *Proc. IEEE Power Electronics Specialists Conference*, pp. 1670-1676, Jun. 2007.
- (102) S. Chae, B. Hyun, P. Agarwal, W. Kim and B. Cho, "Digital predictive feed-forward controller for a dc-dc converter in plasma display panel," in *Proc. IEEE Power Electronics Specialists Conference*, pp. 627-634, Mar. 2008.
- (103) M. Ilic and D. Maksimovic, "Digital average current-mode controller for dc-dc converters in physical vapor deposition applications," *IEEE Trans. Power Electronics*, vol. 23, no. 3, pp. 1428-1436, May 2008.
- (104) Y. S. Lai and C. A. Yeh, "Predictive digital-controlled converter with peak current-mode control and leading-edge modulation," *IEEE Trans. Industrial Electronics*, vol. 56, no. 6, pp. 1854-1863, Jun. 2009.
- (105) Y. T. Chang and Y. S. Lai, "Parameter tuning method for digital power converter with predictive current-mode control," *IEEE Trans. Power Electronics*, vol. 24, no. 12, pp. 2910-2919, Dec. 2009.
- (106) G. Zhou and J. Xu, "Digital average current controlled switching dc-dc converters with single-edge modulation," *IEEE Trans. Power Electronics*, vol. 25, no. 3, pp. 786-793, Mar. 2010.
- (107) Y. Qiu, H. L. Liu and X. Y. Chen, "Digital average current-mode control of PWM dc-dc converters without current sensors," *IEEE Trans. Industrial Electronics*, vol. 57, no.

- 5, pp. 1670-1677, May 2010.
- (108) Y. Qiu, X. Y. Chen and H. L. Liu, "Digital average current-mode control using current estimation and capacitor charge balance principle for dc-dc converters operating in DCM," *IEEE Trans. Power Electronics*, vol. 25, no. 6, pp. 1537-1545, Jun. 2010.
 - (109) F. Kurokawa and Y. Komichi, "A new peak-current injected digital control circuit for dc-dc converter," in *Proc. IEEE European Conference on Power Electronics and Applications*, 7 pages, Sep. 2011.
 - (110) F. Kurokawa and K. Kajiwara, "A novel fast response current-mode dc-dc converter using ICO," in *Proc. IEEE International Telecommunications Energy Conference*, 7 pages, Sep. 2011.
 - (111) K. I. Hwu and Y. H. Chen, "Current sharing control strategy based on phase link," *IEEE Trans. Industrial Electronics*, vol. 59, no. 2, pp. 701-713, Feb. 2012.
 - (112) J. Wang and J. Xu, "Peak current mode bifrequency control technique for switching dc-dc converters in DCM with fast transient response and low EMI," *IEEE Trans. Power Electronics*, vol. 27, no. 4, pp. 1876-1884, Apr. 2012.
 - (113) Z. Shen, X. Chang, W. Wang, X. Tan, N. Yan and H. Min, "Predictive digital current control of single-inductor multiple-output converters in CCM with low cross regulation," *IEEE Trans. Power Electronics*, vol. 27, no. 4, pp. 1917-1925, Apr. 2012.
 - (114) M. Hallworth and S. A. Shirsavar, "Microcontroller-based peak current mode control using digital slope compensation," *IEEE Trans. Power Electronics*, vol. 27, no. 7, pp. 3340-3351, Jul. 2012.
 - (115) M. Rodriguez, V. Lopez, F. J. Azcondo, J. Sebastian and D. Maksimovic, "Average inductor current sensor for digitally controlled switched-mode power supplies," *IEEE Trans. Power Electronics*, vol. 27, no. 8, pp. 3795-3806, Aug. 2012.
 - (116) J. Wang, A. Prodic and W. T. Ng, "Mixed-signal-controlled flyback-transformer-based buck converter with improved dynamic performance and transient energy recycling," *IEEE Trans. Power Electronics*, vol. 28, no. 2, pp. 970-984, Feb. 2013.
 - (117) Y. Wen and O. Trescases, "Analysis and comparison of frequency stabilization loops in self-oscillating current mode dc-dc converters," *IEEE Trans. Power Electronics*, vol. 28, no. 10, pp. 4753-4766, Oct. 2013.
 - (118) Y. Yan, F. C. Lee, P. Mattavelli and P. Liu, "I² average current mode control for switching converters," *IEEE Trans. Power Electronics*, vol. 29, no. 4, pp. 2027-2036, Apr. 2014.
 - (119) S. Pan and P. K. Jain, "A low-complexity dual-voltage-loop digital control architecture with dynamically varying voltage and current references," *IEEE Trans. Power Electronics*, vol. 29, no. 4, pp. 2049-2060, Apr. 2014.
 - (120) S. He, J. Y. Hung and R. M. Nelms, "A digital predictive current mode controller using

- average inductor current," in Proc. IEEE Energy Conversion Congress and Exposition, pp. 1092-1098, Sep. 2014.
- (121) W. Fang, X. Liu, S. Liu and Y. Liu, "A digital parallel current-mode control algorithm for dc-dc converters," IEEE Trans. Industrial Informatics, vol. 10, no. 4, pp. 2146-2153, Nov. 2014.
- (122) Q. Zhang, R. Min, Q. Tong, X. Zou, Z. Liu and A. Shen, "Sensorless predictive current controlled dc-dc converter with a self-correction differential current observer," IEEE Trans. Industrial Electronics, vol. 61, no. 12, pp. 6747-6757, Dec. 2014.
- (123) S. He, J. Y. Hung and R. M. Nelms, "Small-signal modeling of i2 average current mode control," IEEE Trans. Power Electronics, vol. 31, no. 5, pp. 3849-3858, May 2016.
- (124) K. Kajiwara, T. Ueki, Y. Shibata, H. Maruta and F. Kurokawa, "Overcurrent limitation for digital peak current mode dc-dc converter," International Journal of Renewable Energy Research, vol. 6, no. 1, pp. 90-98, 2016.
- (125) H. Matsuo, F. Kurokawa and H. Eto, "Novel digital controller with static model reference for switching dc-dc power converters," IEICE Transaction on Communications, vol. E88-B, no. 11, pp. 4346-4352, Nov. 2005.
- (126) J. Xu, G. Zhou and M. He, "Improved digital peak voltage predictive control for switching dc-dc converters," IEEE Trans. Industrial Electronics, vol. 56, no. 8, 3222–3229 pages, Aug. 2009.
- (127) F. Kurokawa, H. Maruta, T. Mizoguchi, A. Nakamura and H. Osuga, "A new digital control dc-dc converter with multi-layer neural network predictor," in Proc. IEEE International Conference on Machine Learning and Applications, pp. 638-643, Dec. 2009.
- (128) F. Kurokawa, J. Sakemi, A. Yamanishi and H. Osuga, "A new STS model dc-dc converter," in Proc. IEEE Energy Conversion Congress and Exposition, pp. 680-684, Sep. 2011.
- (129) F. Kurokawa, J. Sakemi, A. Yamanishi and H. Osuga, "A new quick transient response digital control dc-dc converter with smart bias function," in Proc. IEEE International Telecommunications Energy Conference, 7 pages, Sep. 2011.
- (130) F. Kurokawa, K. Ueno, H. Maruta and H. Osuga, "A new control method for dc-dc converter by neural network predictor with repetitive training," in Proc. IEEE International Conference on Machine Learning and Applications, pp. 292-297, Dec. 2011.
- (131) H. Maruta, F. Kurokawa, J. Sakemi, A. Nakamura and H. Osuga, "A new prediction based digital control for dc-dc converter," International Journal of Renewable Energy Research, vol. 1, no. 2, pp. 76-85, 2011.

- (132) F. Kurokawa, A. Yamanishi and S. Hirotaki, "A reference modification model digitally controlled dc-dc converter for improvement of transient response," *IEEE Trans. Power Electronics*, vol. 31, no. 1, pp. 871-883, Jan. 2016.
- (133) H. Maruta, D. Mitsutake, M. Motomura and F. Kurokawa, "Transient response of reference modified digital PID control dc-dc converters with neural network prediction," *IEICE Transaction on Communications*, vol. E99-B, no. 11, pp. 2340-2350, Nov. 2016.
- (134) H. Maruta, D. Mitsutake and F. Kurokawa, "A neural network based reference modified PID control with simple duration design for digitally controlled dc-dc converters," *International Journal of Renewable Energy Research*, vol. 6, no. 2, pp. 550-559, 2016.
- (135) J. Wang, H. Maruta, M. Matsunaga and F. Kurokawa, "A novel predictive digital controlled sensorless PFC converter under the boundary conduction mode," *Journal of Power Electronics*, vol. 17, no. 1, pp. 1-10, Jan. 2017.
- (136) G. Feng, E. Meyer and Y. Liu, "A new digital control algorithm to achieve optimal dynamic performance in dc-to-dc converters," *IEEE Trans. Power Electronics*, vol. 22, no. 4, pp. 1489-1498, Jul. 2007.
- (137) A. Soto, A. de Castro, P. Alou, J. A. Cobos, J. Uceda and A. Lotfi, "Analysis of the buck converter for scaling voltage of digital circuits," *IEEE Trans. Power Electronics*, vol. 22, no. 6, pp. 2432-2443, Nov. 2007.
- (138) Z. Zhao and A. Prodic, "Continuous-time digital controller for high-frequency dc-dc converters," *IEEE Trans. Power Electronics*, vol. 23, no. 2, pp. 564-573, May 2008.
- (139) E. Meyer, Z. Zhang and Y. Liu, "An optimal control method for buck converters using a practical capacitor charge balance technique," *IEEE Trans. Power Electronics*, vol. 23, no. 4, pp. 1802-1812, Jul. 2008.
- (140) V. Yousefzadeh, A. Babazadeh, B. Ramachandran, E. Alarcon, L. Pao and D. Maksimovic, "Proximate time-optimal digital control for synchronous buck dc-dc converters," *IEEE Trans. Power Electronics*, vol. 23, no. 4, pp. 2018-2026, Jul. 2008.
- (141) G. Feng, E. Meyer and Y. Liu, "A digital two-switching-cycle compensation algorithm for input-voltage transients in dc-dc converters," *IEEE Trans. Power Electronics*, vol. 24, no. 1, pp. 181-191, Jan. 2009.
- (142) L. Corradini, A. Costabeber, P. Mattavelli and S. Saggini, "Parameter-independent time-optimal digital control for point-of-load converters," *IEEE Trans. Power Electronics*, vol. 24, no. 10, pp. 2235-2248, Oct. 2009.
- (143) L. Corradini, A. Babazadeh, A. Bjeletic and D. Maksimovic, "Current-limited time-optimal response in digitally controlled dc-dc converters," *IEEE Trans. Power Electronics*, vol. 25, no. 11, pp. 2869-2880, Nov. 2010.

- (144) L. Jia and Y. Liu, "Voltage-based charge balance controller suitable for both digital and analog implementations," *IEEE Trans. Power Electronics*, vol. 28, no. 2, pp. 930-944, Feb. 2013.
- (145) A. Radic, Z. Lukic, A. Prodic and R. H. de Nie, "Minimum-deviation digital controller IC for dc-dc switch-mode power supplies," *IEEE Trans. Power Electronics*, vol. 28, no. 9, pp. 4281-4298, Sep. 2013.
- (146) W. Fang, X. Liu and Y. Liu, "A new digital control algorithm for dual-transistor forward converter," *IEEE Trans. Industrial Informatics*, vol. 9, no. 4, pp. 2074-2081, Nov. 2013.
- (147) M. Castilla, L. G. de Vicuna, J. M. Guerrero, J. Matas and J. Miret, "Designing VRM hysteretic controllers for optimal transient response," *IEEE Trans. Industrial Electronics*, vol. 54, no. 3, pp. 1726-1738, Jun. 2007.
- (148) S. Saggini, D. Trevisan, P. Mattavelli and M. Ghioni, "Synchronous-asynchronous digital voltage-mode control for dc-dc converters," *IEEE Trans. Power Electronics*, vol. 22, no. 4, pp. 1261-1268, Jul. 2007.
- (149) L. Corradini, E. Orietti, P. Mattavelli and S. Saggini, "Digital hysteretic voltage-mode control for dc-dc converter based on asynchronous sampling," *IEEE Trans. Power Electronics*, vol. 24, no. 1, pp. 201-211, Jan. 2009.
- (150) L. Corradini, A. Bjeletic, R. Zane and D. Maksimovic, "Fully digital hysteretic modulator for dc-dc switching converters," *IEEE Trans. Power Electronics*, vol. 26, no. 10, pp. 2969-2979, Oct. 2011.
- (151) R. K. Singh and S. Mishra, "Synthetic-ripple based digital hysteretic modulator for point-of-load converters," *IEEE Trans. Power Electronics*, vol. 60, no. 11, pp. 4996-5007, Nov. 2013.
- (152) K. Cheng, S. Tian, F. Yu, F. C. Lee and P. Mattavelli, "Digital hybrid ripple-based constant on-time control for voltage regulator modules," *IEEE Trans. Power Electronics*, vol. 29, no. 6, pp. 3132-3144, Jun. 2014.
- (153) S. Bibian and H. Jin, "High performance predictive dead-beat digital controller for dc power supplies," *IEEE Trans. Power Electronics*, vol. 17, no. 3, pp. 420-427, May 2002.
- (154) J. T. Mossoba and P. T. Krein, "Exploration of deadbeat control for dc-dc converters as hybrid systems," in *Proc. IEEE Power Electronics Specialists Conference*, pp. 1004-1010, Jun. 2005.
- (155) M. Veerachary and G. Satish, "First-order pseudo dead-beat current controller for buck converter," in *Proc. IEEE International Telecommunications Energy Conference*, 6 pages, Oct. 2009.
- (156) A. Anuchin and V. Kozachenko, "Current loop dead-beat control with the digital PI-controller," in *Proc. IEEE European Conference on Power Electronics and Applications*,

8 pages, Sep. 2014.

- (157) K. Seki, Y. Shimizu, R. Kikuchi, S. Yago and T. Yokoyama, "Variable carrier deadbeat control method for three phase utility interactive inverter," in Proc. IEEE International Future Energy Electronics Conference, pp. 1586-1590, Jun. 2017.
- (158) A. G. Perry, G. Feng, Y. Liu and P. C. Sen, "A design method for PI-like fuzzy logic controllers for dc-dc converter," IEEE Trans. Industrial Electronics, vol. 54, no. 5, pp. 2688-2696, Oct. 2007.
- (159) R. C. Garcia, W. I. Suemitsu and J. O. P. Pinto, "Takagi-sugeno fuzzy model and control of a boost converter using type-I integral model control," in Proc. Annual Conference on IEEE Industrial Electronics Society, pp. 3794-3799, Nov. 2013.
- (160) 郭中為, 黒川不二雄, "系統連系インバータのデッドタイム補償及び効率改善のための制御方法," 電気学会論文誌 D, vol. 130, no. 1, pp. 26-36, 2010 年 1 月.
- (161) R. Ling, D. Maksimovic and R. Leyva, "Second-order sliding-mode controlled synchronous buck dc-dc converter," IEEE Trans. Power Electronics, vol. 31, no. 3, pp. 2539-2549, Mar. 2016.
- (162) B. J. Patella, A. Prodic, A. Zirger and D. Maksimovic, "High-frequency digital PWM controller IC for dc-dc converters," IEEE Trans. Power Electronics, vol. 18, no. 1, pp. 438-446, Jan. 2003.
- (163) A. V. Peterchev, J. Xiao and S. R. Sanders, "Architecture and IC implementation of a digital VRM controller," IEEE Trans. Power Electronics, vol. 18, no. 1, pp. 356-364, Jan. 2003.
- (164) F. Kurokawa, M. Sasaki, S. Hiura and H. Matsuo, "1 MHz high-speed digitally controlled dc-dc converter," IEICE Transaction on Communications, vol. E87-B, no. 12, pp. 3437-3442, Dec. 2004.
- (165) A. V. Peterchev and S. R. Sanders, "Quantization resolution and limit cycling in digitally controlled PWM converters," IEEE Trans. Power Electronics, vol. 18, no. 1, pp. 301-308, Jan. 2003.
- (166) J. Chen, M. Ribeiro, R. Payseo, D. Zhou, J. R. Smith and K. Kernahan, "DPWM time resolution requirements for digitally controlled dc-dc converters," in Proc. IEEE Applied Power Electronics Conference and Exposition, pp. 1127-1132, Mar. 2006.
- (167) R. Foley, R. Kavanagh, W. Marnane and M. Egan, "Multiphase digital pulsewidth modulator," IEEE Trans. Power Electronics, vol. 21, no. 3, pp. 842-846, May 2006.
- (168) H. Peng, A. Prodic, E. Alarcon and D. Maksimovic, "Modeling of quantization effects in digitally controlled dc-dc converters," IEEE Trans. Power Electronics, vol. 22, no. 1, pp. 208-215, Jan. 2007.
- (169) J. Li, F. C. Lee and Y. Qiu, "New digital control architecture eliminating the need for

- high resolution DPWM," in Proc. IEEE Power Electronics Specialists Conference, pp. 814-819, Jun. 2007.
- (170) Z. Lukic, N. Rahman and A. Prodic, "Multibit Σ - Δ PWM digital controller IC for dc-dc converters operating at switching frequencies beyond 10 MHz," IEEE Trans. Power Electronics, vol. 22, no. 5, pp. 1693-1707, Sep. 2007.
- (171) D. Maksimovic and R. Zane, "Small-signal discrete-time modeling of digitally controlled PWM converters," IEEE Trans. Power Electronics, vol. 22, no. 6, pp. 2552-2556, Nov. 2007.
- (172) L. Corradini and P. Mattavelli, "Modeling of multisampled pulse width modulators for digitally controlled dc-dc converters," IEEE Trans. Power Electronics, vol. 23, no. 4, pp. 1839-1847, Jul. 2008.
- (173) L. Corradini, P. Mattavelli and S. Saggini, "Elimination of sampling-induced dead bands in multiple-sampled pulsewidth modulators for dc-dc converters," IEEE Trans. Power Electronics, vol. 24, no. 11, pp. 2661-2665, Nov. 2009.
- (174) M. M. Peretz and S. Ben-Yaakov, "Time-domain design of digital compensators for PWM dc-dc converters," IEEE Trans. Power Electronics, vol. 27, no. 1, pp. 284-293, Jan. 2012.
- (175) 山下芳彦, 中島華菜子, 土肥慶亮, 浜脇一馬, 山下健太郎, 梶原一宏, 黒川不二雄, 柴田裕一郎, 小栗清, "FPGA を用いた DC-DC コンバータのデジタル制御における遅延制御法の検討," 電子情報通信学会技術報告, 112(70), pp. 83-88, 2012 年 5 月.
- (176) D. Costinett, M. Rodriguez and D. Maksimovic, "Simple digital pulse width modulator under 100 ps resolution using general-purpose FPGAs," IEEE Trans. Power Electronics, vol. 28, no. 10, pp. 4466-4472, Oct. 2013.
- (177) M. Sasaki, H. Matsuo, F. Kurokawa and Y. Mimura, "Static characteristics of the digital PWM and/or PFM controlled switching dc-dc converters," IEICE Transaction on Communications, vol. E90-B, no. 3, pp. 645-649, Mar. 2007.
- (178) S. Pan and P. K. Jain, "Novel digital control architecture with non-linear control algorithms exhibiting very fast transient response," in Proc. IEEE Applied Power Electronics Conference and Exposition, pp. 1497-1503, Feb. 2009.
- (179) A. Babazadeh and D. Maksimovic, "Hybrid digital adaptive control for fast transient response in synchronous buck dc-dc converters," IEEE Trans. Power Electronics, vol. 24, no. 11, pp. 2625-2638, Nov. 2009.
- (180) X. Zhang and D. Maksimovic, "Multimode digital controller for synchronous buck converters operating over wide ranges of input voltages and load currents," IEEE Trans. Power Electronics, vol. 25, no. 8, pp. 1958-1965, Aug. 2010.

- (181) Y. K. Luo, C. C. Chiou, C. H. Wu, K. H. Chen and W. C. Hsu, "Transient improvement by window transient enhancement and overshoot suppression techniques in current mode boost converter," *IEEE Trans. Power Electronics*, vol. 26, no. 10, pp. 2753-2761, Oct. 2011.
- (182) C. Yeh and Y. Lai, "Digital pulsewidth modulation technique for a synchronous buck dc/dc converter to reduce switching frequency," *IEEE Trans. Industrial Electronics*, vol. 59, no. 1, pp. 550-561, Jan. 2012.
- (183) Y. Tsai, Y. Tsai, C. Tsai and C. Tsai, "Digital noninverting-buck-boost converter with enhanced duty-cycle-overlap control," *IEEE Trans. Circuits and Systems-II: Express Briefs*, vol. 64, no. 1, pp. 41-45, Jan. 2017.
- (184) G. M. Dousoky, M. Shoyama and T. Ninomiya, "A novel implementation of an FPGA-based controller for conducted-noise reduction in randomly switched dc-dc converters," in *Proc. IEEE Applied Power Electronics Conference and Exposition*, pp. 65-69, Feb. 2009.
- (185) G. M. Dousoky, M. Shoyama and T. Ninomiya, "Double-hybrid spread-spectrum technique for conducted-EMI reduction in dc-dc switching regulators with FPGA-based controller," in *Proc. IEEE International Telecommunications Energy Conference*, 6 pages, Oct. 2009.
- (186) G. M. Dousoky and M. Shoyama, "Considerations for digital controllers targeted at conducted-noise spectrum-spreading in dc-dc converters," in *Proc. IEEE International Power Electronics Conference -ECCE ASIA-*, pp. 920-926, Jun. 2010.
- (187) G. M. Dousoky, M. Shoyama and T. Ninomiya, "On factors affecting EMI-performance of conducted-noise-mitigating digital controllers in dc-dc converters—an experimental investigation," in *Proc. IEEE Energy Conversion Congress and Exposition*, pp. 1239-1245, Sep. 2010.
- (188) G. M. Dousoky, M. Shoyama and T. Ninomiya, "FPGA-based spread-spectrum schemes for conducted-noise mitigation in dc-dc power converters: design, implementation, and experimental investigation," *IEEE Trans. Industrial Electronics*, vol. 58, no. 2, pp. 429-435, Feb. 2011.
- (189) D. Maksimovic, R. Zane and R. Erickson, "Impact of digital control in power electronics," in *Proc. IEEE International Symposium on Power Semiconductor Devices and ICs*, pp. 13-22, May 2004.
- (190) V. Yousefzadeh, N. Wang, Z. Popovic and D. Maksimovic, "A digitally controlled dc/dc converter for an RF power amplifier," *IEEE Trans. Power Electronics*, vol. 21, no. 1, pp. 164-172, Jan. 2006.
- (191) 黒川不二雄, 岡本航, 松尾博文, "DSP を用いた降圧形 DC-DC コンバータの定

常特性の比較” 電子情報通信学会論文誌 B, vol. J89-B, no. 5, pp.673-681, 2006年5月.

- (192) S. Saggini, P. Mattavelli, G. Garcea and M. Ghioni, "A mixed-signal synchronous/asynchronous control for high-frequency dc-dc boost converters," *IEEE Trans. Industrial Electronics*, vol. 55, no. 5, pp. 2053-2060, May 2008.
- (193) H. Hu, V. Yousefzadeh and D. Maksimovic, "Nonuniform A/D quantization for improved dynamic responses of digitally controlled dc-dc converters," *IEEE Trans. Power Electronics*, vol. 23, no. 4, pp. 1998-2005, Jul. 2008.
- (194) F. Kurokawa and M. Okamoto, "Static and dynamic characteristics of dc-dc converter using a digital filter," *IEICE Transaction on Communications*, vol. E92-B, no. 3, pp. 998-1003, Mar. 2009.
- (195) F. Kurokawa, M. Okamoto, T. Ishibashi and Y. Nishida, "Dynamic characteristics of dc-dc converters using digital filters," *Journal of Power Electronics*, vol. 9, no. 3, pp. 430-437, May 2009.
- (196) T. Fujimoto, F. Tabuchi and T. Yokoyama, "A design of fpga based hardware controller for dc-dc converter using SDRE approach," in *Proc. IEEE International Power Electronics Conference*, pp. 1001-1005, Jun. 2010.
- (197) E. W. Zurita-Bustamante, J. Linares-Flores, E. Guzman-Ramirez and H. Sira-Ramirez, "A comparison between the GPI and PID controllers for the stabilization of a dc-dc "buck" converter: a field programmable gate array implementation," *IEEE Trans. Industrial Electronics*, vol. 58, no. 11, pp. 489-498, Nov. 2011.
- (198) F. Kurokawa, T. Mizoguchi, K. Ueno and H. Osuga, "Digital PID control forward type multiple-output dc-dc converter," *IEICE Transaction on Communications*, vol. E94-B, no. 12, pp. 3421-3428, Dec. 2011.
- (199) M. Pahlevaninezhad, J. Drobnik, P. K. Jain and A. Bakhshai, "A load adaptive control approach for a zero-voltage-switching dc/dc converter used for electric vehicles," *IEEE Trans. Industrial Electronics*, vol. 59, no. 2, pp. 920-933, Feb. 2012.
- (200) A. Radic and A. Prodic, "Buck converter with merged active charge-controlled capacitive attenuation," *IEEE Trans. Power Electronics*, vol. 27, no. 3, pp. 1049-1054, Mar. 2012.
- (201) B. Chen and Y. Lai, "New digital-controlled technique for battery charger with constant current and voltage control without current feedback," *IEEE Trans. Industrial Electronics*, vol. 59, no. 3, pp. 1545-1553, Mar. 2012.
- (202) S. Cheng, Y. Lo, H. Chiu and S. Kuo, "High-efficiency digital-controlled interleaved power converter for high-power PEM fuel-cell applications," *IEEE Trans. Industrial Electronics*, vol. 60, no. 2, pp. 773-780, Feb. 2013.

- (203) Y. Lai, Y. Chang and B. Chen, "Novel random-switching PWM technique with constant sampling frequency and constant inductor average current for digitally controlled converter," *IEEE Trans. Industrial Electronics*, vol. 60, no. 8, pp. 3126-3135, Aug. 2013.
- (204) M. Sato, G. M. Dousoky and M. Shoyama, "Improved digital control scheme of synchronous rectification for resonant converter at light load conditions," in *Proc. IEEE International Telecommunications Energy Conference*, 5 pages, Oct. 2015.
- (205) P. Thummala, D. Maksimovic, Z. Zhang and M. A. E. Andresen, "Digital control of a high-voltage (2.5 kv) bidirectional dc-dc flyback converter for driving a capacitive incremental actuator," *IEEE Trans. Power Electronics*, vol. 31, no. 12, pp. 8500-8516, Dec. 2016.
- (206) L. Corradini, D. Maksimovic, P. Mattavelli and R. Zane, *Digital Control of High-Frequency Switched-Mode Power Converters*. Wiley-IEEE Press, 2015.
- (207) S. Buso and P. Mattavelli, *Digital Control in Power Electronics 2nd Edition*. Morgan & Claypool Publishers, 2015.
- (208) E. T. Moore and T. G. Wilson, "Basic considerations for dc to dc conversion networks," *IEEE Trans. Magnetics*, vol. MAG-2, no. 3, pp. 620-624, Sep. 1966.
- (209) O. A. Kossov, "Comparative analysis of chopper voltage regulators with LC filter," *IEEE Trans. Magnetics*, vol. 4, no. 3, 340 pages, Dec. 1968.
- (210) O. A. Kossov, "Comparative analysis of chopper voltage regulators with LC filter," *IEEE Trans. Magnetics*, vol. 4, no. 4, pp. 712-715, Dec. 1968.
- (211) S. Cuk and R. D. Middlebrook, "A general unified approach to modelling switching-converter power stages," in *Proc. IEEE Power Electronics Specialists Conference*, pp. 73-86, Jun. 1976.
- (212) F. C. Lee, R. P. Iwens, Y. Yu and J. E. Triner, "Generalized computer-aided discrete time-domain modeling and analysis of dc-dc converters," *IEEE Trans. Industrial Electronics and Control Instrumentation*, vol. IECI-26, no. 2, pp. 58-69, May 1979.
- (213) F. C. Lee and Y. Yu, "Computer-aided analysis and simulation of switched dc-dc converters," *IEEE Trans. Industry Applications*, vol. IA-15, no. 5, pp. 511-520, Sep. / Oct. 1979.
- (214) M. Shoyama and K. Harada, "Dynamic characteristics of the push-pull dc to dc converter," *IEEE Trans. Power Electronics*, vol. PE-1, no. 1, pp. 3-8, Jan. 1986.
- (215) D. Maksimovic and S. Cuk, "A unified analysis of PWM converters in discontinuous modes," *IEEE Trans. Power Electronics*, vol. 6, no. 3, pp. 476-490, Jul. 1991.
- (216) 原田耕介, "スイッチングレギュレータの動作と今後の技術動向," *エレクトロニクス*, Vol.24, No.13, pp. 1153-1160, 1979年11月.
- (217) W. E. Newell, "Power electronics-emerging from limbo," in *Proc. IEEE Power*

- Electronics Specialists Conference, pp. 6-12, Jun. 1973.
- (218) R. D. Middlebrook, "Power electronics: an emerging discipline," in Proc. IEEE International Symposium on Circuits and Systems, pp. 52-58, Apr. 1981.
- (219) P. R. K. Chetty, "Modeling and design of switching regulators," IEEE Trans. Aerospace and Electronic Systems, vol. AES-18, no. 3, pp. 333-344, May 1982.
- (220) F. C. Lee, M. F. Mahmoud, Y. Yu and J. C. Kolecki, "Analysis and design of a standardized control model for switching regulators," IEEE Trans. Aerospace and Electronic Systems, vol. AES-18, no. 4, pp. 478-496, Jul. 1982.
- (221) A. Capel, G. Ferrante, D. O'Sullivan and A. Weinberg, "Application of the injected current model for the dynamic analysis of switching regulators with the new concept of LC³ modulator," in Proc. IEEE Power Electronics Specialists Conference, pp. 300-306, Jun. 1978.
- (222) C. W. Deisch, "Simple switching control method changes power converter into a current source," IEEE Power Electronics Specialists Conference, 300-306 pages, Jun. 1978.
- (223) S. Hsu, A. Brown, L. Rensink and R. D. Middlebrook, "Modelling and analysis of switching dc-to-dc converters in constant-frequency current-programmed mode," IEEE Power Electronics Specialists Conference, 284-301 pages, Jun. 1979.
- (224) R. Redl and I. Novak, "Instability in current-mode controlled switching voltage regulators," IEEE Power Electronics Specialists Conference, 17-28 pages, Jun. 1981.
- (225) R. Redl and I. Novak, "Stability analysis of constant-frequency current-mode controlled switching regulators operating above 50% duty ratio," IEEE Power Electronics Specialists Conference, 213-223 pages, Jun. 1982.
- (226) 原田耕介, 佐藤輝被, 宮崎出雲, "ピーク電流制御形DC-DCコンバータの特性", 電子通信学会論文誌 C, vol. J69-C, no. 4, pp. 487-494, 1986年4月.
- (227) R. D. Middlebrook, "Topics in multiple-loop regulators and current-mode programming," IEEE Trans. Power Electronics, vol. PE-2, no. 2, pp. 109-124, Apr. 1987.
- (228) R. D. Middlebrook, "Modeling current-programmed buck and boost regulators," IEEE Trans. Power Electronics, vol. 4, no. 1, 36-52 pages, Jan. 1989.
- (229) R. B. Ridley, "A new, continuous-time model for current-mode control," IEEE Trans. Power Electronics, vol. 6, no. 2, 271-280 pages, Apr. 1991.
- (230) W. Tang, F. C. Lee, R. B. Ridley and R. B. Ridley, "Small-signal modeling of average current-mode control," IEEE Trans. Power Electronics, vol. 8, no. 2, 112-119 pages, Apr. 1993.
- (231) G. Garcera, M. Pascual and E. Figueres, "Robust average current-mode control of multimodule parallel dc-dc PWM converter systems with improved dynamic response," IEEE Trans. Industrial Electronics, vol. 48, no. 5, pp. 995-1005, Oct. 2001.

- (232) M. Karppanen, M. Hankaniemi, T. Suntio and M. Sippola, "Dynamical characterization of peak-current-mode-controlled buck converter with output-current feedforward," *IEEE Trans. Power Electronics*, vol. 22, no. 2, pp. 444-451, Mar. 2007.
- (233) M. Karppanen, J. Arminen, T. Suntio, K. Savela and J. Simola, "Dynamical modeling and characteristics of peak-current-controlled superbuck converter," *IEEE Trans. Power Electronics*, vol. 23, no. 3, 1370–1380 pages, May 2008.
- (234) Y. Yan, F. C. Lee and P. Mattavelli, "Unified three-terminal switch model for current mode controls," *IEEE Trans. Power Electronics*, vol. 27, no. 9, pp. 4060-4070, Sep. 2012.
- (235) Y. Yan, F. C. Lee and P. Mattavelli, "Comparison of small signal characteristics in current mode control schemes for point-of-load buck converter applicaitons," *IEEE Trans. Power Electronics*, vol. 28, no. 7, pp. 3405-3414, July 2013.
- (236) Y. Yan, F. C. Lee and P. Mattavelli, "Analysis and design of average current mode control using a describing-function-based equivalent circuit model," *IEEE Trans. Power Electronics*, vol. 28, no. 10, pp. 4732-4741, Oct. 2013.
- (237) W. Chen, J. Chen, T. Liang, L. Wei and W. Ting, "Designing a dynamic ramp with an invariant inductor in current-mode control for an on-chip buck converter," *IEEE Trans. Power Electronics*, vol. 29, no. 2, pp. 750-758, Feb. 2014.
- (238) J. Leppaaho and T. Suntio, "Characterizing the dynamics of the peak-current-mode-controlled buck-power-stage converter in photovoltaic applications," *IEEE Trans. Power Electronics*, vol. 29, no. 7, pp. 3840-3847, Jul. 2014.
- (239) M. Kim, "Error amplifier design of peak current controllded (PCC) buck LED driver," *IEEE Trans. Power Electronics*, vol. 29, no. 12, pp. 6789-6795, Dec. 2014.
- (240) C. Fang and R. Redl, "Subharmonic instability limits for the peak-current-controlled buck converter with closed voltage feedback loop," *IEEE Trans. Power Electronics*, vol. 30, no. 2, pp. 1085-1092, Feb. 2015.
- (241) S. Amir, R. Van Der Zee and B. Nauta, "An improved modeling and analysis technique for peak current-mode control-based boost converters," *IEEE Trans. Power Electronics*, vol. 30, no. 9, pp. 5309-5317, Sep. 2015.
- (242) C. Fang and R. Redl, "Subharmonic instability limits for the peak-current-controlled boost, buck-boost, flyback, and SEPIC converters with closed voltage feedback loop," *IEEE Trans. Power Electronics*, vol. 32, no. 5, pp. 4048-4055, Jul. 2017.
- (243) S. S. Kelkar and F. C. Lee, "A fast time domain digital simulation technique for power converters: application to a buck converter with feedforward compensation," *IEEE Trans. Power Electronics*, vol. PE-1, no. 1, pp. 21-31, Jan. 1986.